

INHALTS-VERZEICHNIS**Canola LI21**

2. Erklärung des Systems

2.1	Block-Diagramm	2
2.1-1	Tastenblock	4
2.1-2	Eingabe Chip (TMC 1754)	4
2.1-3	Rechen Chip (TMC 1755)	6
2.1-4	Daten Chip (TMC 1733)	6
2.1-5	Zeitimpuls Chip (TMC 1753)	8
2.1-6	Anzeige	9
2.2	LSI-Anschlußpunkte	9
2.3	Symbole und Befehle	11

Canola LI20

2.1	Blockdiagramm	13
2.1-1	Eingabechip	14

2.1 Block Diagramm

Dieser Rechner setzt sich aus folgenden Blöcken zusammen:

- (1) Tastenblock
- (2) Daten Chip (TMC 1733)
- (3) Zeitimpuls Chip (TMC 1753)
- (4) Eingabe Chip (TMC 1754)
- (5) Rechen Chip (TMC 1755)
- (6) Anzeige

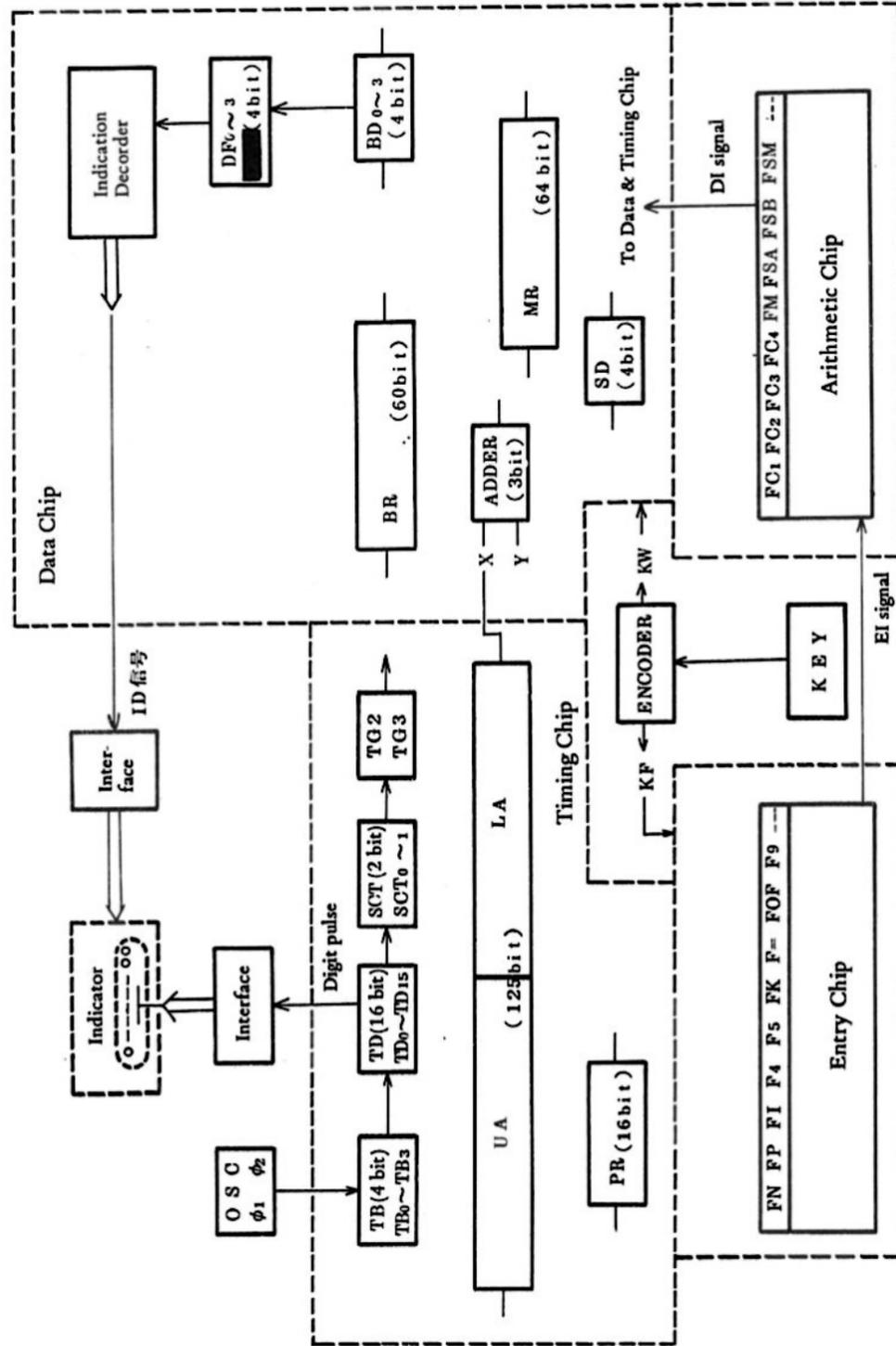


Fig. 2-1 Block Diagram

2.1-1 Tastenblock

Auf dem Tastenblock befinden sich die Zehnertasten, Funktionstasten, Konstant-Schalter, Rundungs-Schalter, Kommawähler und Codier-Schaltung von Decimal in Binary.

2.1-2 Eingabe Chip (TMC 1754)

Die Impulse EI 1 - EI 5 zur Steuerung des Rechen-Chips werden in diesem Chip erzeugt, abhängig von den Impulsen KF1 - KF5 vom Tastenblock.

Wenn am Eingabe-Chip die Impulse KF1 - KF 5 anliegen, werden die internen Flip-Flops, FN (MLT), FP (DIV), FI, F4, F5, FK, F=, FOF u. F9 für das vorbestimmte Programm und die Eingabe-Impulse, gesteuert.

Diese Arbeitsweise ist ein Teil des PLA Systems und wird noch genauer erklärt.

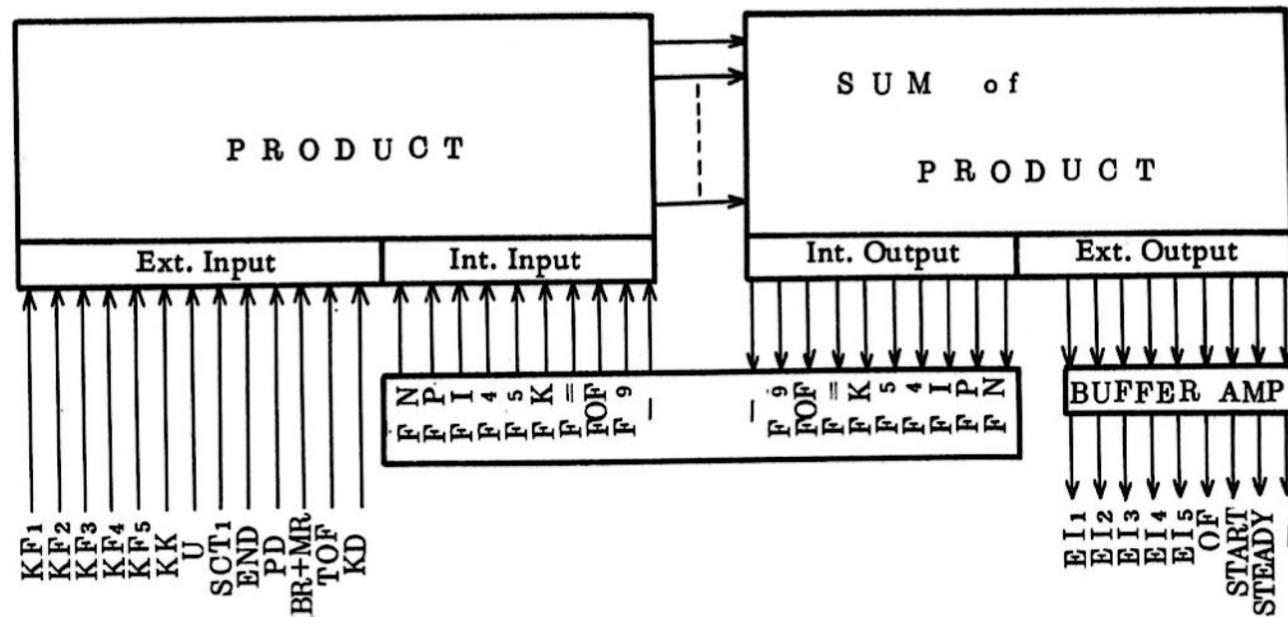


Fig. 2-2 Entry Chip Block Diagram

FN (FMLT): Zum Erkennen, ob es die erste eingegebene Stelle ist oder nicht.

FP (FDIV): Zum Erkennen, ob das Komma während einer Eingabe gedrückt wurde oder nicht.
Es wird auch erkannt, welche Art von Rechnung durchgeführt werden muß, durch das Zusammenwirken von FN u. FP. Das heißt: Die beiden Flip-Flops FN u. FP bestimmen mit ihren jeweiligen Bedingungen, welche Rechenart durchgeführt wird, wie folgende Tabelle zeigt:

FN	FP	Type
1	1	Addition or Subtraction
1	0	Multiplication
0	1	Division

FI: Ist vom Zeitimpulsgenerator zum Steuern der Rechenzeit. Es hat die gleiche Funktion wie der Steuerzähler in den früheren IC Modellen.

F4: Wird durch die Tasten X o. : gesetzt und arbeitet wie Fx o. F: in den früheren IC-Modellen.

F5: Wird nur gesetzt wenn die : Taste gedrückt wurde, wie das F: in den früheren IC-Modellen.
Das heißt: ob eine Multipl. o. Div. durchgeführt wird, ist abhängig von den Bedingungen der Flip-Flops F4 u. F5 wie folgendes Beispiel zeigt.

Key	F4·F5
\otimes $\xrightarrow{\text{set}}$	"1" "0"
\div $\xrightarrow{\text{set}}$	"1" "1"

FK: Wird gesetzt, wenn eine konstante Rechnung ausgeführt werden soll.

F=: Zur Steuerung der Rechenzeit.

FOF: Wird gesetzt, wenn ein Überlauf erscheint, um die weitere Eingabe zu sperren.

F9: Wird gesetzt, wenn die RM Taste gedrückt wird.

2.1-3 Rechen-Chip (TM 1755)

In diesem Chip werden die Impulse DI1 - DI7 durch die externen Eingabe-Impulse EI1 - EI5 vom Eingabechip erzeugt zur Steuerung des Daten-Chips.

Wenn die Impulse EI1 - EI5 anliegen, sind die internen Flip-Flops für das vorbestimmte Programm und die Eingabe Impulse zum Erzeugen der Impulse DI1 - DI7 gesteuert. Die internen Flip-Flops sind: FC1 - FC4, FM, FSA, FSB u. FSM.

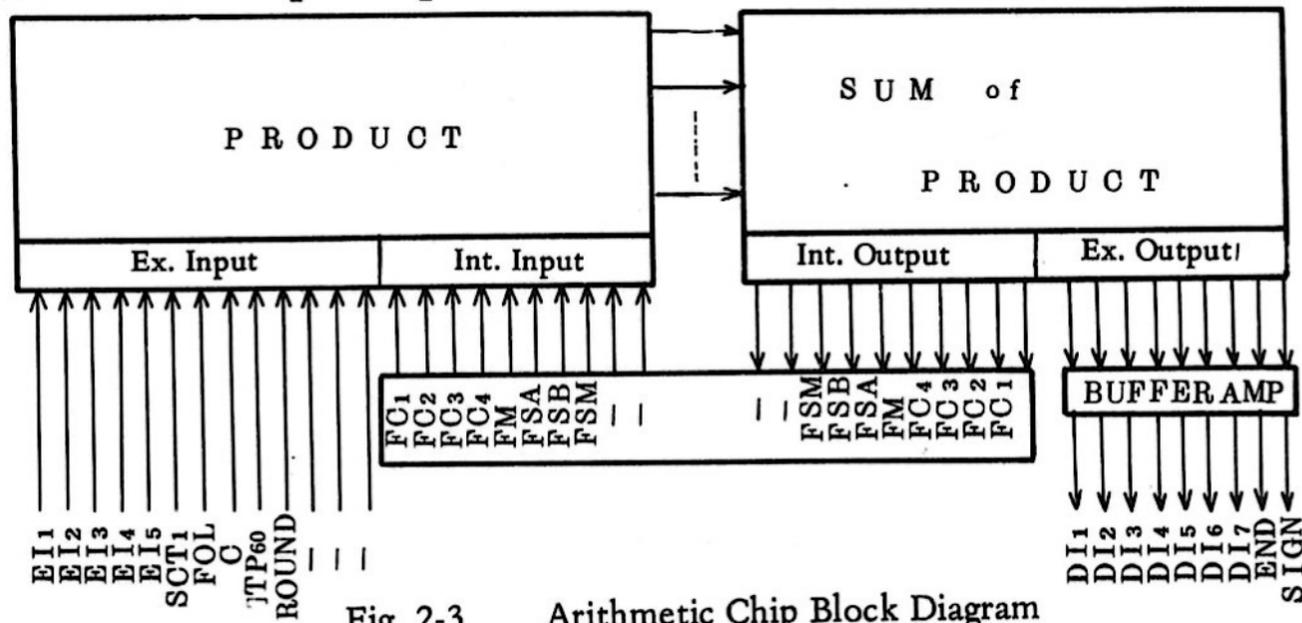


Fig. 2-3 Arithmetic Chip Block Diagram

- FC1 - FC4: Haben die gleiche Funktion wie die früheren Steuerzähler.
- FM: Wird gesetzt, wenn die Tasten M o. (M) gedrückt würden.
- FSA: Ist das Vorzeichen Flip-Flop vom AR
- FSB: Ist das Vorzeichen Flip-Flop vom BR
- FSM: Ist das Vorzeichen Flip-Flop vom MR

2.1-4 Daten Chip (TMC 1733)

In diesem Chip werden die Rechenarbeiten ausgeführt, abhängig von den externen Eingabeimpulsen DI1 - DI5 vom Rechenchip.

Im Datenchip sind der Volladdierer BR (Buffer-Register), MR (Speicher-Register) und die Gatter-Schaltkreise zur Steuerung der Daten.

Die Rechenprogramme sind vorbestimmt, das heißt, wenn eine bestimmte Impulskombination eingegeben wird, wird die vorbestimmte Rechnung ausgeführt.

Z.B. Der Rechenvorgang $AR+1 \rightarrow AR$ wird durchgeführt, wenn im Datenchip die Impulse $DI_1 - DI_5 = 00011$ angelegt werden, oder $BR \leftarrow AR$ bei $DI_1 - DI_5 = 10010$.
Gerechnet wird im Binary-Code 8-4-2-1.

Jede Ziffer aus einem Rechenergebnis wird dann zu ihrer entsprechenden Kathode in den Anzeigeröhren geschaltet.

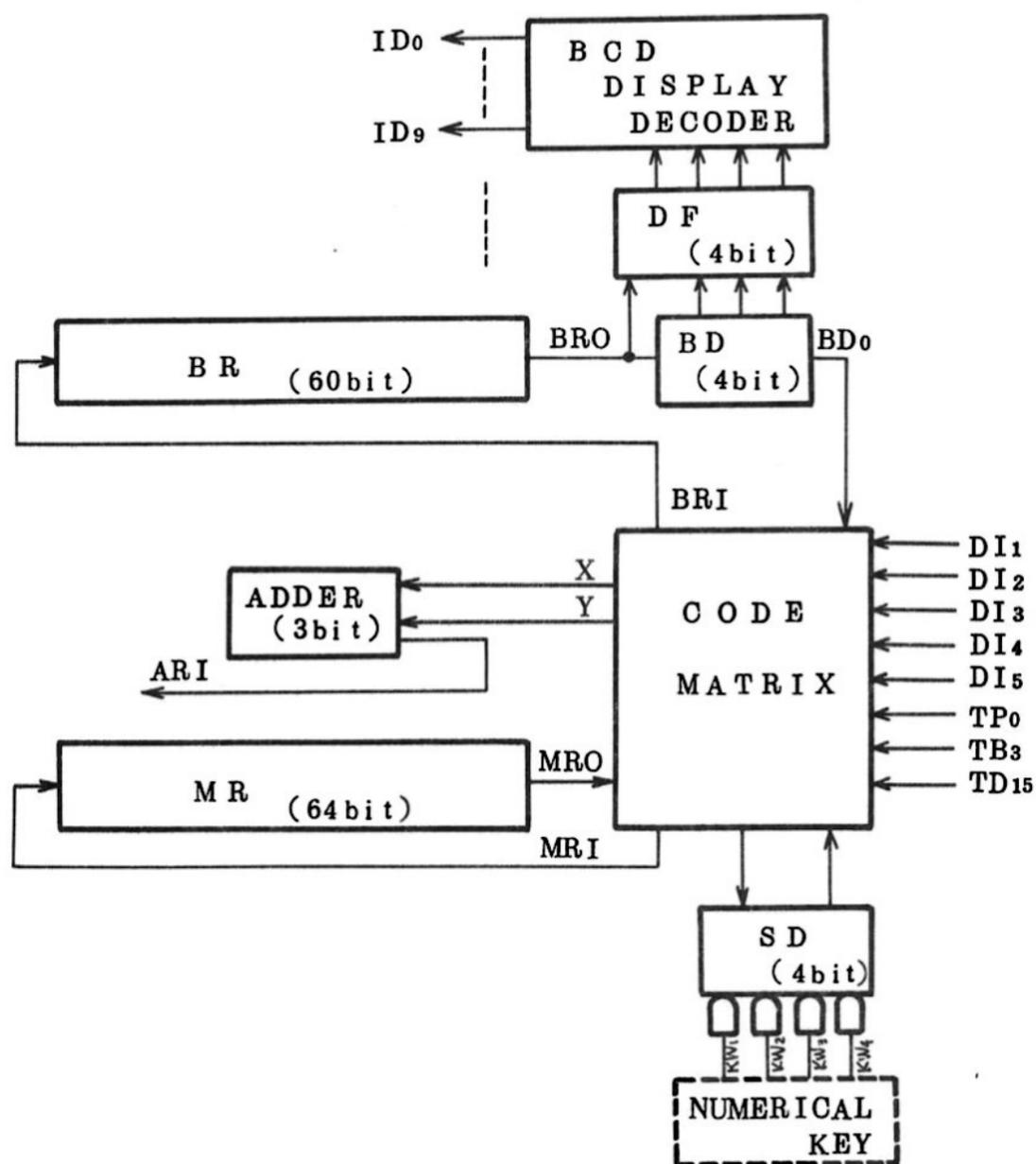


Fig. 2-4 Data Chip Block Diagram

BR: Ist ein 60 bit Schieberegister, verwendet als Puffer, und arbeitet zusätzlich mit den 4 bit vom BD.

BD: Ist ein externes 4-bit Schieberegister, für BDo, BD1, B02, B03, daher hat das BR genau 64-bit (16 Stellen).

DF: Die Daten vom BD-Register werden in diesem Register zwischengespeichert, ehe sie decodiert in die Anzeige kommen.

Anzeige Decodierer: Die Ziffernimpulse werden hier in ID-Impulse umgewandelt.

ADD: Ist ein Volladdierer/Subtrahierer (3-bit Schieberegister) der die Rechenergebnisse entsprechend korrigiert. Auch hier werden sämtliche Rechenoperationen im Binary-Code durchgeführt.

MR: Ist ein 64-bit Schieberegister, verwendet als Speicher.

2.1-5 Zeitimpuls-Chip (TMC 1753)

In dem Zeitimpulschip werden die Zeitimpulse für bit, Stelle und andere Arten von Zeitimpulsen durch die Eingabeimpulse DI5 - DI7 vom Rechenchip erzeugt, wie folgendes Diagramm zeigt.

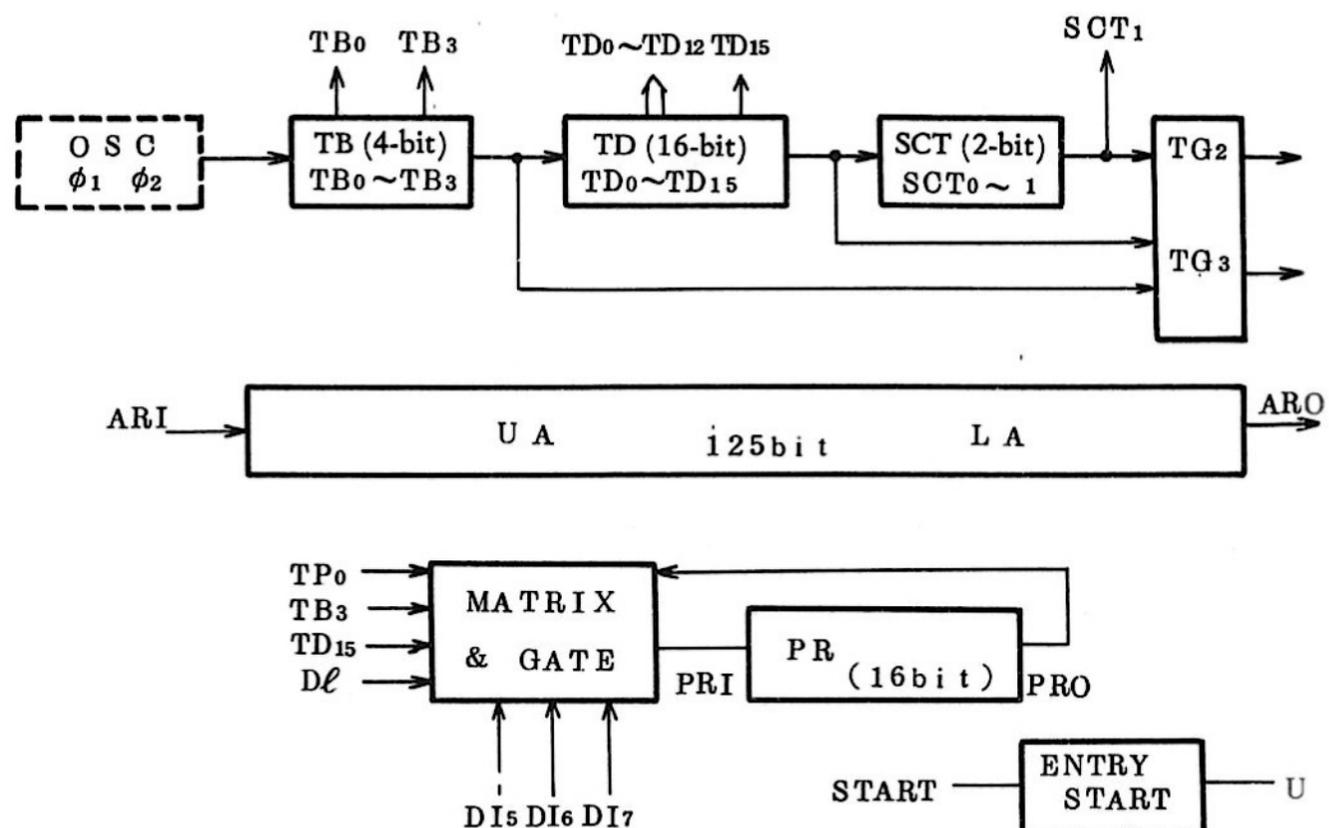


Fig. 2-5 Timing Chip Block Diagram

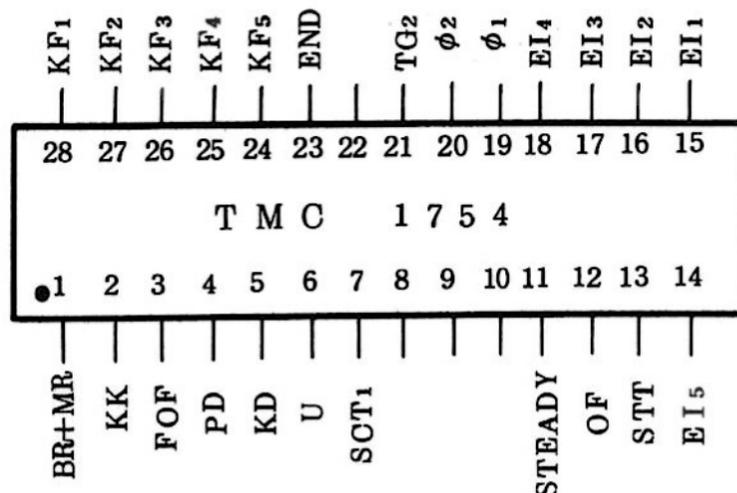
- TB= Bit-Zähler: Ist ein 4-bit Zähler, der die Impulse TB0, TB1, TB2 und TB3 erzeugt.
- TD= Stellen-Zähler: Ist ein 16-bit Zähler, der die Impulse TD0 - TD15 erzeugt.
- SCT= Sector-Zähler: Ist ein 2-bit Zähler, der die Impulse SCT0 und SCT1 erzeugt.
- TG2: Setzt sich aus TD15 u. TB3 zusammen und steuert bestimmte Flip-Flops im Eingabechip. Der TB3 Impuls kommt zu TD15 zu beiden Zeiten von SCT0 und SCT1.
- TG3: Setzt sich zusammen aus den Impulsen SCT1.TG2 und steuert bestimmte Flip-Flops im Rechenchip. Deshalb kommt der TB3 Impuls nur zu TD15 in der Zeit von SCT1.
- PR Komma-Register: Ist ein 16-bit Schieberegister.
- ACC Sammler: ACC enthält UA-Register, LA-Register und ist ein 125-bit Schieberegister, es enthält zusätzlich 3-bit vom Addierer, das heißt, das AR hat insgesamt 128-bits (32 Stellen).

2.1-6 Anzeige

Die Anzeige enthält 12 Nixie-Röhren, eine Minus- und eine Überlauf-Lampe.

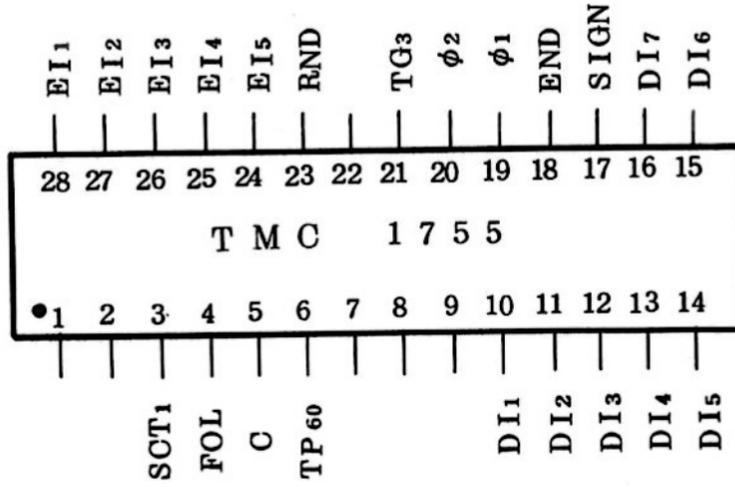
Die Anode der Röhren wird aufgesteuert durch die Stellenwahlschaltung, die Kathode durch den Anzeigendecodierer.

2.2 LSI Belegung der Anschlüsse.

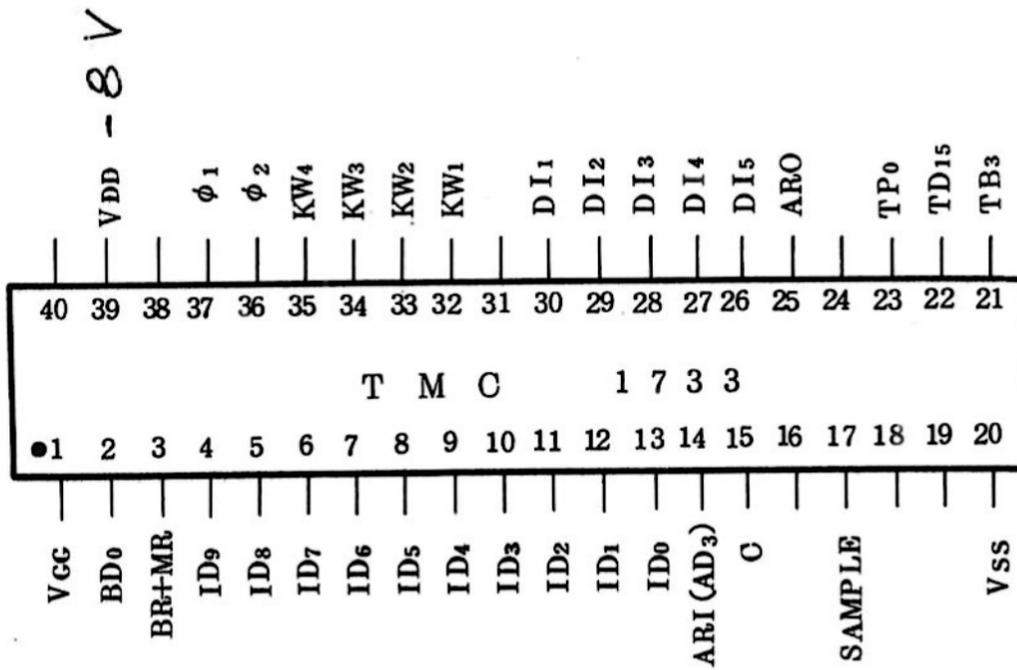


(a) Entry Chip

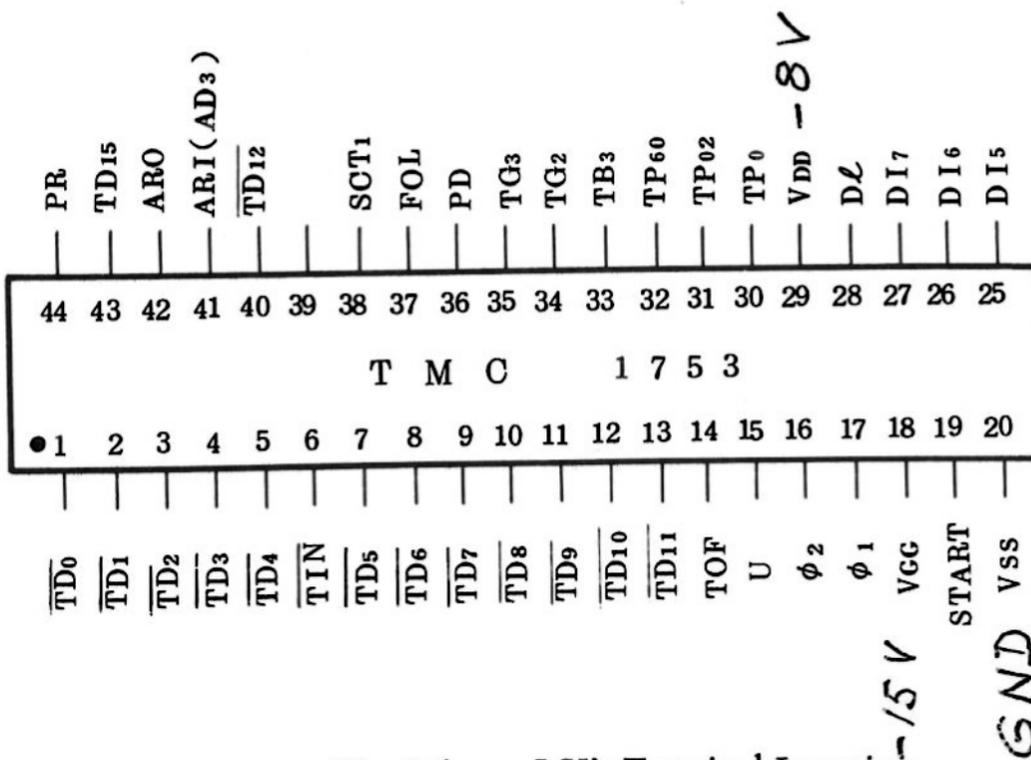
Handwritten signature



(b) Arithmetic Chip



(c) Data Chip

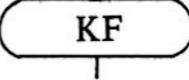
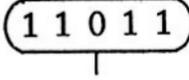
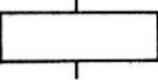
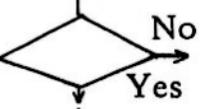
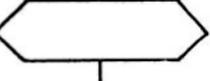
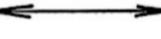


(d) Timing Chip

Fig. 2-6 LSI's Terminal Location

-1.5V
GND

2.3 Erklärung der Symbole und Befehle

- (1)  : Rechenstart durch die Funktionstasten =, \oplus , X, :, M und \textcircled{M}
- (2)  : 1 u. 0 zeigen die Bedingungen von den EI1 - EI5 Impulsen.
- (3)  : Der Inhalt in diesem Symbol zeigt, welche Arbeit zu diesem Zeitpunkt durchgeführt wird.
- (4)  : Die Entscheidung des Flip-Flops.
- (5)  : FN u. FP Bedingungen für verschiedene Rechenarbeiten.
- (6)  : Übertragung von Daten, von einem Register zum anderen.
- (7)  : Austausch von Daten zwischen zwei Registern.
- (8) Set & Reset: Setzen u. Rückstellen vom Flip-Flop.
- (9) $AR \pm BR$: Addition oder Subtraktion vom AR- u. BR-Register.
- (10) LSF & RSF: Linksverschiebung und Rechtsverschiebung.
- (11) PD: FPD wird gesetzt entsprechend der eingestellten Komposition.
- (12) C: Übertrag-Impuls.
- (13) CAINH: Übertrag-Stopimpuls, wird nur innerhalb des LSI verwendet.
- (14) SS: Vorzeichen-Impuls, er ist "1", wenn eine Subtraktion durchgeführt werden soll.
- (15) LSD & MSD: Die niedrigste Stelle u. die höchste Stelle eines Registers.
- (16) RND: Rundungsart.
- (17) KK: Konstantschalter.

- (18) FOL1 & FOL2: Steuert den Arbeitsrythmus bei Multiplikation und Division.
- (19) END: Rechnung beendet.
- (20) Ready: Fertigmeldung, bereit für die nächste Rechnung.
- (21) START: Tasten-Startimpuls. Wenn eine Taste außer der C Taste gedrückt wird, erzeugt dieser Impuls den U-Impuls.
- (22) KF: Funktionstasten-Impulse KF1 - KF5.
- (23) KW: Zifferntasten-Impulse KW1 - KW4
- (24) K≡: Tasten-Impulse der Tasten =, ⊖, M u. ⊕
- (25) EI: Ausgabe-Impulse vom Eingabechip (EI1 - EI5)
- (26) DI: Ausgabe-Impulse vom Rechenchip (DI1 - DI7)
- (27) BR+MR: Überlauf-Impuls
- (28) TOF: Die Dauer von TD12 - TD15, um den Überlauf festzustellen.
- (29) SAMPLE: Es verhindert die Anzeige von Daten über TD12 - TD15.
- (30) D1: Zeigt die Kommaeinstellung.

Canola LI20

2.1 Block Diagram

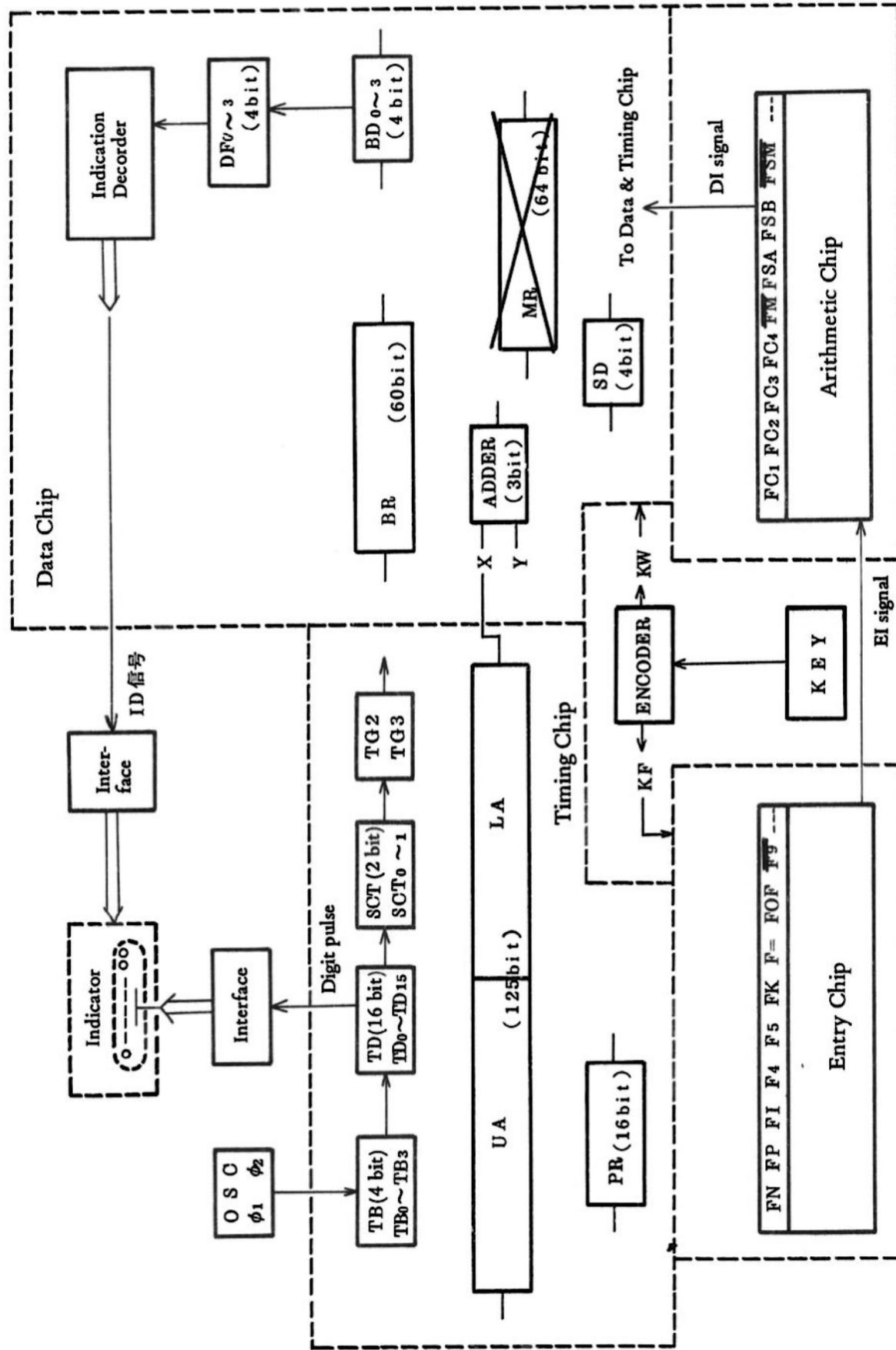


Fig. 2-1 Block Diagram

2.1-1 Entry Chip (TMC 1754)

In this chip, F9 & BR+MR are only different from L121.

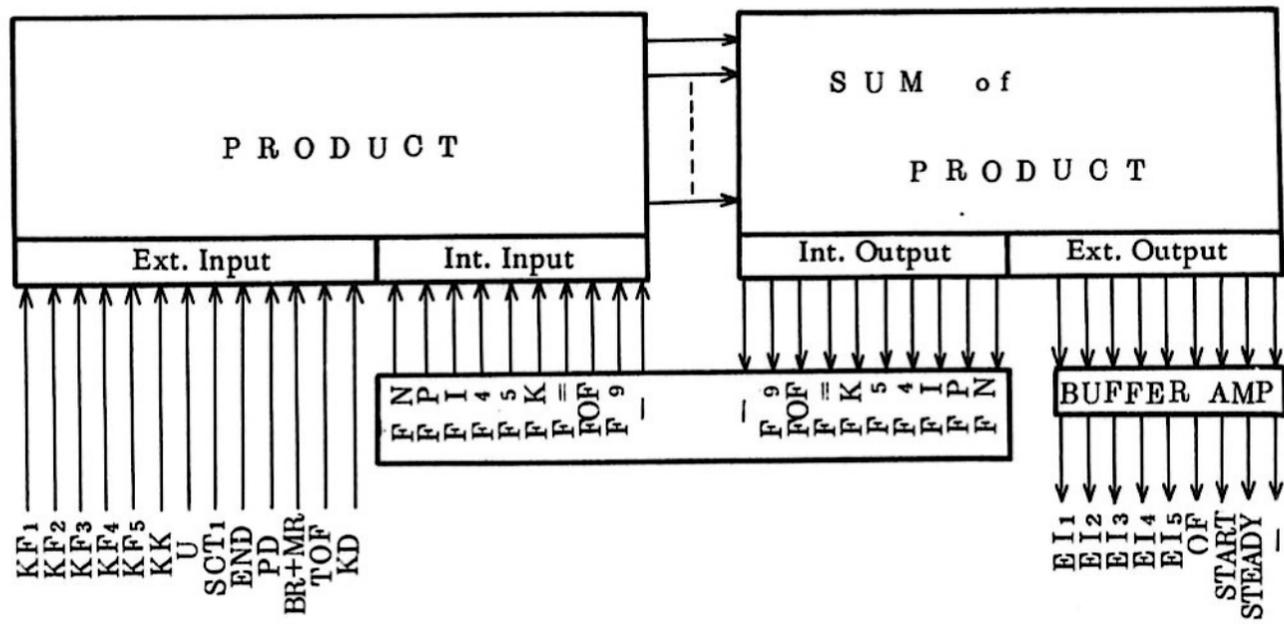


Fig. 2-2 Entry Chip Block Diagram

F9 is omitted and BR+MR changes into BR.

INHALTS-VERZEICHNIS

3. Grundsaltungen

3.3	MOS-LSI-Grundsaltungen	16
3.4	Logische Schaltungen	18
3.4-1	Nor-Schaltung	19
3.4-2	Nand-Schaltung	19
3.5	Flip-Flops	20
3.5-1	Flip-Flop	20
3.5-2	R-S-T Flip-Flop	21
3.5-3	Master-Slave-Flip-Flop	22
3.6	Schiebe-Register	24
3.6-1	Zweiphasen-Schieberegister	24
3.6-2	Dreiphasen-Schieberegister	26
3.7	PLA-System	28

3. Grundsaltungen

3.3 MOS-LSI Grundsaltungen in positiver Logik.

In der L121 wird nur positive Logik verwendet.

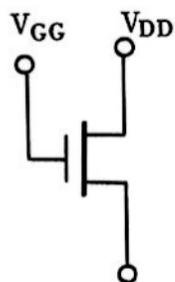
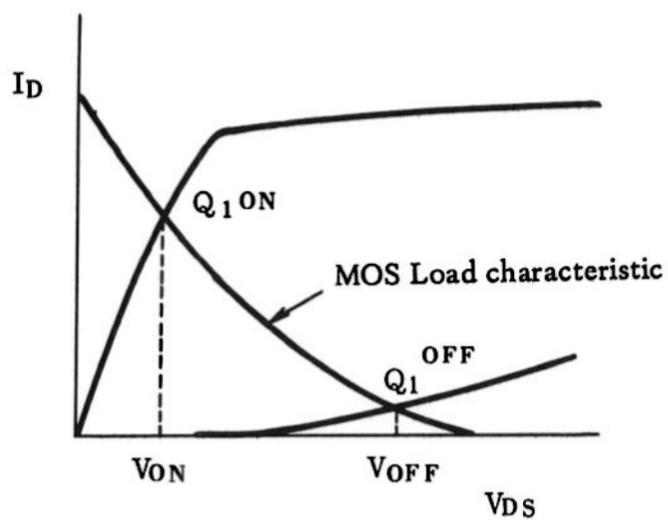


Fig. 3-6 Load MOS

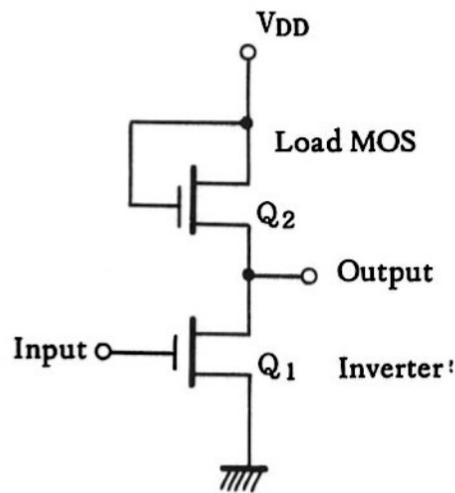
Wenn das Gatter (VGG) und der Arbeitspunkt (VDD) in der üblichen Weise zusammen geschaltet sind, hängt der Verstärkungsgrad des MOS von folgender Bedingung ab:

$$|VD| \geq |VG - v_{th}|$$

- VD: = Ableitspannung
- Vh: = Gatterspannung
- Vth: = Schwellspannung



(a)



(b)

Fig. 3-7 Load Characteristics of MOS

Ein Inverter in MOS-IC oder MOS-LSI ist meistens mit so einem MOS Belastungswiderstand zusammengesaltet. Diese Inverterschaltung hat die Charakteristik einer kurzzeitigen Speicherung durch die Gatter-Kapazität.

Wie in Fig. 3-8 gezeigt, wird das Eingangssignal durch die Ladung des Kondensators verlängert.

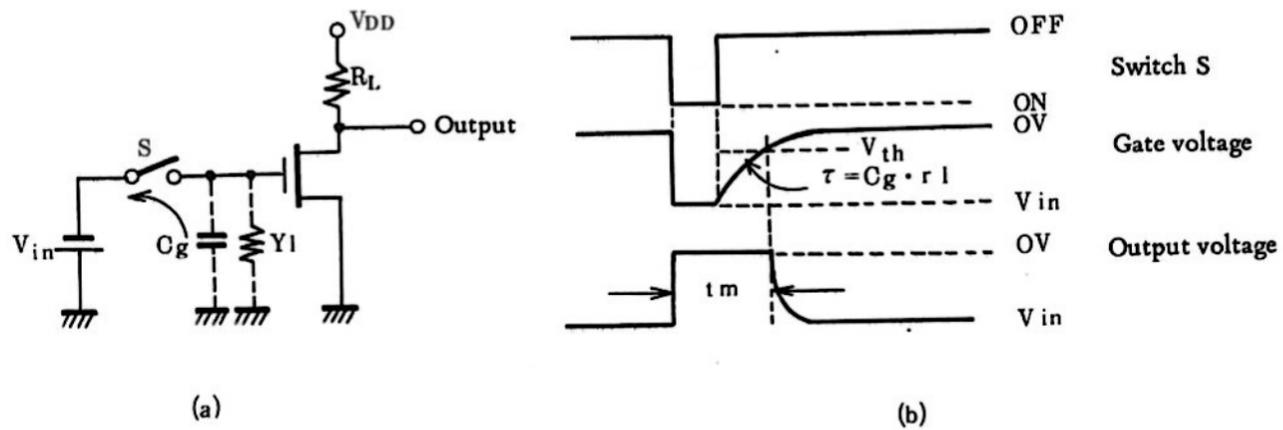


Fig. 3-8 Capacitor Memory of MOS Transistor

Wenn die Ausgangsspannung gleich 0V ist und der Schalter "S" wird eingeschaltet, wird der Kondensator "Cg" durch die Spannung "Vin" aufgeladen und der MOS-Transistor schaltet durch. Wird der Schalter "S" wieder ausgeschaltet, entlädt sich der Kondensator über den Ableitwiderstand ($10^9 - 10^{10}$ Ohm).

Die Zeit (v) resultiert aus dem Eingangskondensator und dem Ableitwiderstand. Das Verringern der Gatter-Spannung VG wird wie folgt ausgedrückt:

$$V_G = -V_{in} \exp\left(\frac{-t}{\tau}\right)$$

$$\tau = C_g \cdot r_l$$

Wird der Schalter "S" wieder geöffnet, ist der MOS-Transistor Q1 in Ruheschaltung, d. h. geöffnet, VG kommt zur Schwellspannung V_{th} , und es ist kurz auf ON geschaltet. Sobald VG höher wird als V_{th} , wird ausgeschaltet (OFF). Diese Charakteristik wird im dynamischen Schieberegister benützt und noch ausführlich erklärt.

3.4 Logische Schaltungen.

In diesem Rechner werden LSI mit positiver Logik verwendet. Die Arbeitsspannung in dieser Logik ist anders als bei der IC-Logik.

Folgende Tabelle zeigt einen Vergleich der Spannungen zwischen IC-Schaltungen und LSI

	IC	LSI
"1" level	+5V	0V
"0" level	0V	-8.0V

Bei IC-Schaltungen gibt es folgende zulässige Spannungen:

	Input voltage		Output voltage
"0"	Below 1V	"1"	Over 4.3V
"1"	Over 2.2V	"0"	Below 0.25V

Bei LSI-Schaltungen sind die Signale von der Tastatur und die Ausgangsspannungen der LSI wie folgt:

"0" level	between -5.1V ~ VGG
"1" level	between +0.3V ~ -1V

-15V

Die verwendeten Arbeitsspannungen in LSI sind:

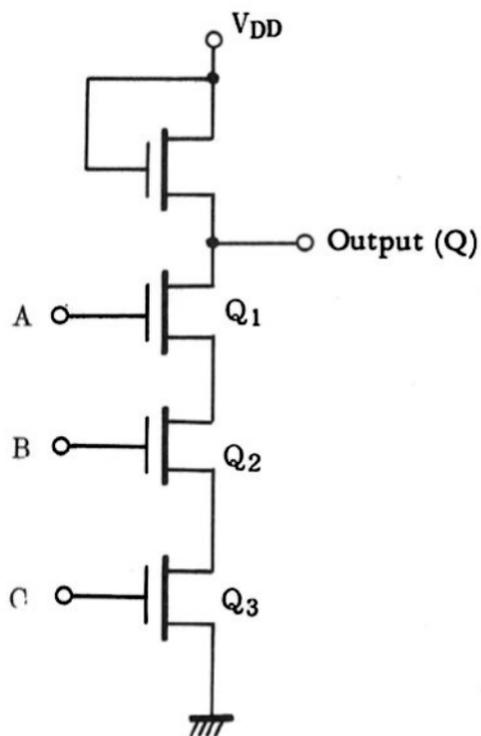
	Rating	Fluctuation range
V _{DD} (Drain voltage)	-8.0V	-15% ~ +10%
V _{GG} (Gate voltage)	-15V	± 1.4V

3.4-1 NOR Circuit (Positive Logic)

3.4-1 NOR-Schaltung (positive Logik)

Jeder Transistor ist eingeschaltet, wenn das Eingangssignal = "0" ist, der Ausgang ist dann fast gleich mit V_{DD}. Q₁ - Q₃ sind nur eingeschaltet, wenn alle Eingangsimpulse = "0" sind, dann ist der Ausgang = "1" (0V). Wenn ein Eingangsimpuls = "1" wird, dann schaltet der entsprechende Transistor aus, und der Ausgang wird "0" (-8V).

Tabelle 3-1 zeigt mehrere Beispiele.



A	B	C	Q
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

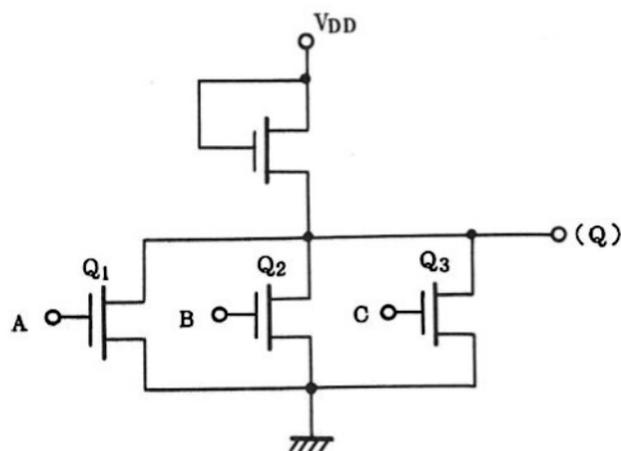
$$Q = \overline{A + B + C}$$

Fig. 3-9 NOR Circuit

Table 3-1 Truth Table of NOR Gate

3.4-2 Nand-Schaltung

Wird ein Eingang von A, B oder C = "0", dann ist der Ausgang = "1". Nur wenn alle Eingänge = "1" sind, ist der Ausgang = "0". Tabelle 3-2 zeigt mehrere Beispiele.



A	B	C	Q
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

$$Q = \overline{A \cdot B \cdot C}$$

Table 3-2 Truth Table of NAND Gate

3.5 Flip-Flop

3.5-1 Flip-Flop

Beim MOS R-S Flip-Flop, angenommen $R = "0"$ und $S = "1"$, schaltet Q_1 ein und Q_4 aus. Der Ableitpunkt von Q_1 wird "1", folglich auch das Gatter von Q_3 . Wenn Q_3 u. Q_4 ausgeschaltet sind, haben ihre Ableitpunkte "0", dadurch wird Q_2 eingeschaltet. Also ist $Q_{n+1} = "1"$ wenn $Q_n = "0"$ ist.

Wenn beide, R und $S = "0"$ sind, dann sind auch beide Ausgänge Q_{n+1} und $\overline{Q_{n+1}}$. Man nennt das eine blockierte Schaltung. Verschiedene Beispiele werden in der Tabelle 3-4 gezeigt.

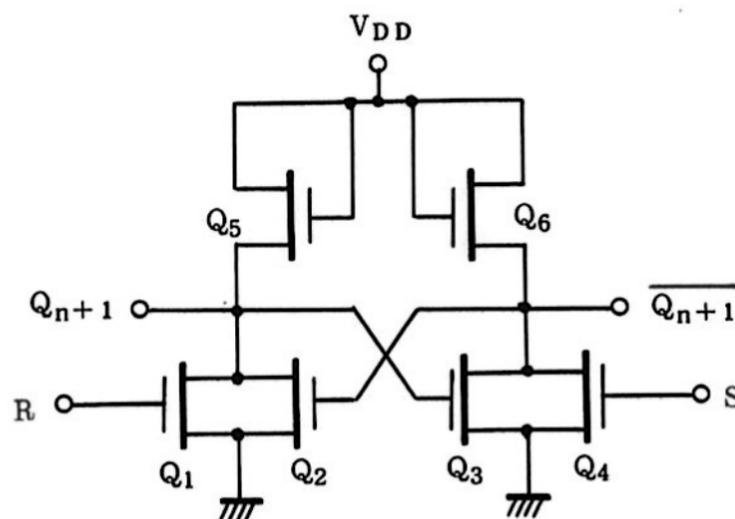


Fig. 3-11 R-S Flip-flop Circuit

R	S	Q_{n+1}	$\overline{Q_{n+1}}$	
1	1	Q_n	$\overline{Q_n}$	No change
1	0	0	1	
0	1	1	0	
0	0	1	1	Inhibit

Table 3-4 Truth table

3.5-2 R - S - T Flip Flop

Der R oder S - Eingang wird mit clock Impuls T durch ein UND - Gatter synchronisiert.

Angenommen $R = "0"$ und $S = "1"$ und T wird $"0"$, dann werden Q2 und Q6 durch T eingeschaltet u. Q1 durch R. Q5 bleibt aber ausgeschaltet. Weil der Ableitpunkt $Q5 = "0"$ ist, wird auch Q3 eingeschaltet, daher wird der Ausgang $Q = "1"$ und $\bar{Q} = "0"$.

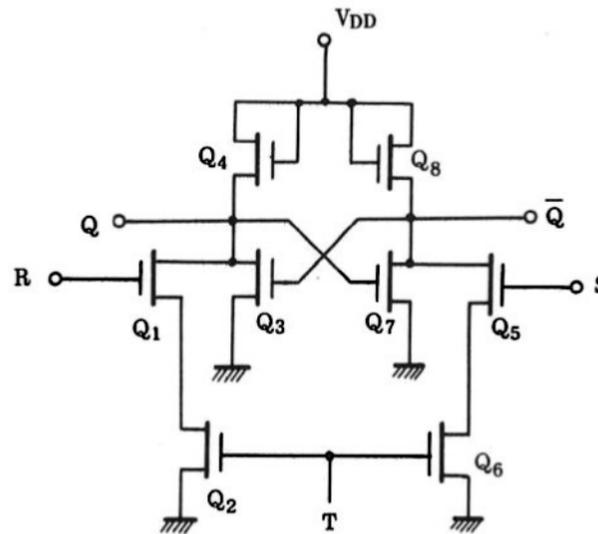


Fig. 3-12 R-S-T Flip-flop Circuit

3.5-3 Master-Slave-Flip-Flop

Die Grundfunktion des Master-Slave-Flip-Flop ist ungefähr die gleiche wie bei IC-Schaltungen. Es besteht aus einem Master-Flip-Flop und einem Slave-Flip-Flop. In den Master-Flip-Flop werden die Daten eingegeben, zeitweilig gespeichert und dann in das Slave-Flip-Flop eingeschoben.

Fig. 3 - 13 zeigt ein genaues Schaltbild. In Fig. 3-13(a) sind die Transistoren Q1 - Q4 in Kreuzkopplung geschaltet, sie stellen den Master-Flip-Flop dar und Transistor Q5 - Q8 den Slave-Flip-Flop. In Fig. 3 - 13 (b) sind zusätzlich 5 Transistoren hinzugeschaltet.

Q9, Q10 und Q13 wandeln diese Grundschaltung in ein R-S Flip-Flop um, so daß das Master-Flip-Flop das Slave-Flip-Flop steuern kann. Q11 gibt diese Funktionen vor, wie sie gebraucht werden.

Q14 und Q15 teilen die Funktionen zwischen Master und Slave. Eingabe-Impulse sind im Master-Flip-Flop gespeichert durch CP und werden dann zum Slave-Flip-Flop übertragen durch \overline{CP} . Durch Q16 und Q17 wird das R-S Flip-Flop in ein J-K Flip-Flop umgewandelt, wie in Fig. 3-13 (d) gezeigt.

J_n	K_n	$Q_n + 1$	$\overline{Q_n + 1}$
0	0	Q_n	$\overline{Q_n}$
0	1	0	1
1	0	1	0
1	1	$\overline{Q_n}$	Q_n

Table 3-5 Truth Table of the Master-slave Flip-flop

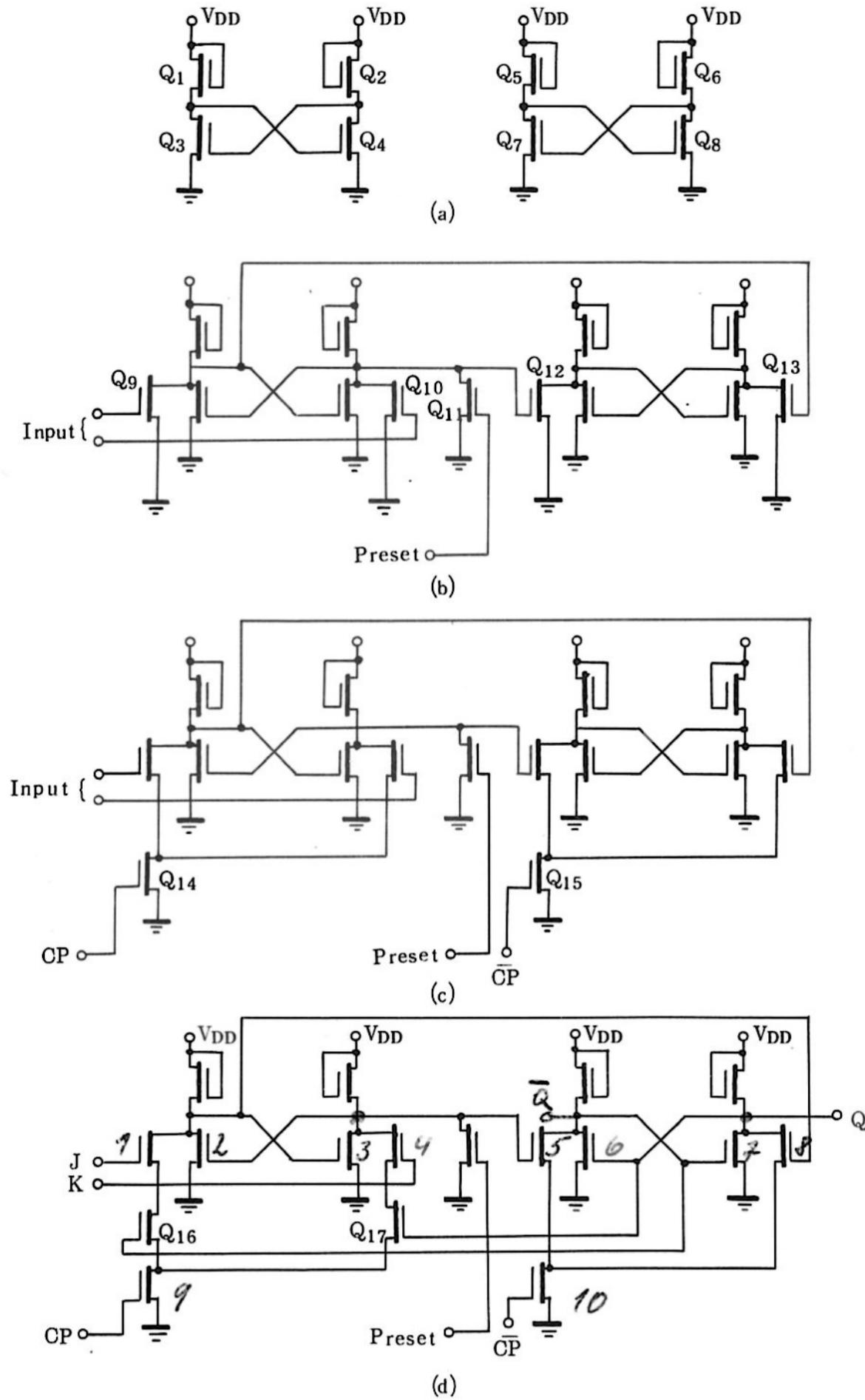
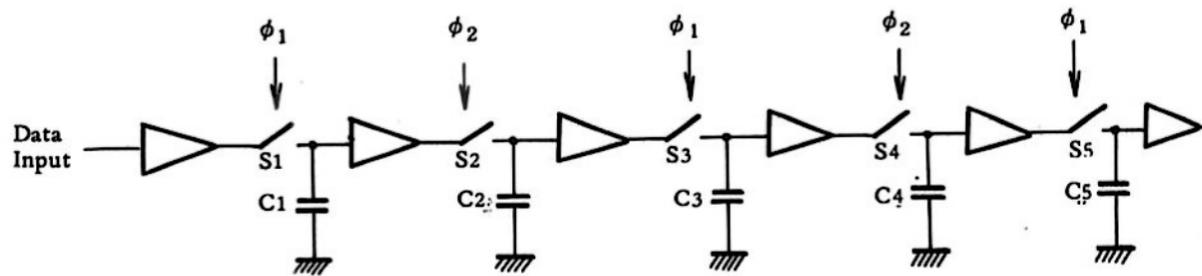


Fig. 3-13 Master-slave Flip-flop

3.6 Schiebe-Register

3.6-1 Zwei-Phasen-Schieberegister

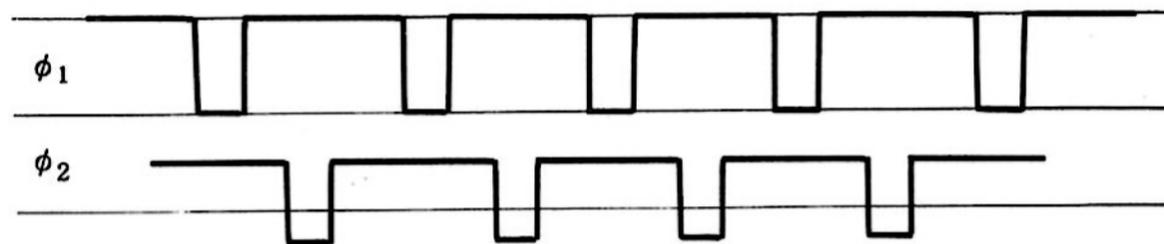
Man unterscheidet zwischen Zwei-, Drei-, und Vierphasen-Schieberegister. Sie setzen sich aus Verstärker, Speicher, Kondensatoren und Schaltern zusammen, wie in Fig. 3-14 (a) gezeigt.



(a) Two-phase Shift Register

Die Eingabeimpulse laden den Gatterkondensator der nächsten Position mit dem clockimpuls ϕ_1 durch den Verstärker, wenn S1 geschlossen ist. Dieser Ausgang wird zur nächsten Position durch ϕ_2 geschaltet, wenn S2 geschlossen ist. Das heißt, der Ausgang wird durch ϕ_1 und ϕ_2 Schritt für Schritt weitergeschaltet.

Diese Schalter sind geschlossen durch ϕ_1 und ϕ_2 .



(b) Waveforms of ϕ_1 & ϕ_2

Fig. 3-14 Principle of 2-Phase Shift Register

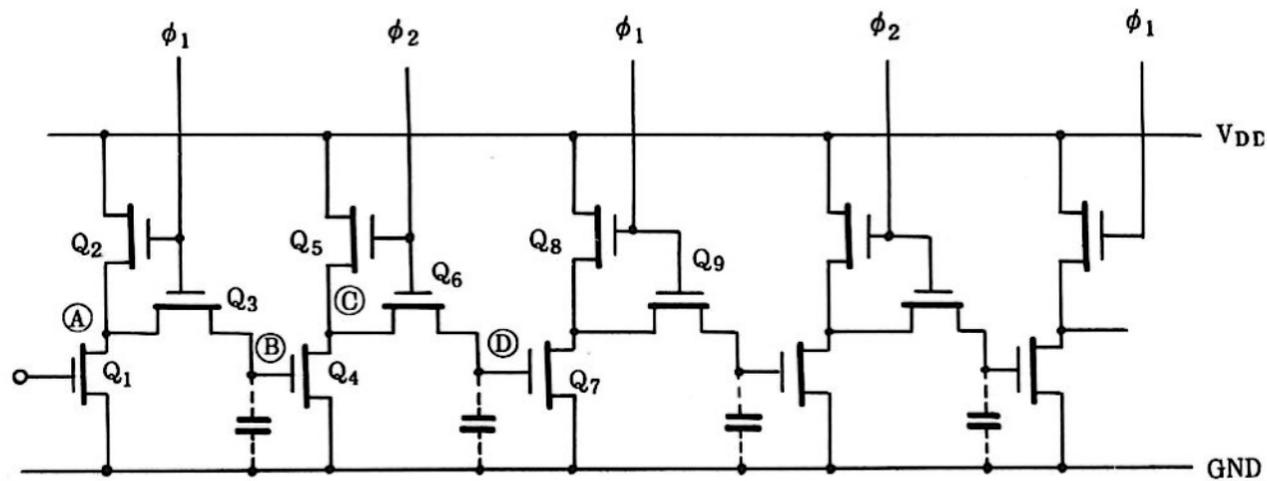


Fig. 3-15 2-Phase Shift Register

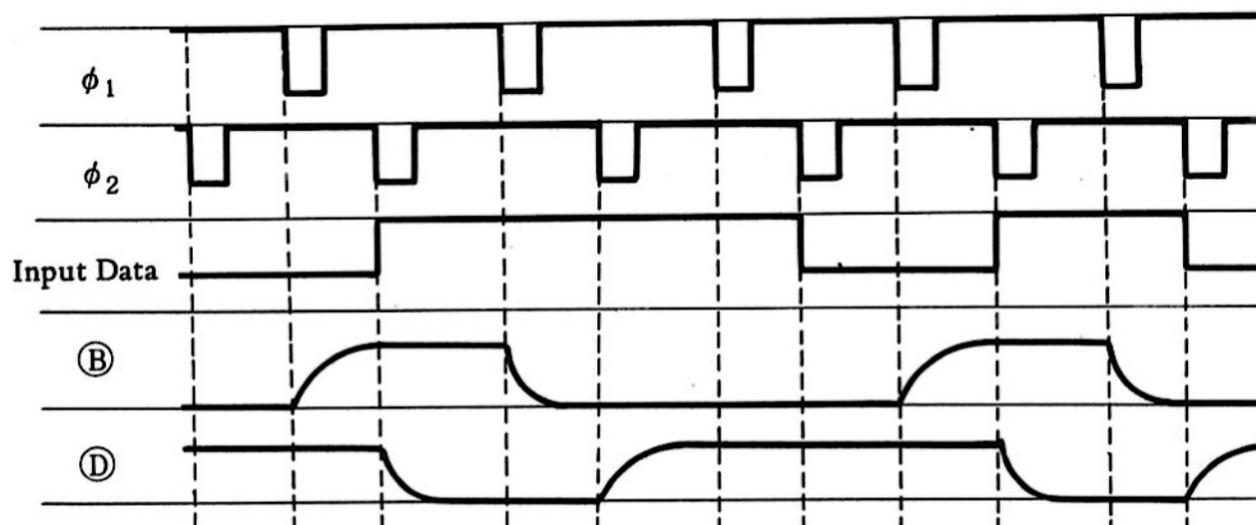


Fig. 3-16 Waveforms of 2-Phase Shift Register

Fig. 3-15 zeigt das Modell eines Zweiphasen-Schieberegisters, die Impulsfolge wird in 3-16 dargestellt.

Gesteuert wird das Register von den Impulsen ϕ_1 und ϕ_2 über die Schalter Q_3 , Q_6 , Q_9 usw. Ist der Eingang von $Q_1 = "0"$, ist der Ableitpunkt A = "1". Mit dem Fallen des Impulses ϕ_1 , wird das "1" Potential zu B geschaltet und der Kondensator wird aufgeladen. Dadurch schaltet Q_4 aus und Punkt C fällt von "1" auf "0". Nach dem Weiterschalten dieses "0" Potentials durch ϕ_2 über Q_6 fällt somit auch Punkt D. Wenn jetzt der Eingang von Q_1 "1" wird, fällt Punkt A auf "0". Dieses "0" Potential wird mit dem nächsten ϕ_1 über Q_3 weitergeschaltet und zu diesem Zeitpunkt fällt dann auch Punkt B von "1" auf "0". Dadurch wird Q_4 wieder eingeschaltet und Punkt C wird "1". Mit dem nächsten ϕ_2 wird dann dieses "1" Potential über Q_6 weitergeschaltet und somit steigt auch Punkt D wieder auf "1" usw. Daraus ist zu erkennen, daß die Impulse, immer um 1 bit verzögert, weitergeschaltet (geschoben) werden. Gesteuert werden die Impulse durch ϕ_1 und ϕ_2 . Ihre Länge wird durch die Ladezeit der Gatter-Kondensatoren bestimmt.

Die Standard-Frequenz ist ungefähr 10 KHz - 1 MHz.
 ϕ_1, ϕ_2 in diesem Rechner sind wie folgt spezifiziert:

ϕ_1 und ϕ_2	$1 \mu s$
Phasendifferenz	200 ns

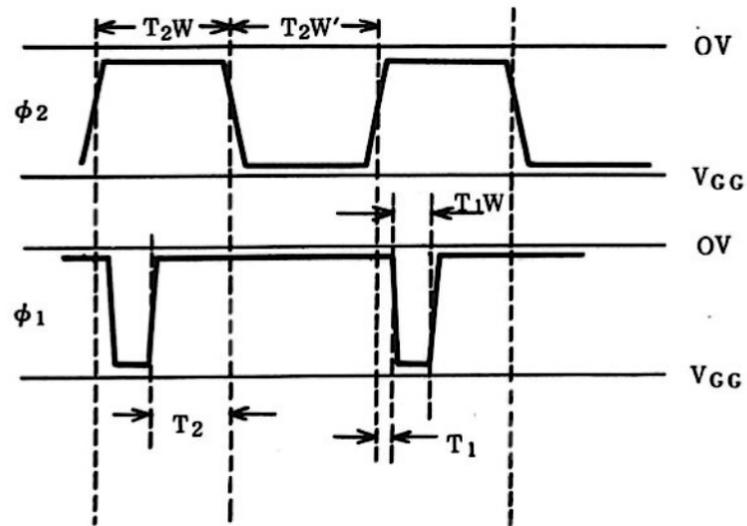


Fig. 3-17 Time Relation Between ϕ_1 & ϕ_2

3.6-2 Dreiphasen-Schieberegister

Das Zweiphasen-Register ist ein dynamisches Schieberegister, in dem Impulse nur durchgeschoben werden, wenn ϕ_1 und ϕ_2 vorhanden sind.

Das Dreiphasen-Schieberegister ist so aufgebaut, daß es auch unter statischen Bedingungen funktioniert. Die Impulse werden durchgeschoben durch drei Clockimpulse. Auch wenn ϕ_1 nicht vorhanden ist, bleiben die Impulse so lange wie ϕ_2 und ϕ_3 anliegen. Die Impulse können, wenn nötig, um eine bestimmte Anzahl von bits verschoben werden, oder sie werden gespeichert, wenn kein Verschieben nötig ist. Das ist der Vorteil des Dreiphasen-Schieberegisters.

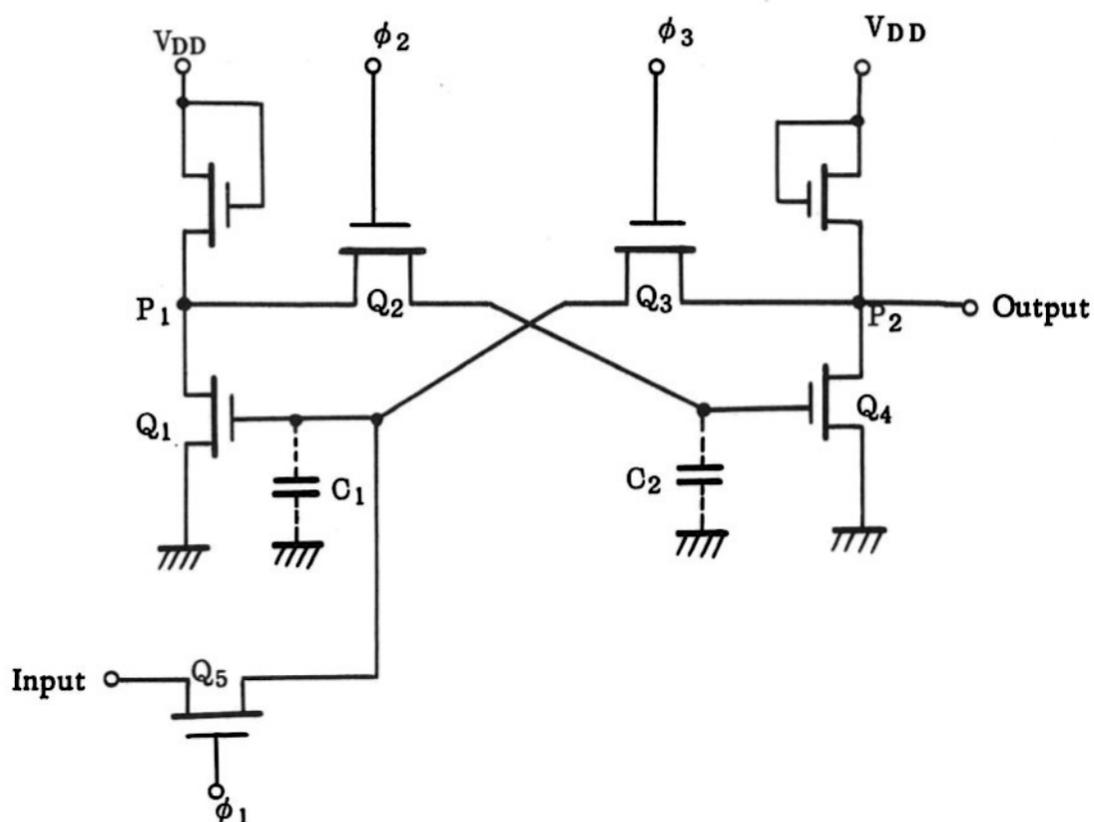


Fig. 3-18 Three-phase Shift Register

Wie aus Abb. 3-18 ersichtlich, wird der Eingang durch ϕ_1 über Q5 gesteuert. Das Flip-Flop wird gesteuert durch ϕ_2 und ϕ_3 über die Schalter Q2 und Q3. Wenn der Eingang von Q5 = "1" wird und ϕ_1 auf "0" fällt, dann wird Q5 eingeschaltet und bringt das "1" Potential zu Q1, wodurch Q1 ausgeschaltet wird. Dadurch fällt der Ableitpunkt P1 auf "0". Q2 und Q3 sind aber ausgeschaltet, weil zu diesem Zeitpunkt ϕ_2 und ϕ_3 = "1" sind. Wenn ϕ_2 und ϕ_3 auf "0" fällt, wird Q2 und Q3 eingeschaltet, dadurch kommt das "0" Potential von P1 zu Q4. Q4 wird eingeschaltet, dadurch wird P2 = "1". Das "1" Potential gelangt über Q3 zum Gatter von Q1. Diese Bedingung bleibt solange erhalten bis der nächste Clockimpuls ϕ_1 kommt. Wie in Fig. 3-19 zu sehen ist, fällt ϕ_2 etwas schneller ab als ϕ_3 . Deshalb wird Q2 schneller geschaltet als Q3 und somit werden die Impulse immer erst von P1 nach Q4 geschoben und dann erst von P2 nach Q1. Wenn z.B. beide Impulse ϕ_2 und ϕ_3 genau gleich wären, würden die Eingänge von Q1 und Q4 unstabil und zwischen dem Ein- und Ausschalten wäre kein Unterschied.

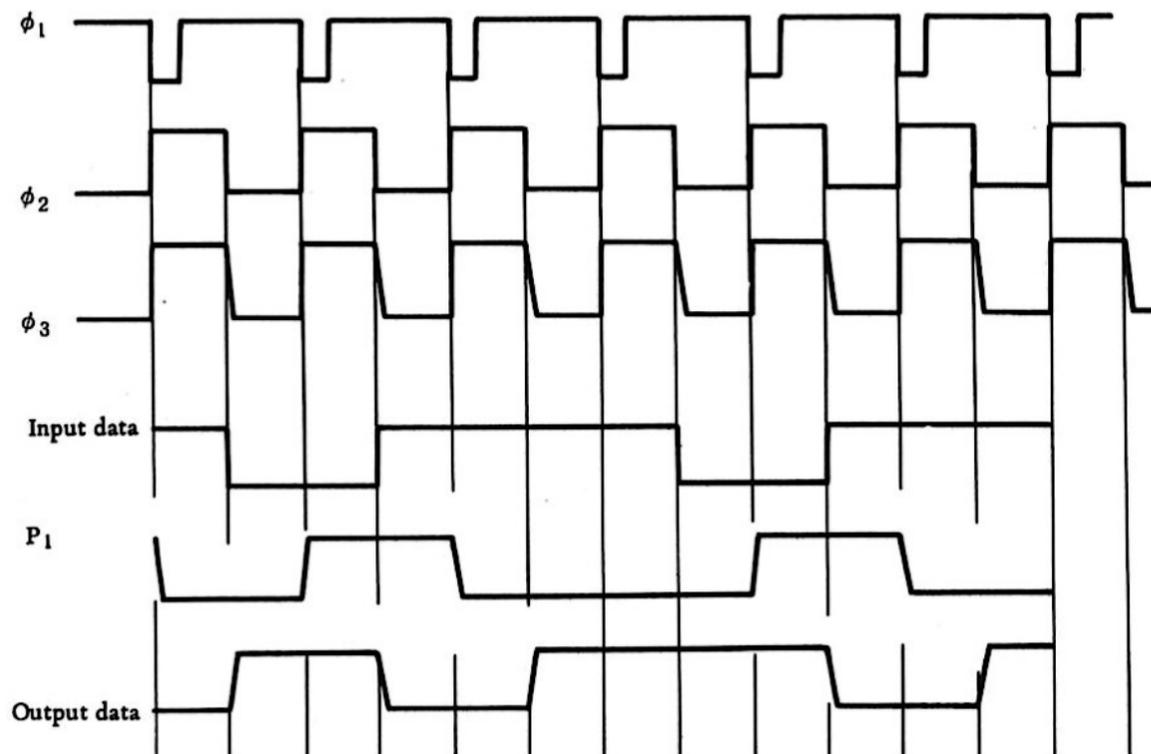


Fig. 3-19 Three-phase Shift Register Timing

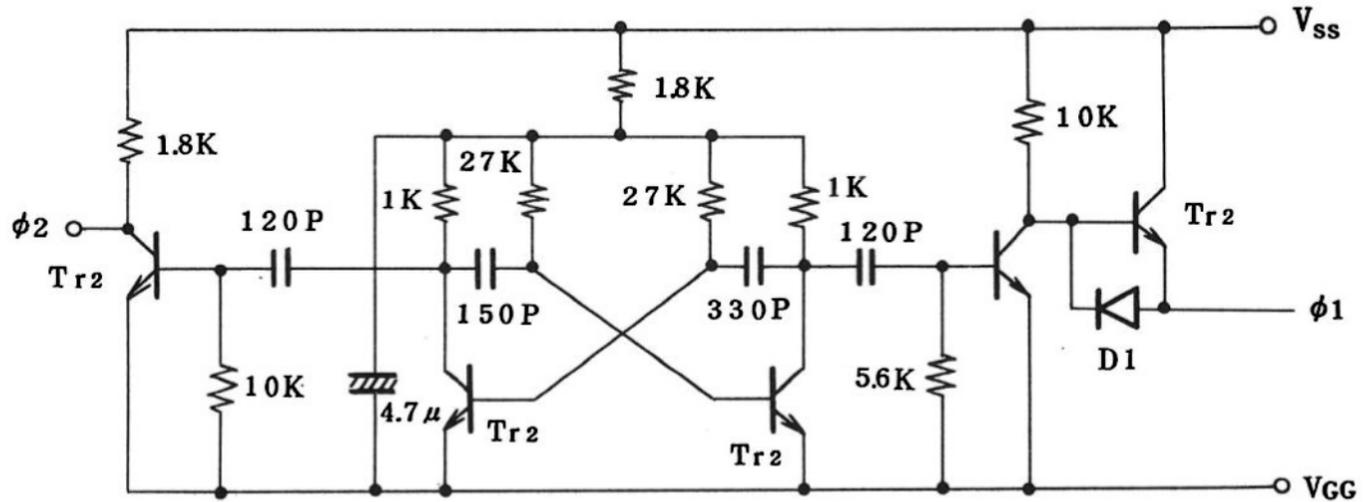


Fig. 3-20 $\phi 1, \phi 2$ Generator Circuit

Fig. 3-20 zeigt den Impulsgenerator für $\phi 1$ und $\phi 2$. Die betreffenden Ausgänge von diesem Multivibrator sind gleich $\phi 1$ und $\phi 2$. Der Frequenzbereich liegt bei 100 KHz.

3.7 PLA System (Programmierbare logische Anordnung)

Anders als die herkömmlichen Modelle arbeitet die L 121 mit einem PLA System aus LSI.

- 3.7-1 Hauptsächlich wird dieses System verwendet um die Anschlüsse der Ein- Ausgabepunkte von den LSI zu vermindern.
- 3.7-2 Das ist ein logisches Schaltsystem, in dem mehrere Programm-Gatter zu einer Matrix zusammengefaßt sind.

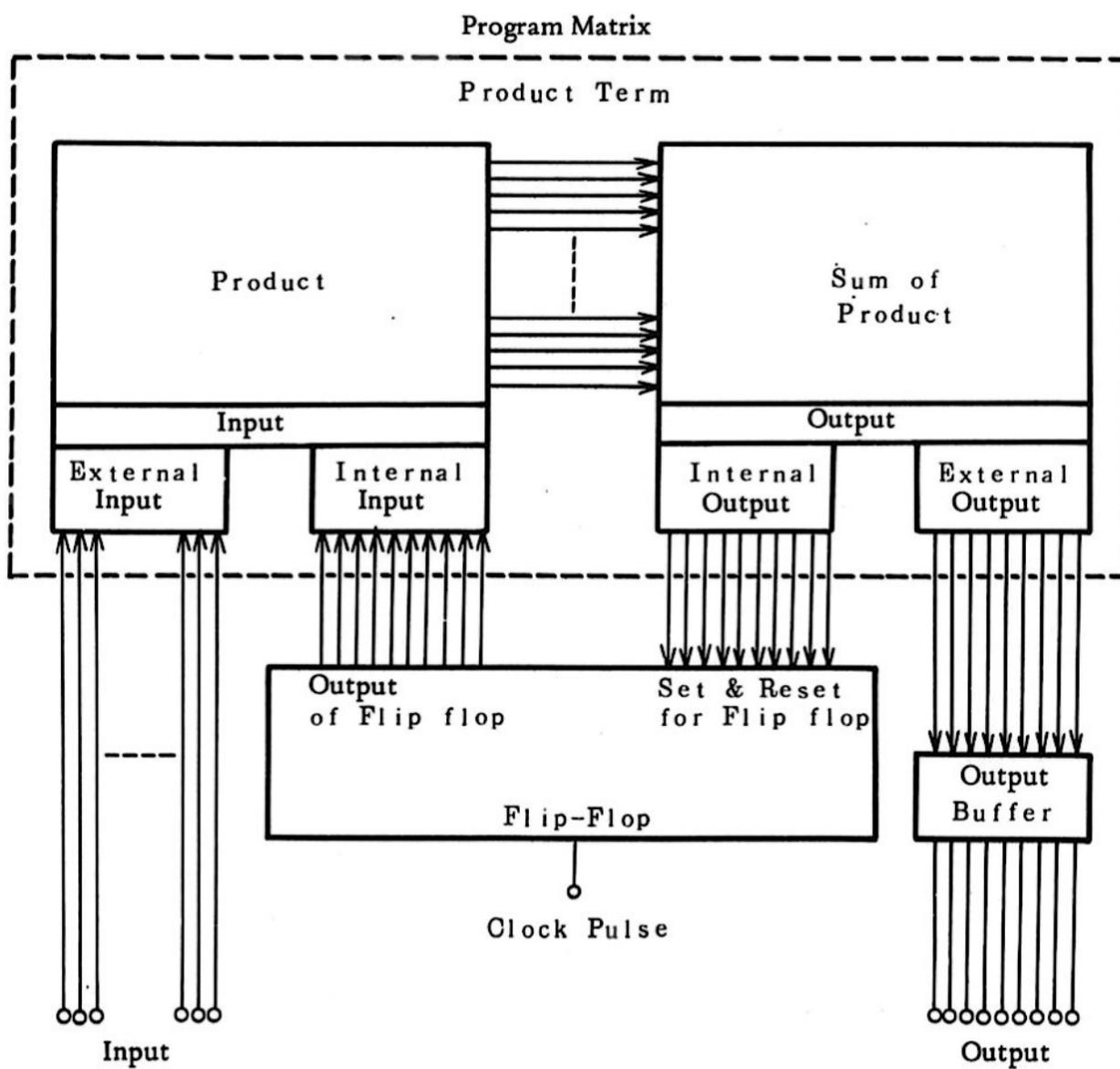


Fig. 3-21 Block Diagram of PLA System

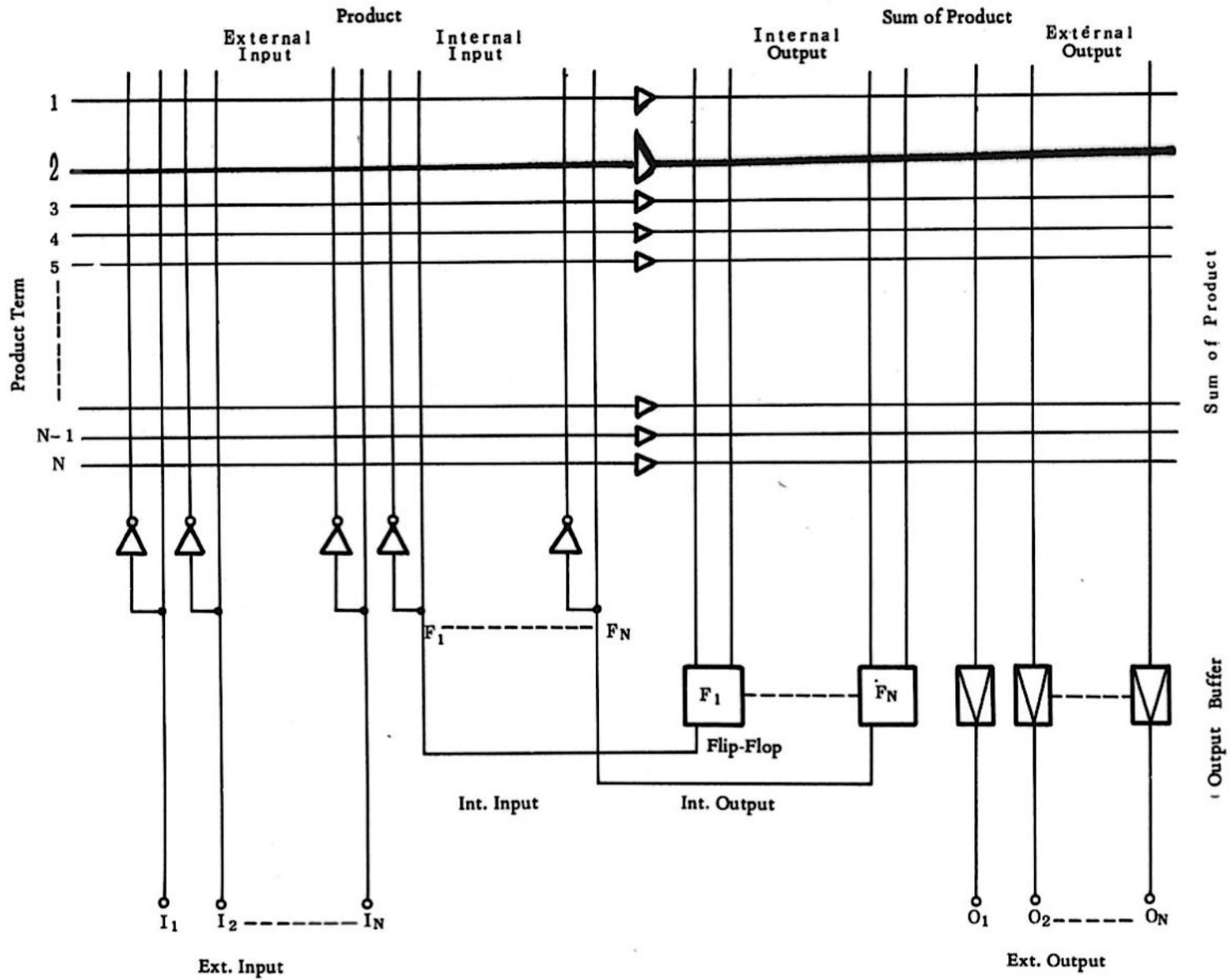


Fig. 3-22 Logic Diagram of PLA System

Wenn z.B. im Eingabechip, in dem das PLA System verwendet wird, an den externen Eingabepunkten Impulse ankommen vom Datenchip oder Zeitimpulschip, und die internen Ausgänge (Steuerung der Flip-Flops) und die externen Ausgänge (Steuerung des Datenchip u. Zeitimpuls Chip) erreichen, dann sind diese mit den entsprechenden Impulsen der internen Steuer-Flip-Flops abgestimmt. Das heißt: Die Steuer-Impulse werden unter Verwendung des Programms in ihrer entsprechenden Reihenfolge vom Steuerchip zum Datenchip und zum Zeitimpuls gesendet.

Canola LI21

4.1	Arbeitsweise des Rechners		
4.1-1	Registrierung der ersten Stelle		32
4.1-2	Registrierung der zweiten oder folgender Stellen..		32
4.1-3	Wenn als erstes die Komma-Taste gedrückt wird		32
4.1-4	Wenn die Komma-Taste nach einer Ziffer gedrückt wird		33
4.1-5	Registrierung bei konstanter Rechnung		33
4.1-6	 Abstreich-Taste		34
4.1-7	 Rückruf-Taste		34
4.1-8	 Speicher-Rückruf-Taste		35
4.1-9	Multiplikations- und Divisionstaste		36
4.2	Arbeitsablauf beim Rechnen		
4.2-1	Addition und Subtraktion		37
4.2-2	Addition und Subtraktion im Speicher		39
4.2-3	Multiplikation		40
4.2-4	Division		44

Canola LI20

4.4	Mal- und Divisions-Tasten	47
4.5	Addition und Subtraktion	48
4.6	Multiplikation	49
4.7	Division	50

4.1 Registrierung

4.1-1

- a) In der L 121 werden nicht die früheren Steuerzähler verwendet, es ist eine neue Art der Steuerung bei der Registrierung durch U-SCT₀, U-SCT₁, F=₀SCT₀ und F=₀SCT₁.

Wenn eine Zifferntaste für die erste Stelle gedrückt wird, arbeitet der Schritt U-SCT₀, und wenn der Konstantschalter eingeschaltet ist und FN und FK = "0" ist, dann findet ein Übertrag vom BR nach LA statt, wobei alle noch vorhandenen Werte im BR gelöscht werden.

Ein Übertrag vom BR nach LA wird nicht durchgeführt, bei der zweiten oder weiteren Eingabe, oder bei der zweiten Konstantrechnung, wenn FK bereits gesetzt ist.

- b) Im Schritt U-SCT₁ wird der Vorzeichen-Übertrag vom SB nach SA durchgeführt und SB zurückgestellt. Dadurch werden die Daten vom BR zum AR, wenn FSB zurückgestellt ist, mit + positiven Vorzeichen übertragen. Wenn eines der Vorzeichen Flip-Flops, FSB, FSA oder FSM zurückgestellt ist, dann wird der Wert immer als positiver verarbeitet, aber wenn sie gesetzt sind, dann wird der Wert negativ verarbeitet.

PR und BR sind zu diesem Zeitpunkt gelöscht.

- c) Im Schritt F= SCT₀ werden die Daten im BR nach links geschoben und die nun vom SD zum BR übertragene Ziffer als die niedrigste bezeichnet. Wenn die Kommataste nicht gedrückt wurde, dann wird im PR nicht nach links verschoben und FN wird mit F= Rückstellung gesetzt.

4.1-2

Registrierung der zweiten oder weiteren Stelle

Wenn FN gesetzt ist, erfolgt im Schritt SCT₀ keine Reaktion, nur F= wird im Schritt SCT₁ gesetzt. Zum Zeitpunkt F= werden die Daten vom BR nach links geschoben und die Ziffer kann in die niedrigste Stelle von BR eingegeben werden.

4.1-3

Wenn die Kommataste bei der ersten Registrierung gedrückt wird.

Wenn FN und FK nicht gesetzt sind, wird der Übertrag BR→LA, SB→SA, 0→SB, 0→PR und 0→BR im Schritte U-SCT₀ und USCT₁ durchgeführt. Im Schritt F = SCT₀ und SCT₁ wird FP und FN gesetzt, wenn das Komma gedrückt wurde.

Sobald FP nach der Registrierung gesetzt ist, wird mit jeder neuen Zifferneingabe die Linksverschiebung im PR (PR+1) wiederholt.

4.1-4 Wenn die Kommataste nach einer Ziffer gedrückt wird.

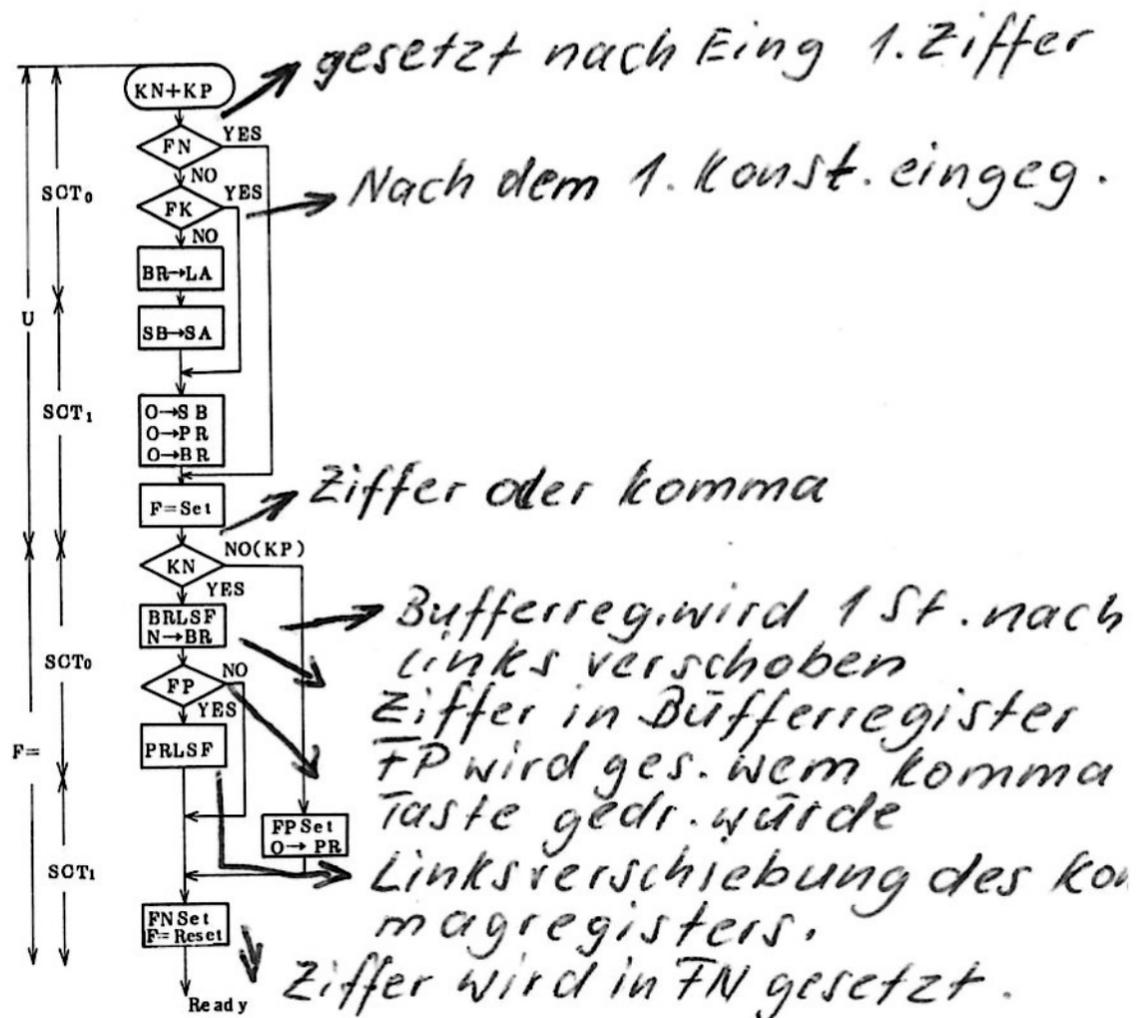
Wenn FN bereits gesetzt ist, wird FP im Schritt F = SCT1 mit dem Drücken des Kommas gesetzt, dann findet jedesmal, wenn eine neue Ziffer eingegeben wird, eine Verschiebung nach links im PR statt.

Wenn die Kommataste innerhalb einer Registrierung ein zweites Mal gedrückt wird, ist PR durch den Übertrag von 0 → PR im Schritt F = SCT0 gelöscht. Dadurch kann das Komma innerhalb einer Registrierung korrigiert werden.

4.1-5 Registrierung bei einer Konstanten-Rechnung

Bei der ersten Rechnung ist der Ablauf der gleiche wie bei einer normalen Registrierung, bei der der Übertrag BR → LA + SB → SA erfolgt. Aber bei der zweiten oder weiteren Rechnung wird dieser Schritt bei der Registrierung der ersten Stelle ausgelassen, es erfolgt nur die Löschung von SB, BR und PR. Die weitere Stellenregistrierung ist die gleiche wie beim normalen Rechnen.

4.1-1 Registration of First Digit



4.1-6 Abstreichtaste

Die  Taste arbeitet nur wenn FN gesetzt ist, oder bei der Registrierung und hat eine unterschiedliche Funktion im Schritt U-SCT₀ oder U-SCT₁.

Im Schritt U-SCT₀ werden beim Überlauf die Daten im BR nach rechts geschoben und FOF zurückgestellt.

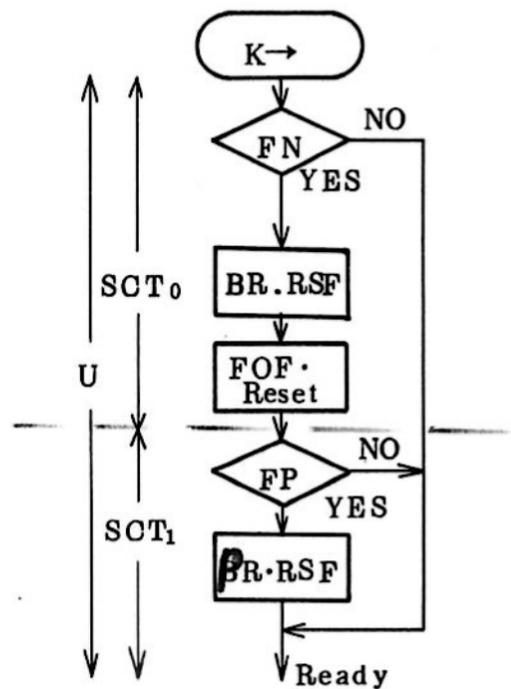
Wenn FP gesetzt ist, wird PR im Schritt U-SCT₁ um eine Stelle nach rechts geschoben (PR-1).

4.1-7 RV-Taste 

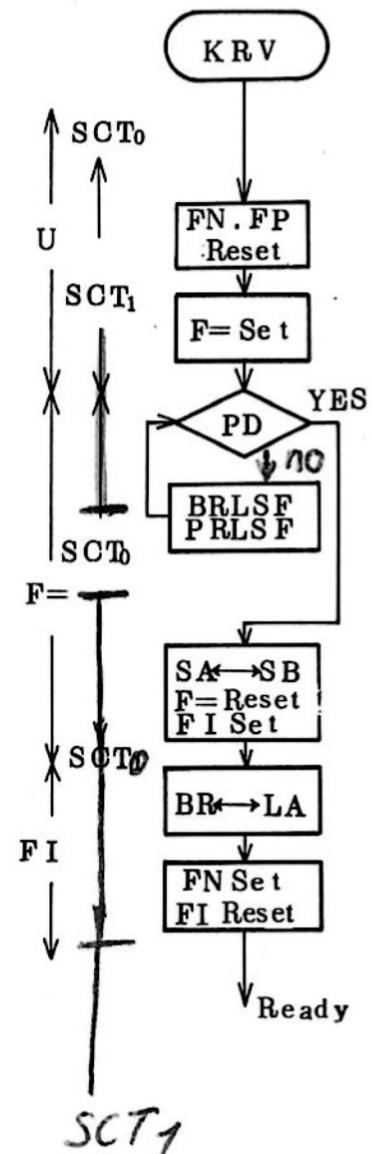
Die RV-Taste wird zum Auswechseln der Daten zwischen dem BR und dem AR verwendet.

- a) Im Schritt U-SCT₁ sind zurückgestellt FN und FP.
- b) Im Schritt F= SCT₀ wird die Einstellung des Kommas im BR und dann der Vorzeichenaustausch zwischen SA ↔ und SB vorgenommen.
- c) Im Schritt FI findet ein Austausch von BR ↔ LA statt und FN wird mit dem Zurückstellen von FI gesetzt. Das heißt zurückkehren in die Registrierposition. Wird nach RV eine Funktionstaste gedrückt, beginnt sofort die Rechenoperation.

4.1-6  key (Shift key)



4.1-7  key (Reverse key)



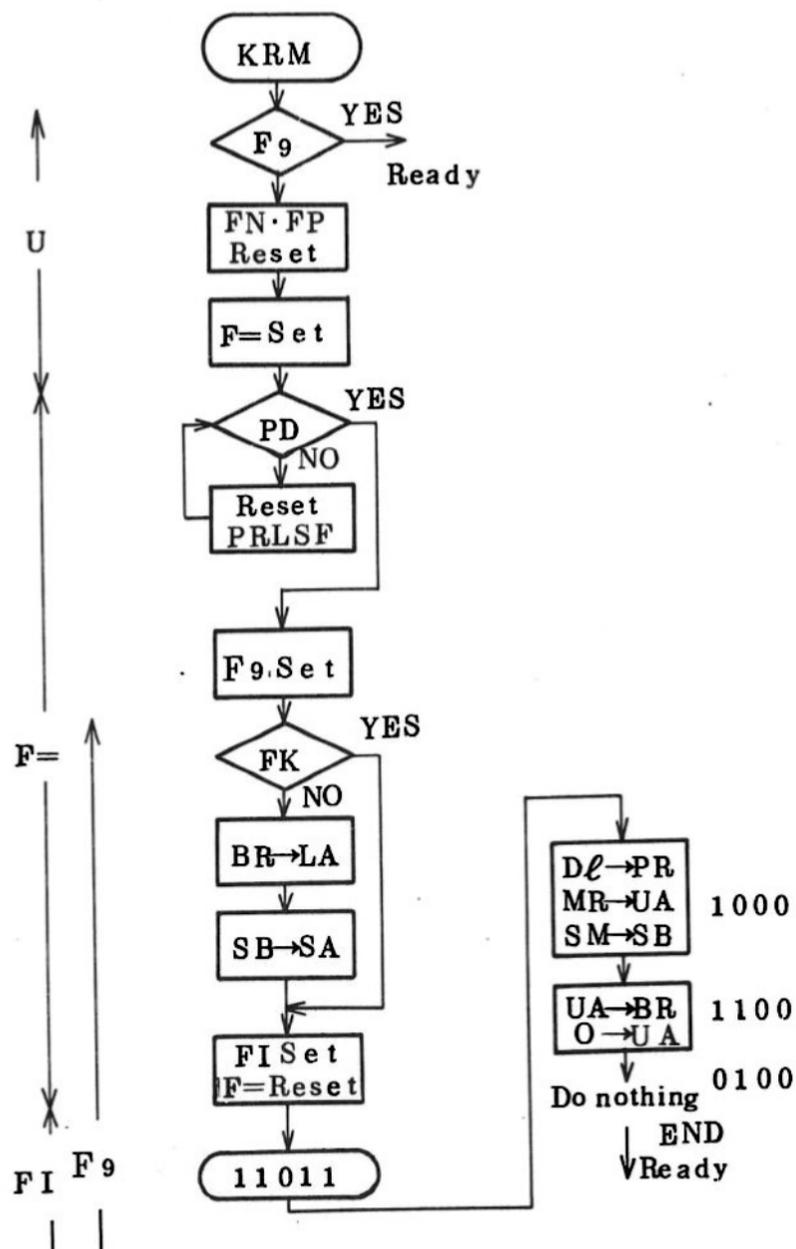
4.1-8 RM-Taste 

- Beim Drücken der RM-Taste wird FN und FP im Schritt U-SCTo zurückgestellt.
- Beim Drücken der RM-Taste nach einem bereits registrierten Wert wird das Komma entsprechend im BR eingestellt.
F9 wird gesetzt, und FK ist gewählt.
- Ist FK = "0", wird der Übertrag von Daten mit Vorzeichen vom BR→LA und SB→SA durchgeführt, ist FK aber "1", erfolgt keine Übertragung.
- Bei gleichzeitigem Zurückstellen von F= wird Fi gesetzt und die Rückrufoperation durchgeführt (EI - 11011).

FC-1000 Übertrag des Vorzeichens von FSM→FSB
Daten-Übertragung von MR→AR
Kommaeinstellung entsprechend $D\ell \rightarrow PR$

FC-1100 Übertrag von UA→BR (Werte vom Speicher kommen ins BR).
Löschen von AR (UA).

FC-0100 Im Schritt SCT1 wird von EI-11011 das End-Signal gesendet, das FI zurückstellt.

4.1-8  key (Recall Memory key)

4.1-9 X und : Taste

- a) Wenn FN nach einer Registrierung gesetzt ist, dann wird FP nach dem Drücken der X o. : Taste gesetzt.

Wenn FN zurückgestellt ist und F4 ist gesetzt, dann werden FN und FP durch das Drücken der X oder : Taste gesetzt. Ist keine Eingabe registriert und die X oder : Taste wird trotzdem gedrückt, dann wird F4 und F5 zurückgestellt und es wird keine Operation durchgeführt.

Werden beide Tasten (X und :) gedrückt, wird die Funktion der zuletzt gedrückten ausgeführt.

Wird die Taste X oder : gedrückt nach der RM Taste, welche F9 setzt, dann wird nach dem Zurückstellen von F9 und Setzen von F=, FN und FP gesetzt.

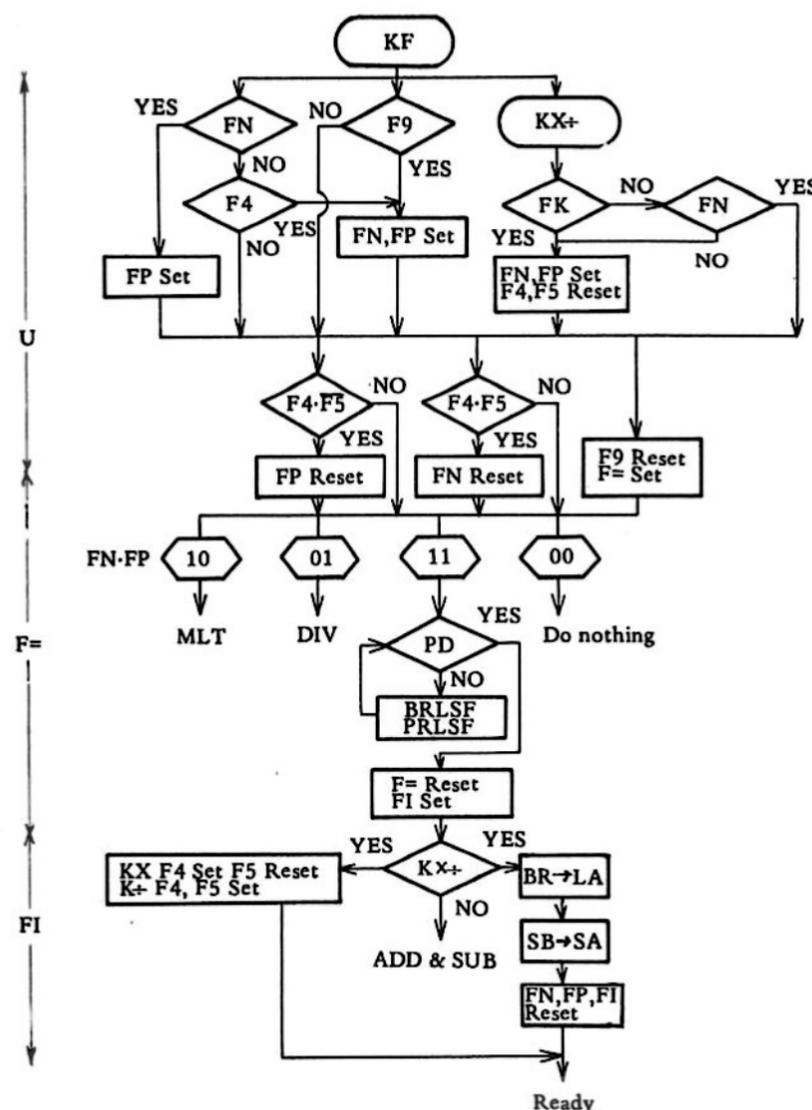
- b) Sind FN und FP gesetzt, dann wird im Schritt F= SCT1 das Komma im PR entsprechend Dl eingestellt, durch Verschiebung nach links von PR und BR, nachdem FDD gesetzt ist.

Bei der Registrierung von Multiplikand oder Dividend muß der Nachkommasteller gleich oder kleiner sein, als die Einstellung des Dl ($PR \leq Dl$), da sonst Überlauf angezeigt wird.

- c) Bei FI ist die Übertragung des Inhalts mit Vorzeichen vom BR→AR (LA) und SB→SA ausgeführt. Wird die X Taste gedrückt, wird F4 gesetzt und F5 zurückgestellt. Wird aber die : Taste gedrückt, dann werden F4 und F5 gesetzt.

Bei der Multiplikation und Division wird das Komma beim Multiplikanden, beim Dividend und Divisor in konstanter Division, immer entsprechend eingestellt. Ist der Konstantenschalter ausgeschaltet, dann gilt für den Multiplikator und Divisor das Fließkomma-System.

4.1-9 ☒ & ☐ keys



4.2-1 Addition und Subtraktion

- a) Wird nach der Eingabe von Ziffern die Taste = gedrückt (FN = "1"), dann wird FP im Schritt U-SCTo gesetzt. Wurde aber vorher die RM-Taste gedrückt, d. h. F9 = "1", dann wird FN und FP im Schritt U-SCTo gesetzt. F9 wird im Schritt U-SCT1 zurückgestellt und F= gesetzt.

Wenn nach einer Eingabe die = Taste gedrückt wird, dann ist der Umtausch von SB ausgeführt, wenn F9 zurückgestellt und F= im Schritt U-SCT1 gesetzt ist.

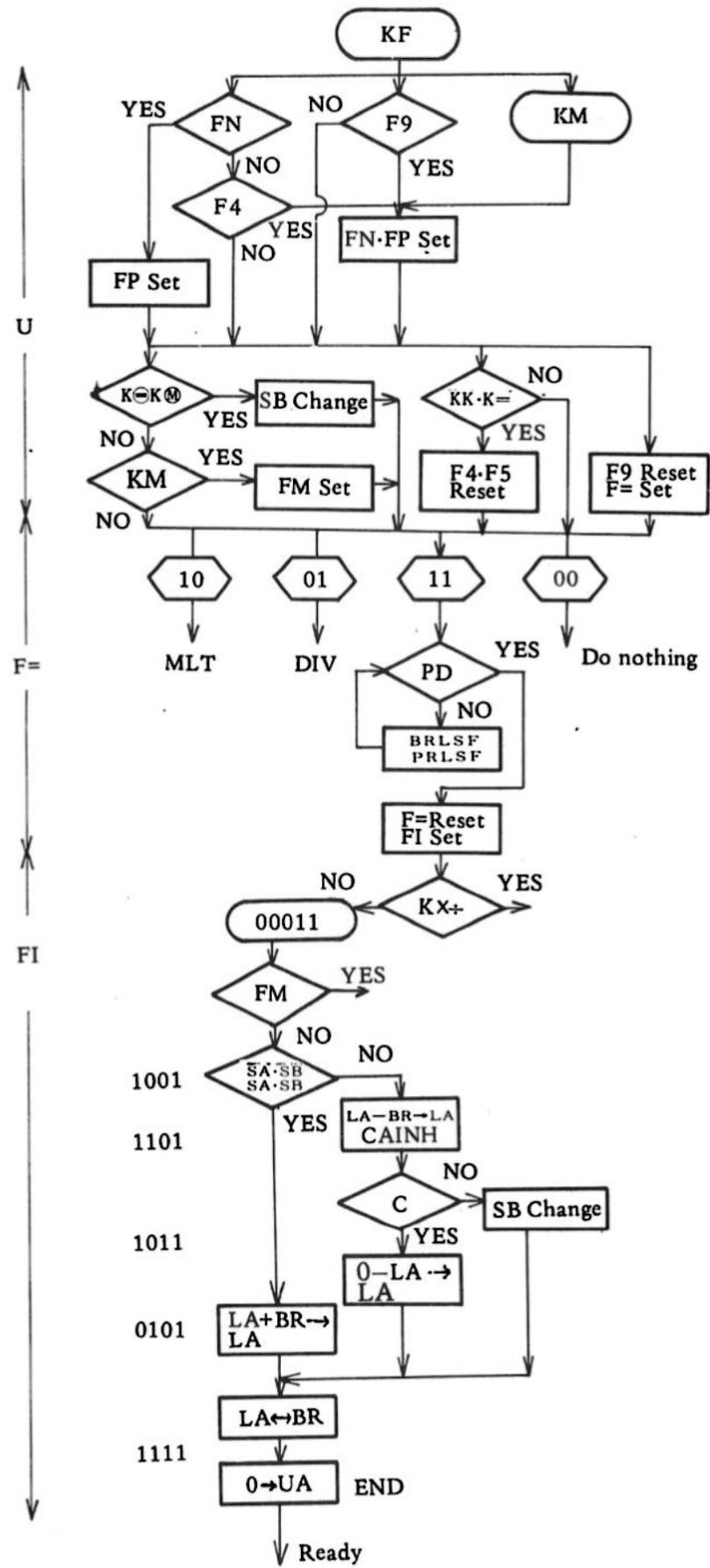
- b) Wenn FN und FP = "1" sind, dann geschieht die Komma-Koordination durch Linksverschiebung von BR solange bis $D/ = PR$ bei F=.SCTo ist. Bei F= SCT1 wird dann F= zurückgestellt und F1 gesetzt.

Wird die Taste = nach der RM-Taste gedrückt und FN und FP bei U-SCTo gesetzt, dann erfolgt der Austausch von SB, wenn F9 zurückgestellt und F= bei U-SCT1 gesetzt ist.

- c) Im F1-Schritt wird dann entschieden, ob die X Taste oder die : Taste oder keine von beiden gedrückt wurde. Im letzteren Fall ist EI = 00011. Es erfolgt dann der Additions- oder Subtraktions-Ablauf.
- d) Ist FC = 1001, wird die Vorzeichenunterscheidung von AR und BR durchgeführt. Ist SA = SB, dann wird $LA + BR \rightarrow LA$ addiert, aber wenn $SA \neq SB$ ist, dann ist FSA gesetzt und FSB zurückgestellt oder umgekehrt und $LA - BR \rightarrow LA$ wird subtrahiert.
- e) Bei FC-0101 wurde in SCTo $LA + BR$ addiert, während bei FC - 1101 in SCTo $LA - BR$ subtrahiert wird. Wenn bei dieser Subtraktion von $LA - BR$ kein carry gesendet wird, dann heißt das, daß es ein echter Wert ist und der Vorzeichenwechsel von SB übernommen wird. Wird aber ein carry gesendet, dann ist das Complement, welches in einen echten Wert umgewandelt wird ohne das Vorzeichen von SB zu wechseln.
- f) Bei FC-1111 ist das Ergebnis einer Addition oder Subtraktion noch im LA-Register. Zu diesem Zeitpunkt wird das UA gelöscht mit dem End-Signal welches FN zurückstellt, FP FI und F= kommt in Ausgangsposition.

4.2 Procedures in Calculations

4.2-1 Addition & Subtraction



4.2-3 Multiplikation

Bei der Multiplikation ist der Multiplikand im BR und der Multiplikator im UA Register.

UA.MSD-1 wird verarbeitet und $LA+BR \rightarrow LA$ wird durchgeführt, wenn kein Carry bei MSD-1 gesendet wird.

Wird ein Carry gesendet, dann heißt das, es wurde im UA einmal zuviel subtrahiert, daher kommt dann die Korrektur durch UA.MSD+1.

- a) Wird nach der Eingabe des Multiplikators die = oder \ominus Taste gedrückt, wird bei U-SCT0 FP gesetzt. Wenn aber gleich nach der X Taste die = o. \ominus Taste gedrückt wird, dann ist FN und FP gesetzt. Bei U.SCT1 wird FP zurückgestellt, weil F4 gesetzt und F5 durch das Drücken der X Taste zurückgestellt war.

Bei konstanter Multiplikation wird F4 und F5 nach dem Drücken der = Taste nicht zurückgestellt.

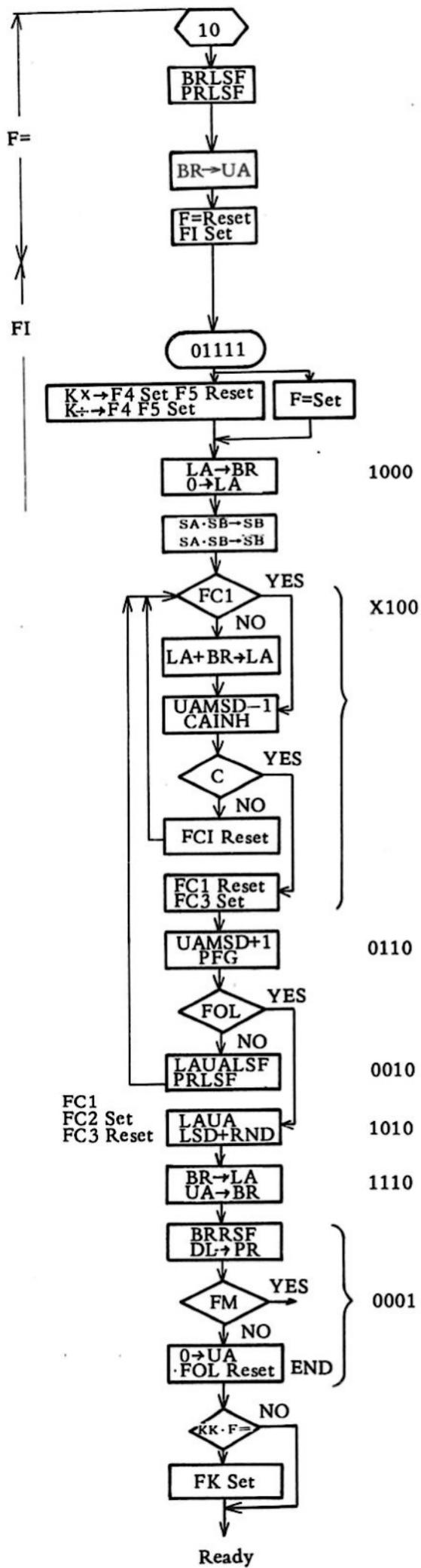
- b) Bei F=.SCT1 wird der Inhalt von BR und PR nach links geschoben und bei SCT1 der Inhalt von BR zum UA Register übertragen, während F= zurückgestellt und F1 gesetzt wird.

- c) In der FI Phase wird das EI Signal 01111, um eine Multiplikation durchzuführen. F4 ist gesetzt und F5 zurückgestellt, wenn bei einer Kettenrechnung mit der X Taste ausgelöst wurde. Wird mit der Divisions-Taste ausgelöst, sind beide F4 und F5 gesetzt.
- Gleichzeitig ist F= gesetzt, um zu bestimmen, ob FK gesetzt wird oder nicht, bei konstanter Multiplikation. Ist $KK.F = "1"$, dann wird FK durch $KK.F =$ und dem End-Signal gesetzt. Wenn $KK.F = "0"$ ist, wird FK nicht gesetzt und die Operation wird zur Ausgangsstellung gebracht.
- d) Bei SCTo von FC-1000 wird der Multiplikand vom LA zum BR übertragen und LA gleichzeitig gelöscht.
- Bei SCT1 von FC-1000 wird der Vorzeichenausgleich wie in folgender Tabelle gezeigt, vorgenommen.
- Im Beispiel (1) u. (2) ist das Vorzeichen des Ergebnisses gleich dem des Multiplikanden, daher erfolgt keine Umwandlung. Bei (3) u. (4) ist das Vorzeichen jedesmal anders, daher wird am Schluß von SCT1, wenn FC 1100 wird, das Vorzeichen umgewandelt.
- e) Ist bei FC-1100 $FC1 = "1"$, wird UA.MSD-1 durchgeführt. Wird kein carry gesendet, dann wird FC1 zurückgestellt und geht zurück zu FC-0100.SCTo.
- f) Wenn FC1 zurückgestellt war, dann wird bei SCTo $LA+BR \rightarrow LA$ durchgeführt, um ein Teilprodukt im LA zu bilden. Diese Rechenoperation wird solange wiederholt, bis ein carry während UA.MSD-1 gesendet wird. Das heißt, daß das UA.MSD-1 einmal zuviel erfolgte. Der Ablauf ist bei FC-0110 durch das Zurückstellen von FC1 und das Setzen von FC3 beendet.
- g) Bei FC-0110 wurde UA-MSD+1 korrigiert, wenn FOL (Sprungbedingung von der $X100 \rightarrow 0110 \rightarrow 0010$ Schleife) abgefragt ist.

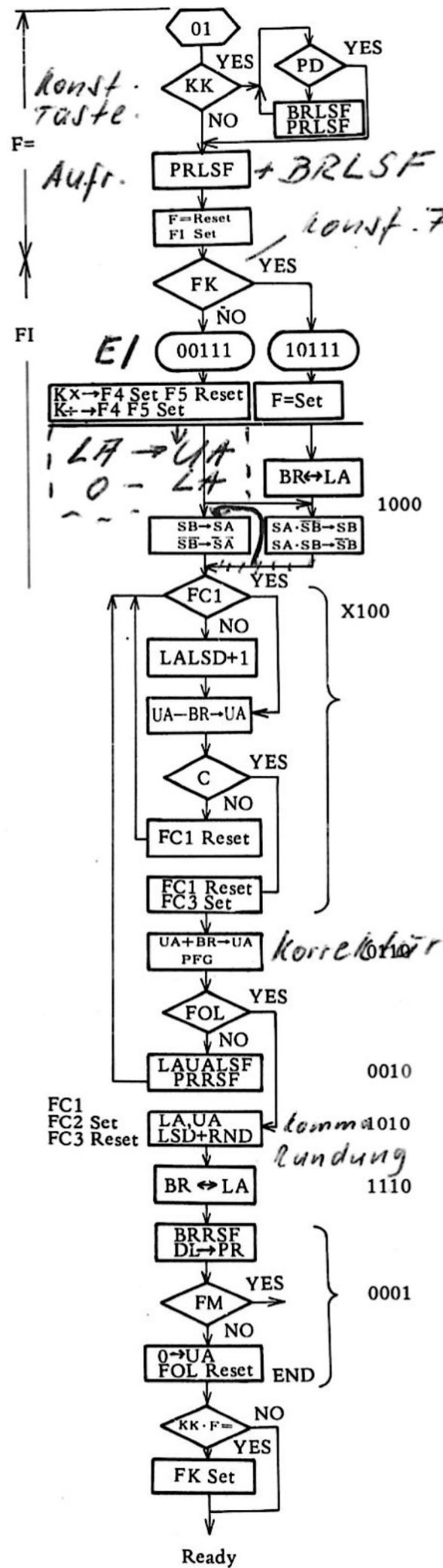
Equation	Multiplicand(SA)	Multiplier(SB)	Result(SB)
(1) + x + = +	0	0	0
(2) + x - = -	0	1	1
(3) - x + = -	1	0	1
(4) - x - = +	1	1	0

- h) Ist FOL = "0", erreicht es 0010, um UA.LA und PR um eine Stelle zu verschieben, damit der nächste Teilwert gerechnet werden kann, dann geht es zurück zu FC-X100.SCTo.
- i) FOL unterscheidet, ob die Rechnung beendet ist oder nicht. FOL ist das Ausgangssignal vom FOL2-Verstärker, welcher "1" wird, wenn PR = "0" und FOL1 = "1" ist. FOL1 wird gesetzt, wenn PR = "0" ist und FOL2 wird gesetzt, nachdem FOL1 gesetzt ist und PR wieder "0" wird.
- k) Bei FC-1100 wird UA.LSD+5 ausgeführt, wenn der Rundungsschalter auf 5/4 steht. Diese Aufrundung + 5 wird durch das Addieren vom TPo2 Signal zum UA erreicht. Steht der Rundungsschalter auf $\overline{\downarrow}$, dann wird die LSD vom UA abgeschnitten.
- l) Bei FC-1110 wird der Multiplikand vom BR zum LA und das Product vom UA zum BR übertragen. Bei FC-0001 wird um eine Stelle nach rechts geschoben, damit die wegen der Aufrundung mehr errechnete Stelle wieder wegfällt. Gleichzeitig wird das Komma eingestellt durch Verschieben bis PR = D/ ist. Wenn FM gesetzt ist und wenn die Multiplikation durch Drücken der Taste = oder \oplus durchgeführt wurde, dann wird der Inhalt vom BR zum Speicher addiert oder vom Speicher subtrahiert. Wenn FM nicht gesetzt ist, wird FOL nach dem Löschen von UA zurückgestellt. Zum Schluß wird FN, FP, FI und F= durch das End-Signal zurückgestellt und FK bleibt nur dann gesetzt, wenn der Konstantschalter eingeschaltet ist.

4.2-3 Multiplication



4.2-4 Division



4.2-4 Division

Der Dividend ist im UA-Register, der Divisor im BR und der Quotient im LA-Register.

- a) Wird die = Taste nach der Registrierung des Divisors gedrückt, dann wird bei U.SCT0, FP gesetzt. Wurde vorher die RM Taste gedrückt, wird FP und FN gesetzt. Wurde zur Division die (=) Taste gedrückt, dann wird FSB umgekehrt. Bei normaler Division wird F4 und F5 bei U.SCT1 zurückgestellt, aber nicht bei konstanter Division.

- b) Bei konstanter Division wird das Komma vom Divisor bei F= SCT1 eingestellt. Bei normaler Division entfällt dieser Schritt, da dann Fließkomma gilt.

Im Schritt F=.SCT1 wird PR um eine Stelle nach links geschoben, damit wegen der Aufrundung eine Stelle mehr gerechnet werden kann. Bei konstanter Division wird FK nicht für die erste Divisions-Rechnung gesetzt. Diese wird wie eine normale Division durchgeführt. FK wird erst mit dem Ende der ersten Division gesetzt.

Die Vorzeichenspeicherung des Divisors $SB \rightarrow SA$ oder $\overline{SB} \rightarrow \overline{SA}$, oder des Quotienten $SA.\overline{SB} \rightarrow SB$ oder $SA.SB \rightarrow \overline{SB}$ wird auf die gleiche Weise durchgeführt wie bei der Multiplikation.

- c) Bei FC-1100 wird die Operation UA-BR ausgeführt, wenn kein carry gesendet wird. Der Divisor wird dann vom Dividenden subtrahiert und LA.LSD+1 bei FC-0100 ausgeführt. Das bedeutet, daß der erste Teil des Quotienten, nämlich die Ziffer 1 im LA Register addiert wurde.

Wird ein carry gesendet, dann wird der Divisor nicht mehr vom Dividenden subtrahiert und die Korrektur (UA+BR) wird in FC-0110 ausgeführt.

Bei FC-0010 wird LA und UA um eine Stelle nach links verschoben und PR nach rechts (PR-1).

Diese Operation wird so oft wiederholt, bis FOL "1" wird.

- d) Wenn während des Verschiebens nach rechts PR "0" wird, wird FOL1 gesetzt und wenn PR wieder "0" erreicht, dann wird FOL2 gesetzt. Die Bedingung, wenn beide FOL1 und FOL2 gesetzt sind, nennt man FOL (Springbedingung des Wiederholungsablaufs) von $FX \ 100 \rightarrow 0110 \rightarrow 0010$. Wenn FOL "1" wird, wird zu FC-1010 weitergeschaltet und wenn der Rundungsschalter auf 5/4 steht, wird LSD+5 von LA und UA durchgeführt.

Bei FC-1110 wird das errechnete Ergebnis von LA nach BR übertragen und umgekehrt.

- e) In FC-0001 wird der Wert, der wegen der Rundung zu weit links steht, um eine Stelle nach rechts verschoben und gleichzeitig das Komma eingestellt.

Ist FM gesetzt, das heißt, die Division wurde mit M oder (M) ausgelöst, dann wird der Quotient vom Speicher addiert oder subtrahiert. War FM nicht gesetzt, dann wird mit dem End-Signal UA gelöscht und FN, FP FI und F= zurückgestellt.

		FLOW CHART				
Item		SCT ₀	SCT ₁	SCT ₀	SCT ₁	FI
Example		U		F =		
1	5 5	FN=1, FP set	F9 reset F= set	11 BR LSF PR LSF if PR=DL, PD=1	F= reset FI set	00011 FM=0, LA+BR → LA LA ↔ BR SA·SB=1, 0 → UA
2	5 5	FN=1, FP set	⊕, SB change F9 reset F= set	same as (1)	same as (1)	00011 FM=0, SA·SB=0 LA-BR → LA, CA=1, 0-LA → LA, LA ↔ BR 0 → UA
3	RM 5	FN=0, FN, FP set	same as (1)	same as (1)	same as (1)	* positive value same as (1)
4	5 5 3 5	FN=1, FP set	⊕, SB change F9 reset F= set	same as (1)	same as (1)	00011 FM=0, SA·SB=0 LA-BR → LA, CA=0 SB change, LA ↔ BR 0 → UA

		FLOW CHART				
		U	F	FI		
Item	Example	SCT ₀	SCT ₁	SCT ₀	SCT ₁	
1	$\boxed{3} \times \boxed{3}$	FN=1, FP set	F ₉ reset F= set	$\langle 11 \rangle$ BR LSF PR LSF if PR=D1, PD=1	F= reset FI set	BR → LA, SB → SA, FN, FP, FI reset K × → F ₄ set, F ₅ reset
2	$\boxed{3} \div \boxed{3}$	FN=1, FP set	same as (1)	same as (1)	same as (1)	BR → LA, SB → SA, FN, FP, FI reset K ÷ → P ₄ , F ₅ set
3	$\boxed{3} \times \boxed{3} \div \boxed{3}$	FN=0, FN, FP set F ₄ , F ₅ reset	same as (1)	same as (1)	same as (1)	same as (2)
4	$\boxed{RM} \times \boxed{3}$	FN=0, F ₉ =1 FN, FP set F ₄ , F ₅ reset	same as (1)	same as (1)	same as (1)	same as (1)
5	$\boxed{3} \times \boxed{3} \times \boxed{3}$	FN=1, FP set	F ₄ =1, F ₅ =0 FP reset F ₉ reset, F= set	$\langle 10 \rangle$ BR LSF PR LSF	BR → UA F= reset FI set	$\langle 01111 \rangle$ To multiplication
6	$\boxed{3} \div \boxed{3} \div \boxed{3}$ K OFF	FN=1, FP set	F ₄ =1, F ₅ =1 FN reset F ₉ reset, F= set	$\langle 01 \rangle$	PR LSF F= reset FI set	$\langle 00111 \rangle$ To division
7	$\boxed{3} \div \boxed{3} \div \boxed{3}$ K ON	FN=1, FP set	F ₄ =1, F ₅ =1 FN reset F ₉ reset, F= set	$\langle 01 \rangle$ BR LSF PR LSF if PR=D1, PD=1	PR LSF F= reset FI set	$\langle 10111 \rangle$ To division

4.4 \times & \div Keys

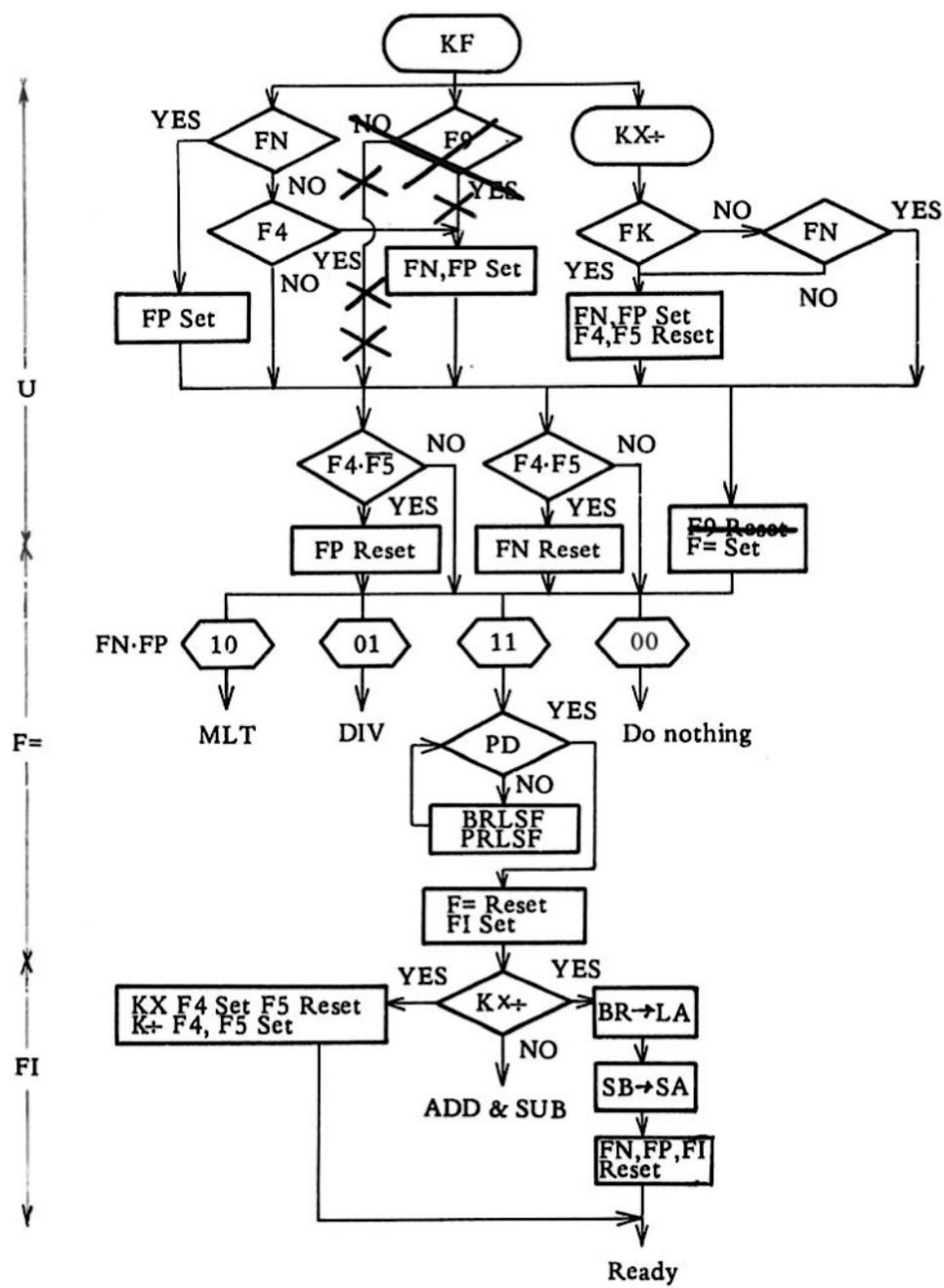


Fig. 4-4 \times & \div Keys Flow Chart

4.5 Addition & Subtraction

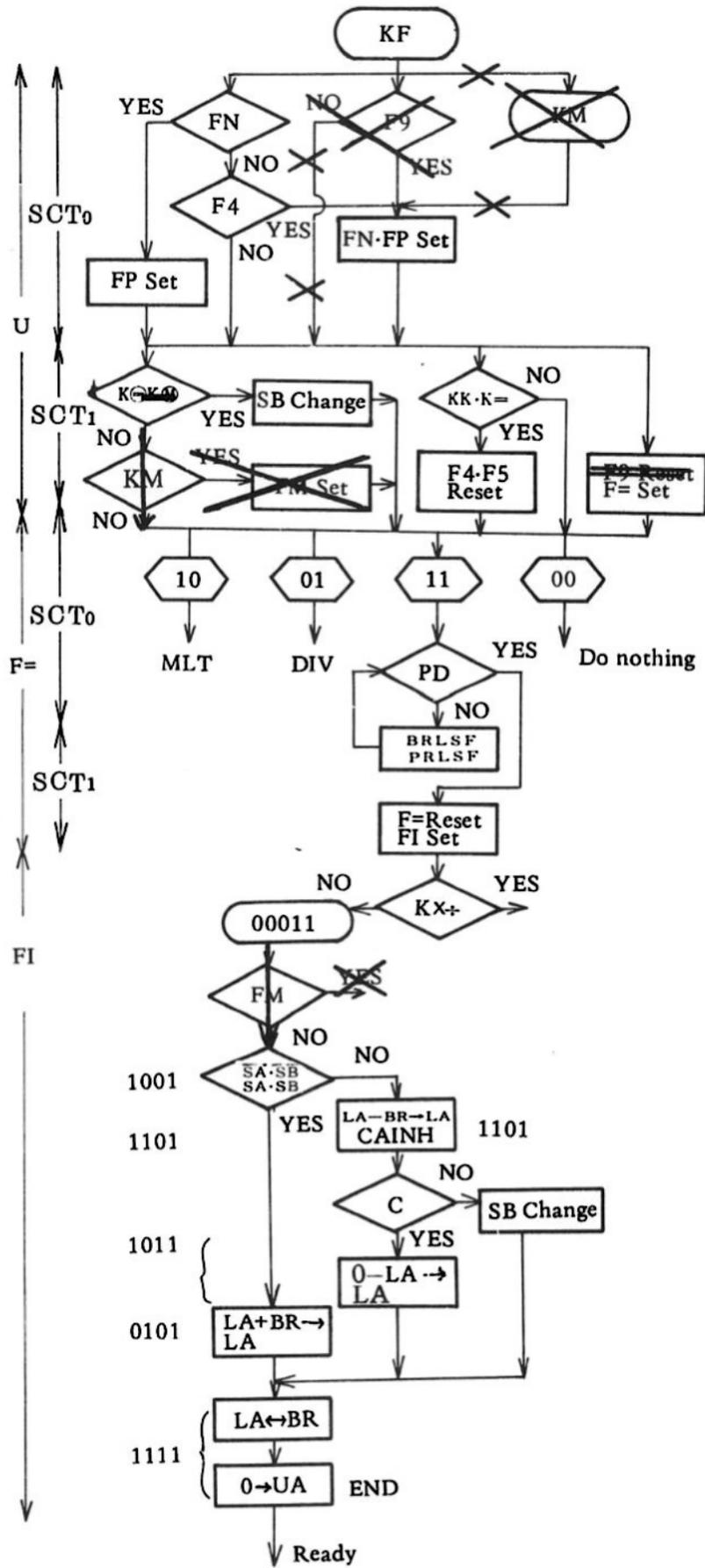


Fig. 4-5 Addition & Subtraction Flow Chart

4.6 Multiplication

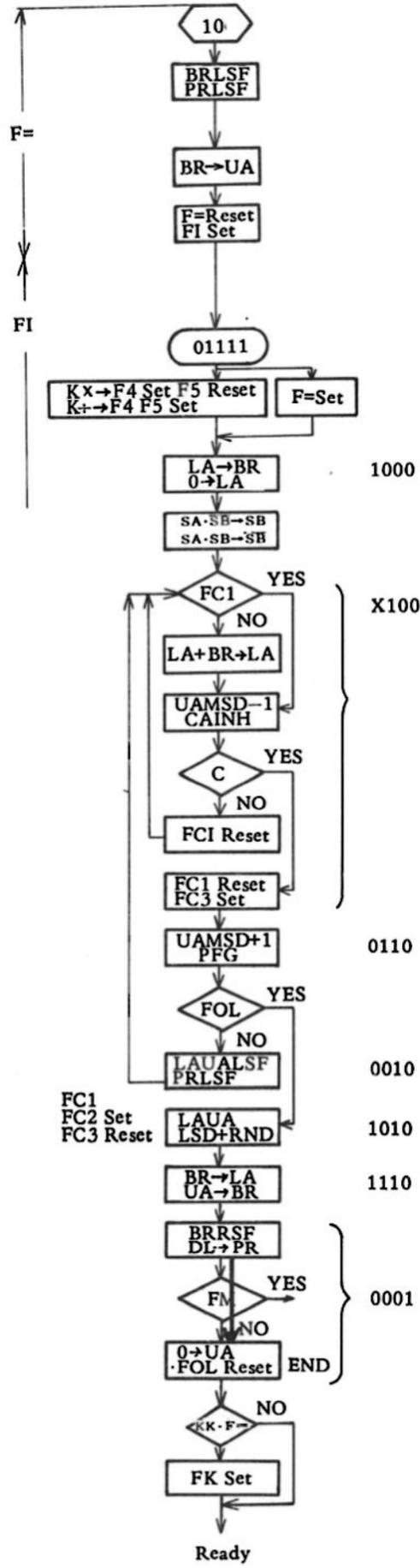


Fig. 4-6 Multiplication Flow Chart

4.7 Division

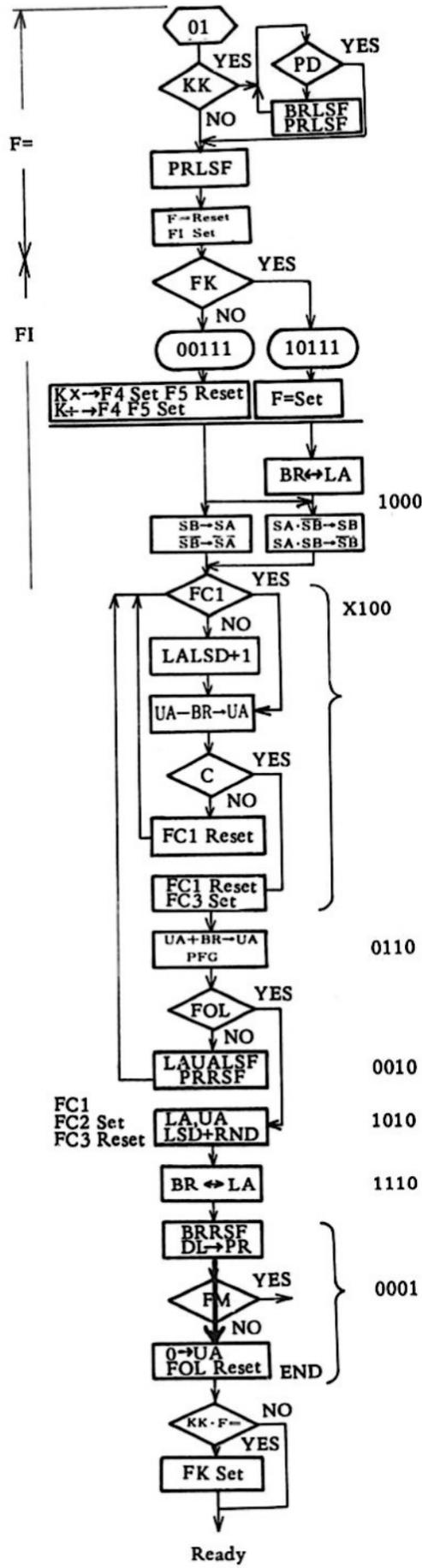


Fig. 4-7 Division Flow Chart

INHALTS-VERZEICHNIS

5.	Arbeitsablauf des Rechners	
5.1	Tasten Matrix	52
5.2	U-Impuls Generator (Start Signal)	53
5.3	\emptyset 1 und \emptyset 2 Generator	54
5.4	Automatisches Löschen	55
5.5	Kontrolle der Tastensperre	56
5.6	Anzeigen-Schaltung	57
5.6-1	Stellenauswahl	57
5.6-2	Ziffernenauswahl	58
5.7	PR (Komma-Register)	59
5.8	Befehls-Code	60
5.9	C, CI und CM Taste	61
5.10	Eingabe	62
5.11	■ Taste	63
5.12	RV Taste	64
5.13	RM Taste	65

5.1 Tasten Matrix

Drückt man eine Zifferntaste, dann wird die Dezimalzahl in eine Binary Zahl (8421) umgewandelt, und in KW1 - KW4 ausgedrückt. In Ruhestellung ist KW1 - KW4 = "0" (VDD), wird eine Ziffer gedrückt, dann ist der entsprechende KW = "1". Wird in Tabelle 5-1 gezeigt. Auch KF2 wird "1", wenn eine der Zifferntasten gedrückt wird. Alle Funktionstasten werden in KF1 - KF5 kodiert, wie in Tabelle 5-2 gezeigt.

KW → Data Chip

	KW1	KW2	KW3	KW4
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

Table 5-1 Numeral Key Signals
KW1~KW4

KF → Entry Chip

KF1	KF2	KF3	KF4	KF5	
1	0	0	0	0	K →
0	1	0	0	0	KN
1	1	0	0	0	KP
0	0	1	0	0	KRM
1	0	1	0	0	KCM
0	1	1	0	0	KCI
1	1	1	0	0	(KCM+KCI)

KF1	KF2	KF3	KF4	KF5	
0	0	0	1	0	K =
1	0	0	1	0	K ⊖
0	1	0	1	0	KM
1	1	0	1	0	K ⊗
0	0	1	1	0	K ×
1	0	1	1	0	K ÷
0	1	1	1	0	KC
1	1	1	1	0	(KC+KCM)
0	0	0	0	1	KRV

Table 5-2 KF1~KF5 Signals

5.2 U-Impuls-Generator (Start-Signal)

Das U-Signal wird innerhalb des Zeitimpulschips erzeugt, sobald das Start-Signal vom Eingabechip gesendet wird.

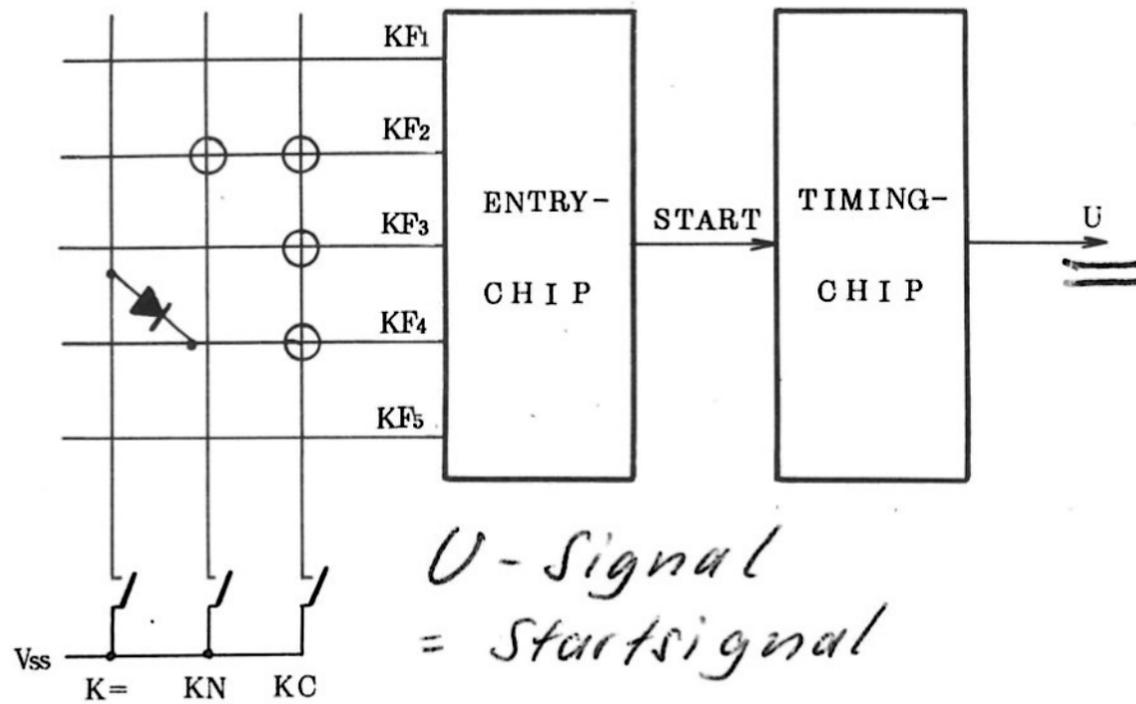


Fig. 5-1 U Signal Generating Block Diagram

Das Start-Signal ist immer "1", wenn keine der Tasten gedrückt wurde oder wenn die C Taste gedrückt wurde. Sobald irgendeine der Tasten, außer der C Taste, gedrückt wird, dann wird das Start-Signal "0". Das U-Signal wird erzeugt, wenn das Start-Signal = "0" ist.

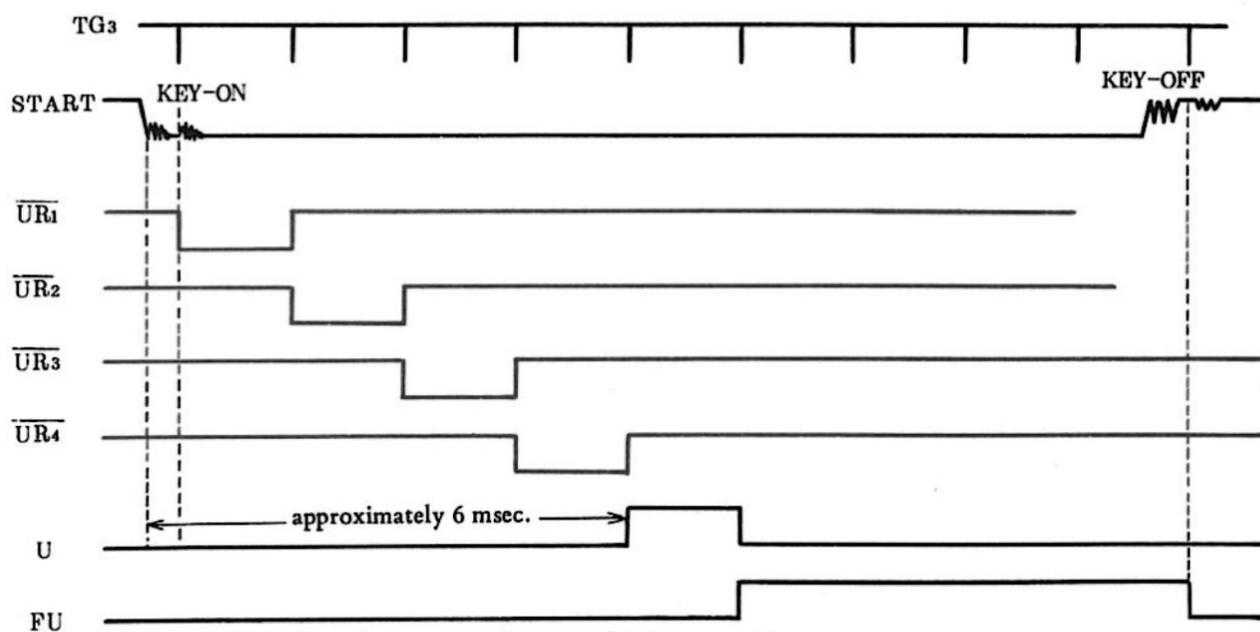
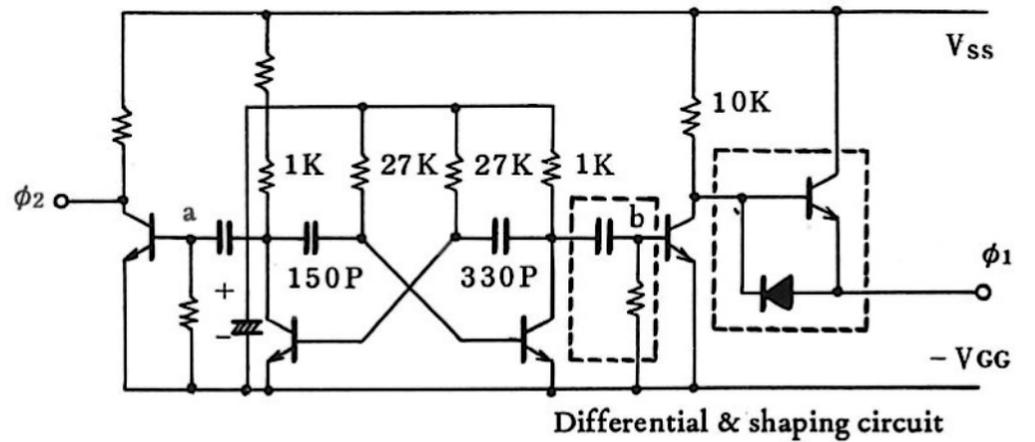
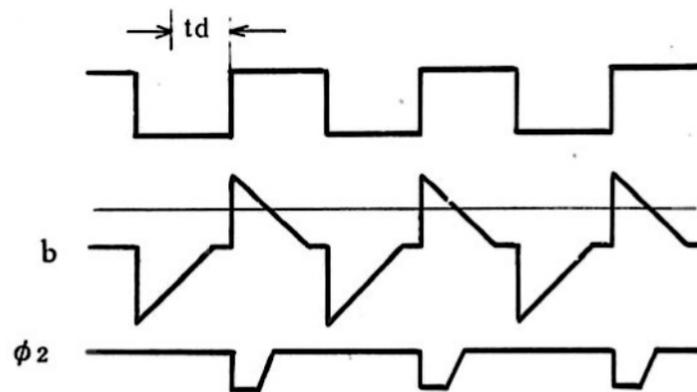


Fig. 5-2 U Signal Timing Chart

5.3 $\phi 1$ und $\phi 2$ GeneratorFig. 5-3 $\phi 1$ & $\phi 2$ Generator Circuit

Die Schiebeimpulse $\phi 1$ und $\phi 2$ werden durch einen Multivibrator erzeugt und durch eine Impulsform-Schaltung. Der Multivibrator arbeitet ungefähr mit einer Frequenz von 100 KHz. $\phi 1$ wird durch das Differential und eine besondere Schaltung geformt, um die Schaltgeschwindigkeit zu erhöhen. Die Anstiegszeit von $\phi 1$ ist geringfügig langsamer als die Abfallzeit. Zwischen der Anstiegszeit von $\phi 1$ und der Fallzeit von $\phi 2$ ist ein Zeitunterschied von 200 ns.

Fig. 5-4 $\phi 1$ & $\phi 2$ Waveform

5.4 Automatisches Löschen

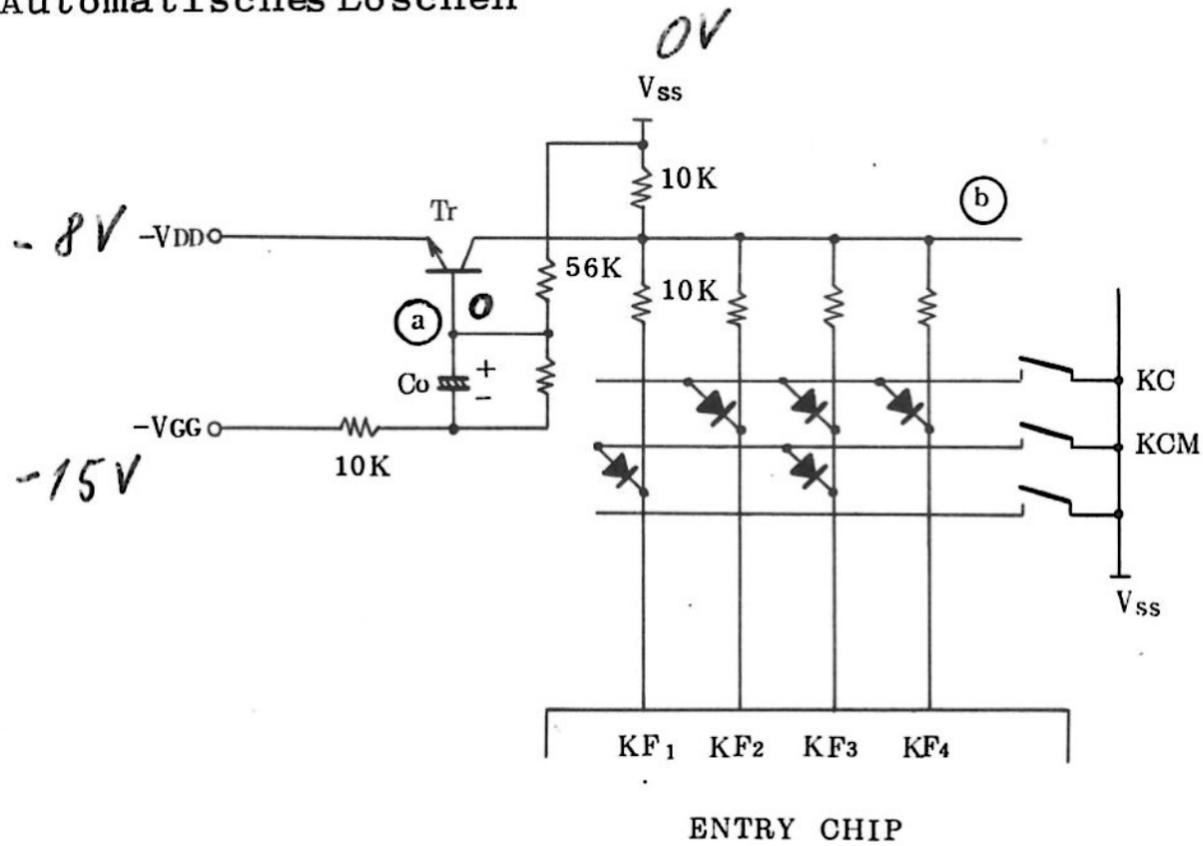


Fig. 5-5 Auto Clear Circuit

Dieser Rechner löscht automatisch durch das Einschalten die Anzeige und den Inhalt des Speichers.

Wird der Netzschalter eingeschaltet, wird Punkt (a) "0", unabhängig von dem Widerstand und dem Kondensator. Dadurch wird der Transistor ausgeschaltet und Punkt (b) wird gleich V_{ss} und $KF1 - KF4$ wird "1", genauso als wenn die Tasten C, CI und CM gleichzeitig gedrückt werden. Ist der Kondensator aufgeladen mit V_{ss} , dann wird Punkt a gleich "1" und der Transistor eingeschaltet. Punkt b wird "0" (V_{DD}) und somit ist die Ausgangsposition für die Tastatur erreicht.

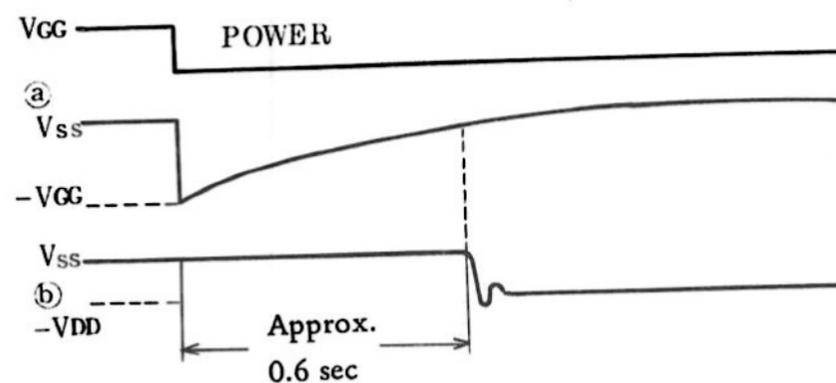


Fig. 5-6 Auto Clear Circuit Waveform

5.5 Elektronische Tastensperre

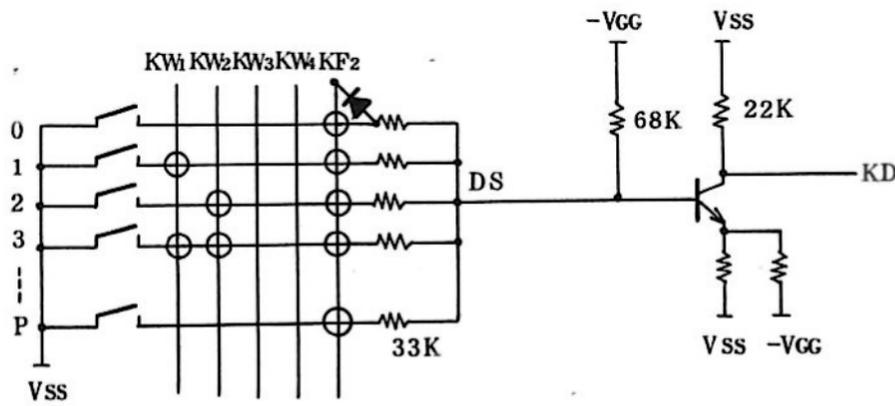


Fig. 5-7 Double Entry Detection Circuit

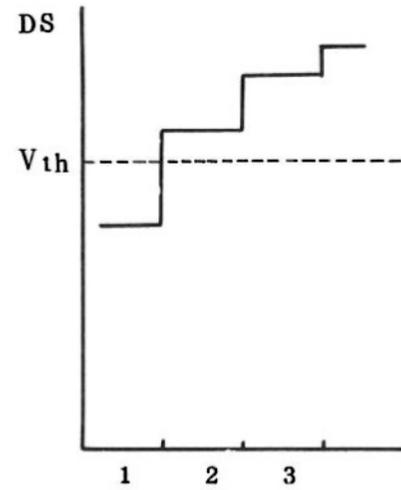


Fig. 5-8 DS Voltage

Wenn zwei oder mehrere Tasten gleichzeitig gedrückt werden, wird in dieser Schaltung das DS-Signal erzeugt, das die Überlauflampe aufleuchten läßt und eine weitere Eingabe oder Funktion des Rechners verhindert. Der Widerstand vermindert sich und die DS-Spannung steigt über die Schwellspannung des Transistors, wodurch dieser aufgesteuert wird und KD "0" wird. Dadurch wird FOF gesetzt und die Überlauf-funktion ausgeführt.

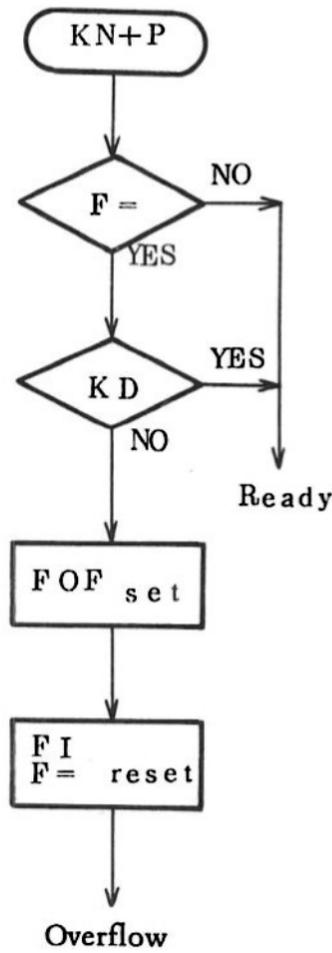


Fig. 5-9 Flow Chart of Double Entry Overflow

5.6 Anzeigeschaltung

5.6-1 Stellenauswahl

\overline{TD} kommen
aus Timing Chip

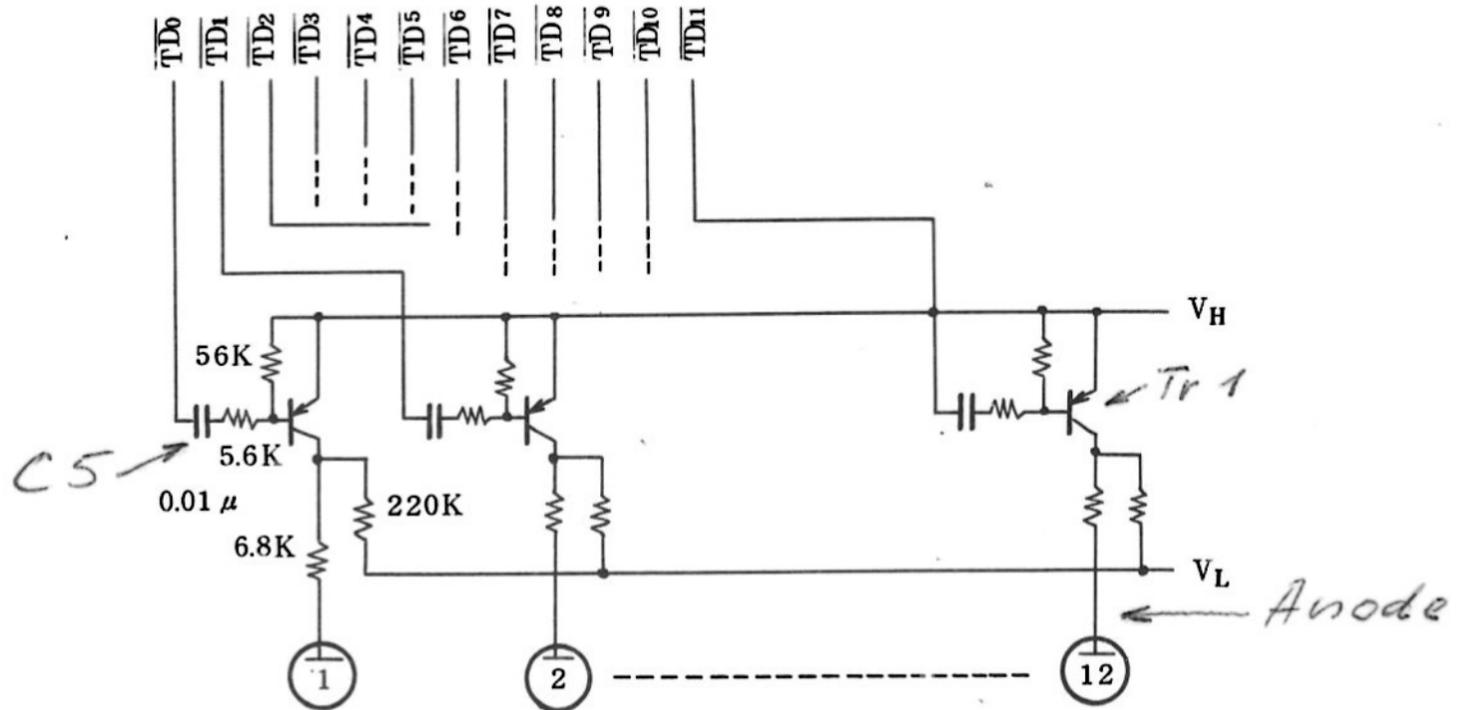


Fig. 5-10 Digit Selection Circuit

Die Ausgänge $\overline{TD0} - \overline{TD11}$ vom Zeitimpulschip wählen die Stelle in der Anzeige. Durch Einschalten des entsprechenden Transistors kommt V_H zur Anode der entsprechenden Röhre, wodurch diese aufleuchtet.

5.6-2 Zifferauswahl

Die Impulse $ID_0 - ID_9$ vom Anzeigen-Dekodierer im Datenchip werden zur entsprechenden Kathode der Anzeigeröhren geschaltet. In Verbindung mit dem TD-Impuls wird die Ziffer in der entsprechenden Röhre angezeigt.

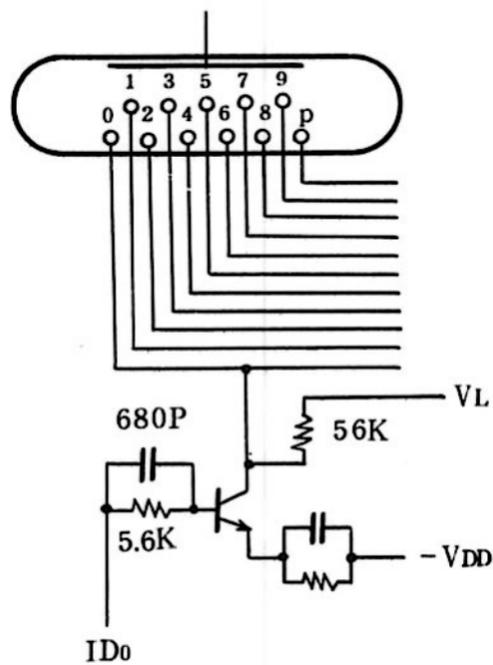


Fig. 5-11 Numeral Selection Circuit

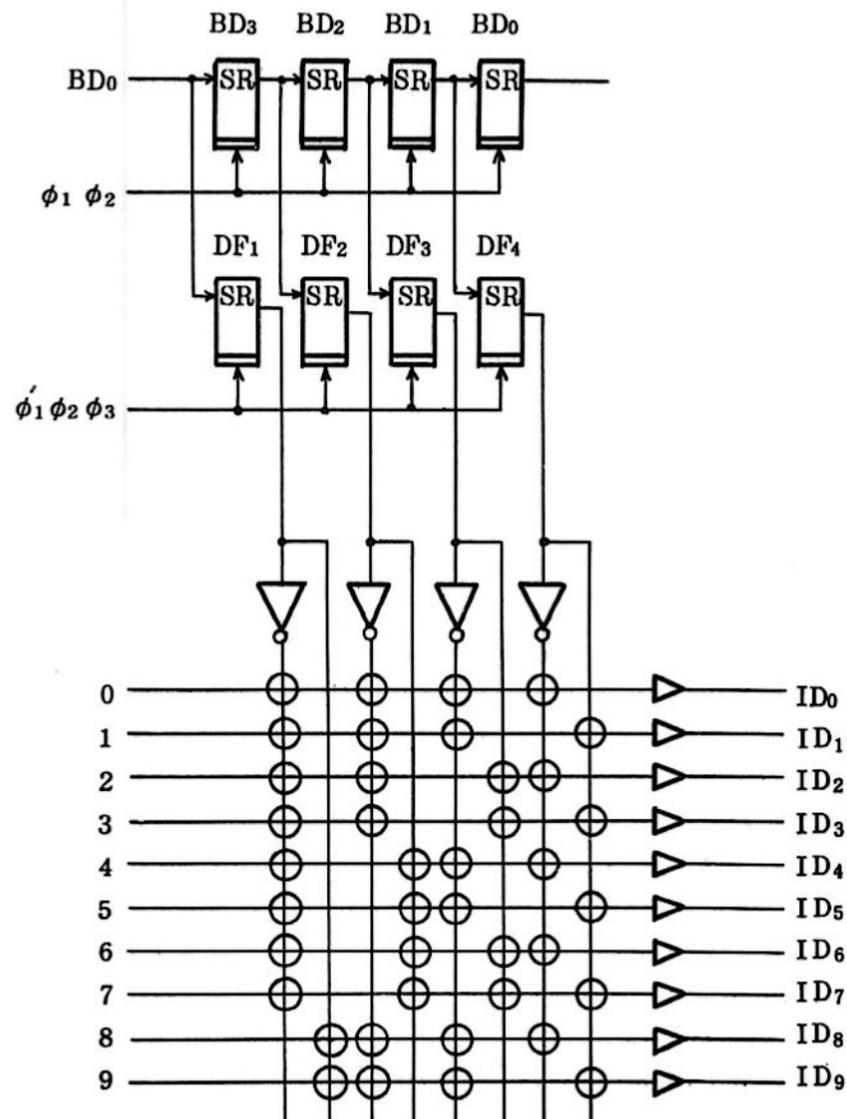


Fig. 5-12 Indication Decoder

5.7 PR (Kommaregister)

Wenn der Schiebeimpuls $TB3 \cdot \phi_1$ von einer Stelle anliegt, wird das PR-Register einmal verschoben.

Ist $TB3 \cdot \phi_1$ bei $TD_0 = "1"$, dann ist das PR-Register = "0".
Wenn $TB3 \cdot \phi_1$ zur Zeit von $TD_n = "1"$ ist, dann ist das PR = n ($n \leq 15$).

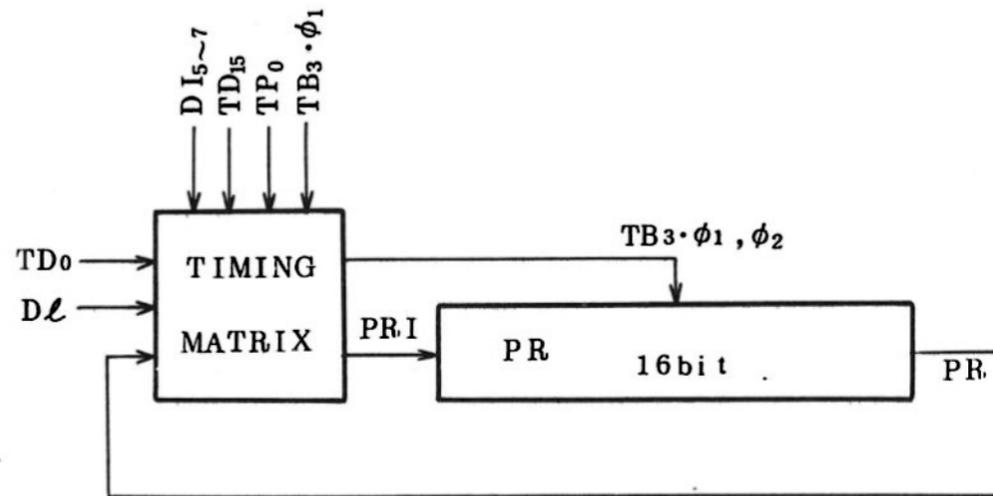


Fig. 5-13 PR Block Diagram

Kommt nur das Signal TD_0 zum PR-Gatter, dann wird PR gelöscht. Wenn ein Komma eingestellt ist, dann kommt das $D\ell$ Signal zum PR-Gatter und $PR = D\ell$.

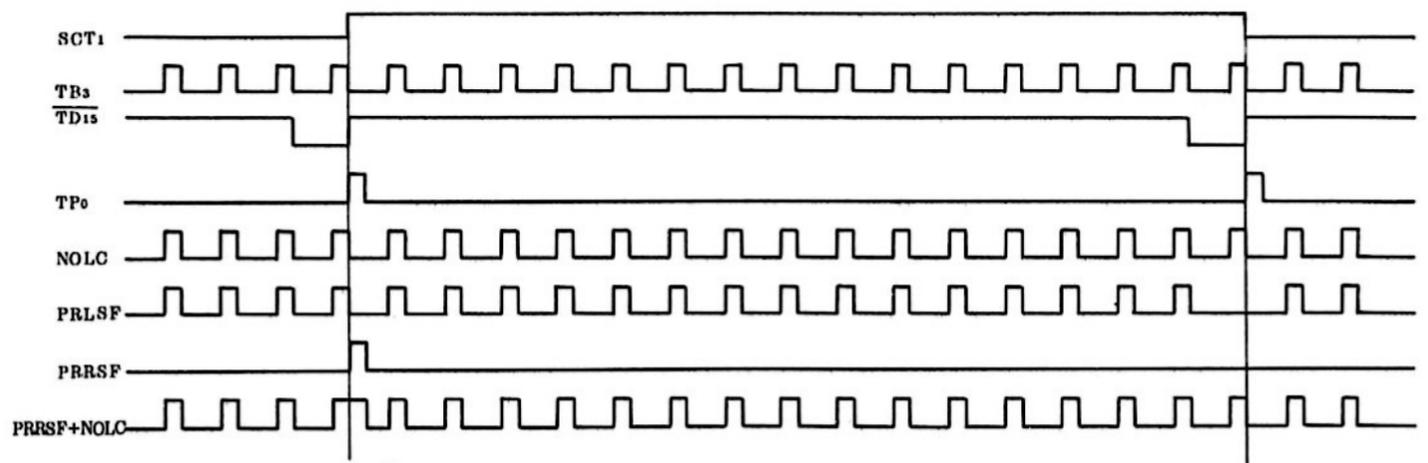


Fig. 5-14 Timing Chart of PR Shift Pulse

PR+1 (Linksverschiebung) und PR-1 (Rechtsverschiebung) wird ausgeführt durch eine Anzahl von Verschiebungen. Das heißt, wenn 15mal geschoben wird, dann ist das PR um eine Stelle nach links verschoben. Wird aber 17mal geschoben, dann ist das PR um eine Stelle nach rechts verschoben.

5.8 Befehls-Code

Jede Rechnung in diesem Modell wird durch das PLA-System durchgeführt. Die Impulse EI₁ ~ EI₅ vom Eingabechip und DI₁ ~ DI₇ vom Rechenchip werden erzeugt, zur Steuerung der Daten und Flip-Flops für einen Rechnungsablauf.

EI₁ ~ EI₅ werden durch die Signale KF₁ ~ KF₅ von der Tastatur in der Zeit von SCT₀ und SCT₁ mit den entsprechenden Stellungen der PLA Flip-Flops erzeugt. Die Flip-Flops vom Eingabechip arbeiten abhängig vom PLA-System beim Zeitimpuls TG₂, welcher am Ende eines jeden Wortes (SCT₀ und SCT₁) gesendet wird.

DI₁ ~ DI₇ werden durch die Impulse EI₁ ~ EI₅ vom Eingabechip erzeugt. Sie sind abhängig von den Zeitimpulsen SCT₀ und SCT₁ und von dem Zustand der Flip-Flops des Rechenchips.

DI₁ ~ DI₅ steuert die Gatter im Datenchip, in welchem die Daten im BR, AR und MR gesteuert werden.

DI₅ ~ DI₇ steuern das PR-Register (Kommaregister) im Zeitimpulschip. Der Zeitimpuls TG₃ wird am Ende von zwei Worten im Rechenchip gesendet, und die Flip-Flops im Rechenchip arbeiten abhängig vom PLA System. Das heißt: TG₃ wird immer am Ende von SCT₁ gesendet.

EI 1	2	3	4	5	CODE	INSTRUCTION
						DO NOTHING
1						0 → MR 0 → SM
	1					0 → BR, AR, PR, SB, SA
1	1					0 → BR, AR, PR, MR, SB, SM
		1				BR → AR
1	1					
	1	1				BRLSF N → BR
1	1	1				BRLSF N → BR PRLSF
			1			
1			1			SB Change
	1		1			FM Set
1	1		1			SB Change FM Set
		1	1			BR RSF
1		1	1			PR RSF
	1	1	1			
1	1	1	1			PR LSF
				1		0 → BR, PR, SB
1				1		0 → PR
	1			1		SB → SA 0 → SB, PR, BR
1	1			1		SB → SA
		1	1	1		
1	1	1	1	1		SB → SA
	1	1	1	1		SB → SA BR → AR
			1	1		ADD SUB
1			1	1		
	1		1	1		
1	1		1	1		RM
		1	1	1		DIV
1		1	1	1		DIV'
	1	1	1	1		MLT
1	1	1	1	1		

Table 5-3 EI code of Entry Chip

DI 1	2	3	4	5	6	7	CODE	INSTRUCTION
								DO NOTHING
1								0 → MR
	1			(1)(1)	(1)			0 → BR, AR (0 → PR)
1	1			(1)(1)	(1)			0 → BR, AR, MR (0 → PR)
		1						
1	1							AR + BR → AR (PFG)
	1	1						(AR - BR → AR) } CAINH
1	1	1						AR - BR → AR } SS
			1					BR → AR
1			1					BR → AR
	1		1					BR → AR 0 → BR
1	1		1	(1)(1)	(1)			0 → BR (0 → PR)
		1	1	(1)				0 → AR AR → MR (FOL Reset)
1		1	1					0 → AR AR → BR
	1	1	1					0 → AR (FOL Reset)
1	1	1	1					
				1	(1)(1)			PRLSF (PRRSF)
1				1	(1)(1)			BR RSF (PRRSF) (Dℓ → PR)
	1			1	(1)			BRLSF (PRLSF)
1	1			1	(1)			BRLSF N → BR (PRLSF)
		1		1				MR + BR → AR
1		1		1				
	1	1		1				MR → AR (Dℓ → PR)
1	1	1		1				ARLSF
			1	1				AR + 1 → AR
1			1	1				
	1		1	1				AR + x → AR (x)
		1	1	1				MR - BR → AR
1		1	1	1				AR - x → AR (CAINH) } SS
	1	1	1	1				0 → AR → AR
1	1	1	1	1				AR - x → AR (x)

DI 5	6	7	CODE	INSTRUCTION
				DO NOTHING
	1			FOL Reset
		1		PFG
	1	1		0 → PR FOL Reset
1				DO NOTHING
1	1			PRLSF
1		1		PRRSF
1	1	1		Dℓ → PR

CAINH: Carry inhibited
 SS: Sign Signal
 PFG: FOL sets when PR=0

Table 5-4 DI code of Data Chip

5.9 C, CI und CM Taste

C Taste löscht das BR, AR und PR und stellt alle Flip-Flop des PLA zurück.

CI Taste löscht das BR und stellt die Flip-Flops für die Eingabe und die Anzeige zurück.

CM Taste löscht das MR

	KC(KF-01110)		KCI(KF-01100)		KCM(KF-10100)	
	EI	DI	EI	DI	EI	DI
U	01000	0100011	-	-	10000	1000000
\overline{U}	01000	0100011	00001	1101011	-	-

Table 5-5 Output Signals of Clearing Keys

- (1) Wird die C Taste gedrückt, dann wird vom Eingabechip das Ausgangssignal EI-01000 gesendet, durch KF-01110, und alle Flip-Flop vom Eingabechip werden zurückgestellt. Als Antwort von EI-01000, wird vom Rechenchip das Signal DI-0100011 gesendet, während alle Flip-Flop im Rechenchip zurückgestellt sind. DI-0100011 blockiert die normalen Gatter von AR und BR im Datenchip. Auch PR im Zeitimpulschip wird gelöscht.
- (2) Wenn CI Taste gedrückt wird, sendet der Eingabechip das Signal EI-00001 durch KF-01100 und FP, FI, $\underline{F=}$, FOF und F9 werden in diesem Chip zurückgestellt; Wenn FN = "1" ist, was die Bedingung von X oder : anzeigt, wird mit CI auch F⁴ und F⁵ zurückgestellt (außer bei konstanter Rechnung). Das Ausgangssignal DI-1101011 vom Rechenchip, erzeugt durch EI-00001, wird dann gesendet und im Rechenchip wird nur FSB zurückgestellt. DI-1101011 blockiert die normalen Gatter von BR im Datenchip während BR gelöscht wird, auch PR im Zeitimpulschip wird gelöscht. CI funktioniert nur im Schritt U.SCT1.
- (3) Bei gedrückter CM Taste wird vom Ausgang des Eingabechips EI-10000, erzeugt durch KF-10100, gesendet bei U.SCT1 und F9 wird zurückgestellt. Dadurch wird vom Rechenchip das Signal DI-10000 gesendet und FSM zurückgestellt. DI-10000 blockiert die normalen Gatter vom MR im Datenchip und MR wird gelöscht.

5.10 Eingabe Ablauf

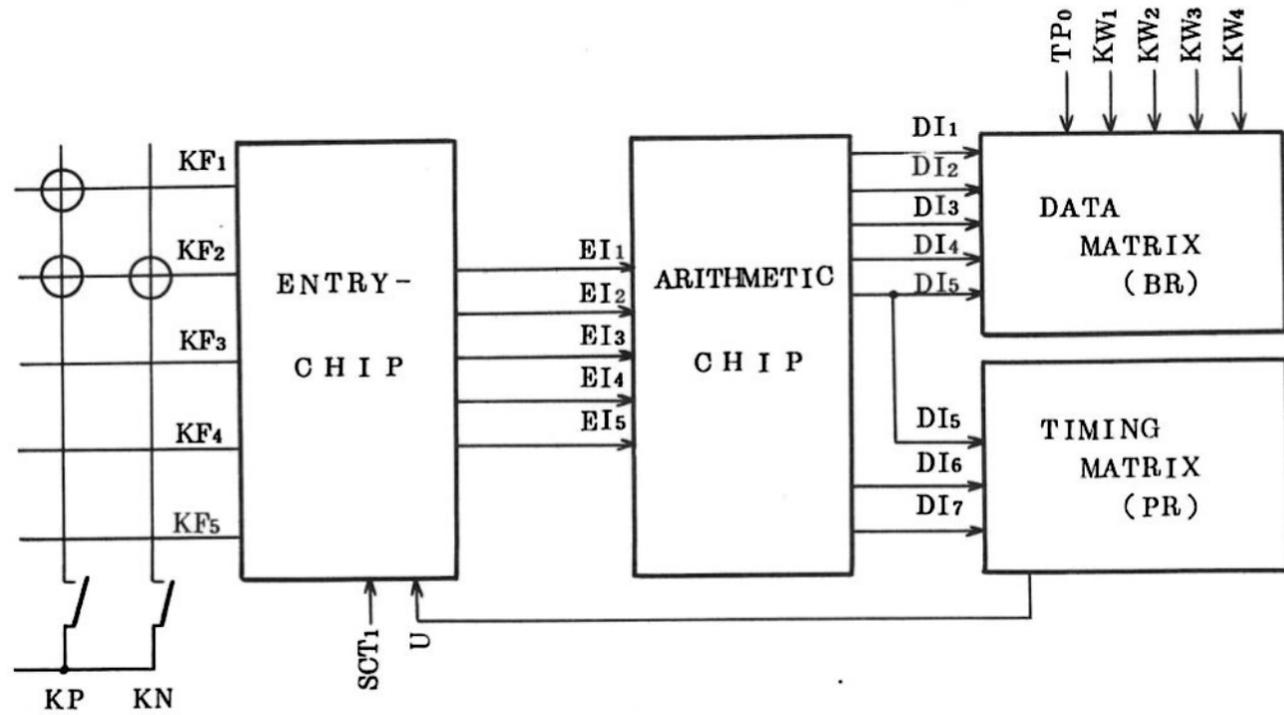


Fig. 5-15 Block Diagram of Entry Chip (1)

Wenn eine der Zifferntasten (KN) oder die Kommataste (KP) gedrückt wird, wird von der Tastenmatrix KF-01000 oder beim Komma KF-11000 zum Eingabechip gesendet. Mit dem U-Signal, das gleichzeitig erzeugt wird, kommt das Ausgangssignal EI-00100 vom Eingabechip bei U.SCT0. Dieses EI-Signal steuert den Rechenchip, von welchem das DI-00010 gesendet wird. DI-00010 blockiert G-X, während der Inhalt vom BR durch G-Y zum AR übertragen wird.

Bei U-SCT1 kommt das Signal EI-01001 zum Rechenchip, wo dann das Vorzeichen von SB nach SA übertragen, SB gelöscht und DI-1101011 ermittelt wird.

DI1 - DI5 steuern den Datenchip und DI5 - DI7 das PR im Zeitimpulschip. BR und PR werden gelöscht und F= gesetzt.

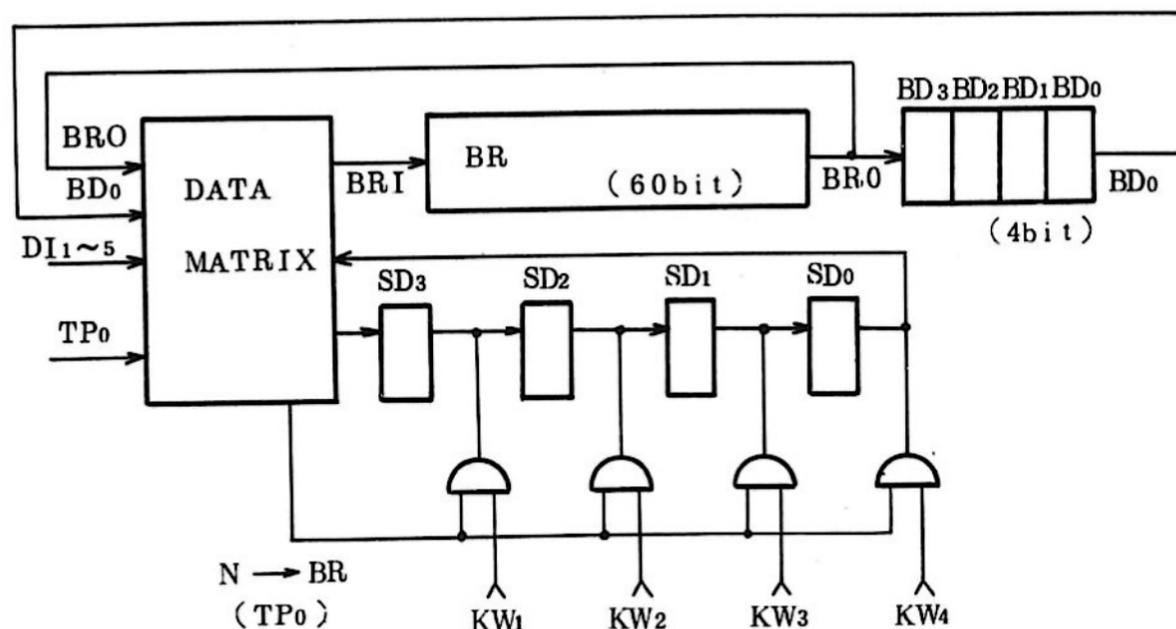


Fig. 5-16 Block Diagram of Entry Cycle (2)

Bei $F = SCT_0$ wird vom Rechenchip durch EI-01100 das Signal DI-11001 gesendet.

DI-11001 öffnet die Gatter im Datenchip, durch welche Daten von BDo - BD3 nach SDo - SD3 übertragen werden. Das bedeutet, daß der Inhalt vom BR um eine Stelle nach links verschoben wird. Das Signal $N \rightarrow BR$ wird im Datenchip durch DI-11001 und TP0 erzeugt. Von KW1 - KW 4 über SDo - SD3 kommt die nächste Ziffer durch $N \rightarrow BR$ zur LSD vom BR.

Wird das Komma gedrückt, ist FP gesetzt und EI-11100 und DI-1100110 ermittelt. Das PR wird dann zur gleichen Zeit um eine Stelle nach links verschoben, wie die Daten im BR. Bei $F = SCT_1$ ist nur $F =$ gesetzt, wenn eine Ziffer eingegeben wurde, wird das Komma als erstes vor einer Ziffer eingegeben, dann läuft bei U.SCT0 und U.SCT1 die gleiche Operation ab wie bei der Registrierung der ersten Stelle.

5.11 Taste

		K \rightarrow (KF-10000)		
	SCT	EI	DI	
U	0	00110	1000100	
U	1	(10110)	(0000101)	(FP=1)

Table 5-7 Output Signals of  key

Die Abstreichtaste funktioniert nur, wenn $FN = "1"$, das heißt, wenn eine Eingabe gemacht wurde oder wenn RV gedrückt wurde. Durch drücken der \rightarrow Taste kommt das KF-10000 zum Eingabechip und von diesem das EI-00110 zum Rechenchip bei U.SCT0. Der Ausgang DI-10001 verschiebt dann den Inhalt vom BR um eine Stelle nach rechts und stellt FOF zurück, falls es vorher gesetzt war. Der normale Weg über die Gatter zum B1 ist $BRO \rightarrow Bdo - BD3 \rightarrow BRI \rightarrow BR$, aber beim Verschieben nach rechts kommen die Daten direkt vom BRO zum BR und nicht durch $BDo \rightarrow BD$. Das bedeutet, daß der Inhalt vom BR um 4 bit nach rechts geschoben wurde. Wenn FP bei U.SCT1 nicht gesetzt ist, wird keine Operation ausgeführt. Wenn aber FP gesetzt ist, wird vom Eingabechip EI-10110 gesendet und vom Rechenchip DI-0000.101, wodurch das PR im Zeitimpulschip um eine Stelle nach rechts verschoben wird. (PR-1)

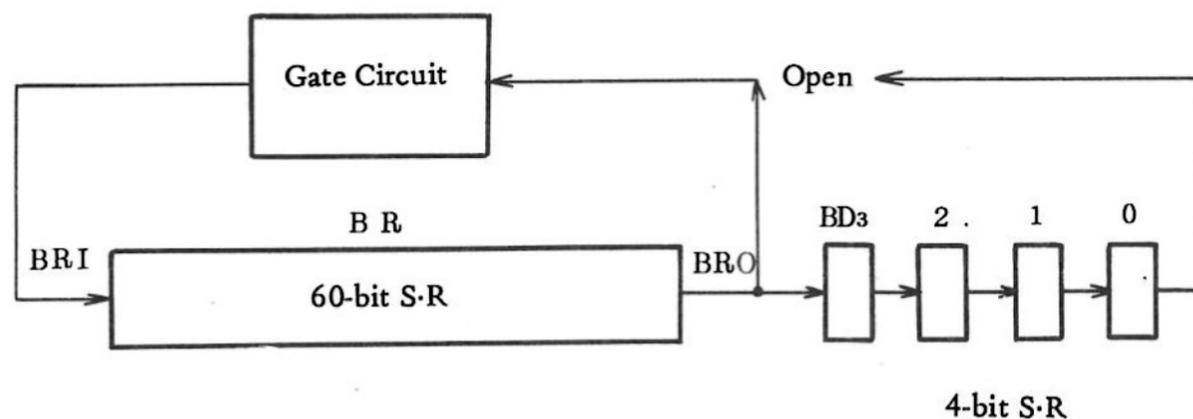


Fig. 5-18 BR Right Shift Loop

5.12 RV Taste

		KRV (KF-00001)	
	SCT	EI	DI
U			
F=	0		
F=	1	11100 11101	1100110 —————
FI	0	11101	10010

Table 5-8  Key Output Signals

Mit der RV Taste wird der Inhalt von LA und BR ausgetauscht.

- (1) Drückt man die RV Taste, dann wird bei U.SCT1, FN und FP zurückgestellt und F= gesetzt. Ist das Komma im BR noch nicht richtig eingestellt ($PD \neq 1$), dann wird der Inhalt von BR und PR solange um eine Stelle nach links verschoben (durch EI-11100 und DI-1100110) bis PR mit D₁ übereinstimmt. Ist das beendet, wird das Vorzeichen von AR (SA) mit dem von BR (SB) bei SCT1 (EI-11101) ausgetauscht und FI gesetzt und F= zurückgestellt.
- (2) Mit EI-11101 und DI-10010 wird der Inhalt von AR mit dem von BR bei FI.SCTo ausgewechselt. Der Vorzeichenaustausch SA \leftrightarrow SB kann nur bei F= SCT1 durch TG3 im Rechenchip ausgeführt werden, weil TG3 bei SCTo nicht erscheint.
- (3) Wird nach der RV Taste eine Ziffer eingegeben, wird der angezeigte Wert um eine Stelle nach links geschoben und die neue Ziffer kommt dazu, weil FN gesetzt ist.

5.13 RM Taste

		KRM (KF-00100)			
	SCT	EI	DI	FC	
U		—	—	0000	
F=	1	11100	1100110	—	PD≠1
F=	0	00100	00010	—	FK≠1, F9
F=	1	00100	—	—	
FI	0	11011	—	—	
	1				
FI	1	11011	0110111	1000	
FI	1	11011	10110	1100	
FI		11011	—	0100	

Table 5-9 ·  key Output Signals

- (1) Durch das Drücken der RM Taste wird FN und FP bei U.SCTo zurückgestellt und F= wird bei SCT1 gesetzt.
- (2) Stimmt das Komma nicht mit der vorgewählten Position überein ($PR = D\ell$, $PD \neq D1$), dann wird bei F=.SCT1 der Inhalt von BR und PR solange nach links geschoben, bis $PR = D\ell$ ist. F9 wird gesetzt, wenn PD "1" wird. F9 hat bei RM die gleiche Funktion wie FN, wie im Kapitel "Arbeitsweise" bereits erklärt wurde.
- (3) Bei F=.SCTo werden die Daten vom BR nach LA übertragen, wenn der Konstantschalter nicht eingeschaltet ist. Bei F=.SCT1 wird das Vorzeichen von SB → SA übertragen. Ist der Konstantschalter eingeschaltet, trifft das nicht zu und F= wird zurückgestellt und FI gesetzt.
- (4) Wenn FI gesetzt ist, wird bei der RM-Operation das Signal (EI-11011) erzeugt.
FC1 wird gesetzt bei FC-0000.SCT1 durch TG3 und der Inhalt von MR wird nach UA übertragen. Bei FC-1000.SCT1 wird auch das Vorzeichen von MR (SM) nach SB übertragen. Gleichzeitig wird das Komma eingestellt ($D\ell \rightarrow PR$) und FC2 gesetzt. Bei FC-1100 wird der Inhalt von MR nach UA und von UA nach BR übertragen und UA gelöscht. Dann wird FC1 zurückgestellt. Bei FC-0100 wird nur FC2 und mit dem End-Signal FC1 zurückgestellt und dann wird zur Ausgangsstellung zurückgekehrt.

INHALTS-VERZEICHNIS

Canola L121/L120

6.1	Prüfprogramm	67
6.2	Reparaturhinweise	
6.2-1	Vorsichtsmaßnahmen	69
6.2-2	Signalspannungshöhe	70
6.2-3	Anzeigekreis	71
6.2-4	Stromversorgung	71
6.2-5	Tastatur	72
6.3	Fehlersuche	74
6.3-1	Die ersten Prüfpunkte	74
6.3-2	Anzeige	75
6.3-3	Daten	76
	1. Keine Löschung	77
	2. Keine Eingabe	78
	3. Falsche Addition und Subtraktion	80
	4. Falsche Multiplikation	81
	5. Falsche Division	81
	6. Falsche Abrundung	82
	7. Falsches Komma	82
	8. Falsche Vorzeichen	83
6.3-4	Fehler in der Verdrahtung	83

6.1 Operation Check Program

No.	Setting switch		Operation Key	OF	Indication	Sign	Remarks
	D	5/4					
1	2	↘	POWER switch ON, K OFF		0000000000.		Automatic Clear
2			123456789 =		0123456789.00		Addition
3			987654321 =		111111110.00		
4			123456789 =		0987654321.00		Subtraction
5			÷ 8000 =		0000123456.79		Division
6			× 9999 =		1234444443.21	—	Multiplication (Minus Sign)
7			1234567890123	○	234567890123.		Entry Overflow
8			→		123456789012.		Right Shift OVF clear
9			=	○	23456789012.0		OVF by Decimal Point coordination
10			→→→→		001234567890.		Decimal Point Correction
11			M		123456789000	—	Memory Subtraction
12			9876543210 M	○	9876543210.00	—	Memory OVF
13			C CI	○	0000000000.00		Clearing AR & BR OVF not clear
14			CM RM		0000000000.00		OVF clear
15			1 2 simultaneously	○	0000000000.03.		Double Entry (Logic Sum)
16			CM	○	0000000000.03.		OVF not clear
17			→		0000000000.00.		OVF clear
18			3 ÷ 2 ÷		000000001.50		Chain DIV
19			4 ÷ 0000 =		000000000.37		Flowing divisor when K OFF
20			3 ÷ 2 ÷ 5 CI 4		000000000.04.		
21		5/4	K ON =		000000000.38	—	Round-off
22			CI 8 =		000000002.00	—	Indicator clear when K ON
23			÷ 4 ÷ 000	○	00000004.000		Divisor OVF when K ON
24			→ ×		000000000.50		
25			5 ÷ 000		00000005.000		Flowing multiplier when K ON
26			M		000000002.50		Multiplication by memory key
27			× 1 ÷ 2 2 2 RM	○	2200000000		Flowing multiplier RM press OVF
28			7 ÷ 8 × 9	○	2200000000		No calculation when OVF
29			CI 5 M		000000005.00		
30			C CM simultaneous, RM		000000000.00		C & CM performed
31			1 M M M M		000000001.00		Repeat memory addition
32			2 × 3 ÷		000000006.00		Chain MLT
33			RM RM RM +		000000001.50		
34			CI 1 =		000000001.00		x ÷ order clear
35			3 RM =		000000007.00		Registered numeric + Memory (3+4)

No.	Setting switch		Operation Key	OF	Indication	Sign	Remarks
	Dℓ	5/4					
36	2	5/4	RM 5 =		000000001.00	—	Memory-Registered numeric (4-5)
37			RV =		000000006.00	—	Registration condition (-1-5)
38			RV 0 =		0000000056.00	—	RV operation
39			RV → =		0000000061.00	—	
40			3 ÷ × =		000000009.00		Order change (+ → x), Square
41			RM =		000000012.00	—	Constant multiplication
42			RV =		000000036.00	—	
43		↓	K OFF				
44			7 =		000000029.00	—	Addition
45			C 877665544 =		0877665544.00		Full Adder Addition Check
46			998877666 =		1876543210.00		+ + → +
47			C 1975314320 =		1975314320.00		Full Adder Subtraction Check
48			987659999 =		0987654321.00		+ - → +
49			C 2 = 3 =		000000001.00	—	+ - → -
50			4 =		000000005.00	—	-- - → -
51			1 =		000000004.00	—	- + → -
52			7 =		000000003.00		- + → +
53			1111111111111111 =		1111111111.11		Nixie Tube Check
54			RV =		2222222222.22		
55			RV =		3333333333.33		
56			RV =		4444444444.44		
57			RV =		5555555555.55		
58			RV =		6666666666.66		
59			RV =		7777777777.77		
60			RV =		8888888888.88		
61			RV =		9999999999.99		
62	0		3 M		0000000003.		Decimal Point Dial Check
63	1		M		0000000003.0		
64	3		M		00000003.000		
65	4		M		0000003.0000		
66	6		M		000003.00000		
67	6		RM		00003033033		

L121/120

6.2-1 Vorsichtsmaßnahmen

Im allgemeinen sind die LSI's relativ hitzebeständig, aber empfindlich gegen elektrostatische Ladungen.

MOS LSI's haben einen hochisolierenden Oxydfilm, und da dieser ungefähr 1000 Å dick ist, entsteht bei Anlegen einer Spannung von 50 Volt eine Feldstärke, die mit 5×10^6 V/cm nahe der Durchschlagsgrenze liegt.

Wenn man kurzzeitig eine derartige Spannung anlegt, schlägt der Oxydfilm durch und Gatter und Versorgung werden kurzgeschlossen. Hohe Isolierungen begünstigen die Ansammlung elektrostatischer Ladungen, die dann die Isolationsschicht durchschlagen.

So kann z.B. durch Reiben der Kleidung eine elektrostatische Ladung von 1000 V entstehen, die dann ein Gatter durchschlägt, wenn die Kleider oder die Person, die die Kleider trägt, das Gatter berühren. Vergewissern Sie sich, daß derartige Zwischenfälle während der Reparatur vermieden werden, und beachten Sie sorgfältig folgende Punkte:

- 1.) Bewahren Sie alle LSI's in ihren Originalbehältern auf und stecken Sie alle Anschlüsse in den Leitungsgummi.
- 2.) Achten Sie darauf, daß der Lötkolben immer geerdet ist.
- 3.) Wenn versehentlich ein LSI heruntergefallen ist, prüfen Sie ihn vor Gebrauch immer erst im LSI-Prüfer.
- 4.) Vergewissern Sie sich, daß die Stromversorgung ausgeschaltet ist, bevor Sie eine Reparatur beginnen oder einen LSI am LSI-Prüfer anschließen.
- 5.) Verbiegen Sie nie einen Anschlußstift eines LSI.
- 6.) Löten Sie so schnell wie möglich, um den LSI vor Überhitzung zu schützen.
- 7.) Setzen Sie den LSI nie einem starken elektromagnetischen Feld aus.

6.2-2 Signalspannungshöhe

1.) Höhe der Ein- und Ausgangsspannungen am LSI

"0" Level	-5.1V max. ~ -V _{GG}
"1" Level	-1.0V min. ~ +0.3V max.

2) ϕ_1 & ϕ_2 Clock Pulse

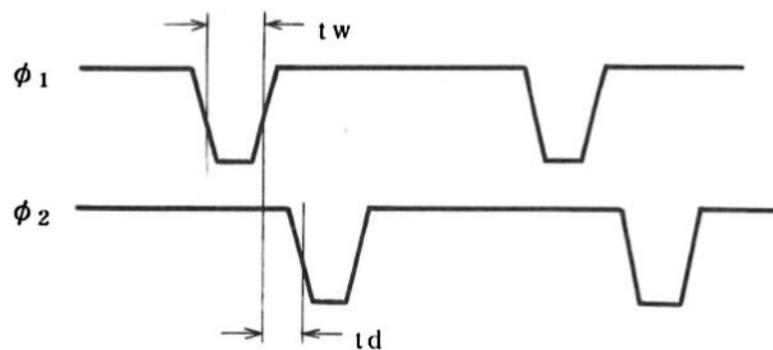


Fig. 6-1 ϕ_1 & ϕ_2 Waveforms

Pulse width

ϕ_1	1.0 μsec
ϕ_2	1.0 μsec

Falltime

ϕ_1	300 nsec or less
ϕ_2	300 nsec or less

Risetime

ϕ_1	500 nsec or less
----------	------------------

Phase difference

t_d	200 nsec or more
-------	------------------

Clock pulse level

	min.	max.
"0"	-V _{GG}	-11.6V
"1"	-1V	+0.3V

6.2-3 Anzeigekreis

Die Nixie-Röhre hat eine fast unbegrenzte Lebensdauer, daher ist der Ladestrom ein wichtiger Faktor in der Lebensdauer und sollte die Grenzspannung nicht überschreiten. Die Stromversorgung enthält einen Regulator, um jeden Schaden an der Röhre zu vermeiden.

6.2-4 Stromversorgung

(1) $-8.0V$ (V_{DD}) *Versorg. LSI*

V_{DD} ist die Versorgungsspannung für die LSI's und durch einen besonderen Kreis stabilisiert.

(2) $-15.0V$ (V_{GG})

V_{GG} , die Signalspannung für die LSI's und den Taktgenerator, ist ebenfalls stabilisiert.

(3) $+220V$ (V_H)

V_H ist für die Nixieröhren und wird durch die Schaltung in Abb. 6-2 geregelt.

(4) $+100V$ (V_L)

V_L für die Neonlampen ist nicht stabilisiert, obwohl am Eingang eine Wechselspannung liegt.

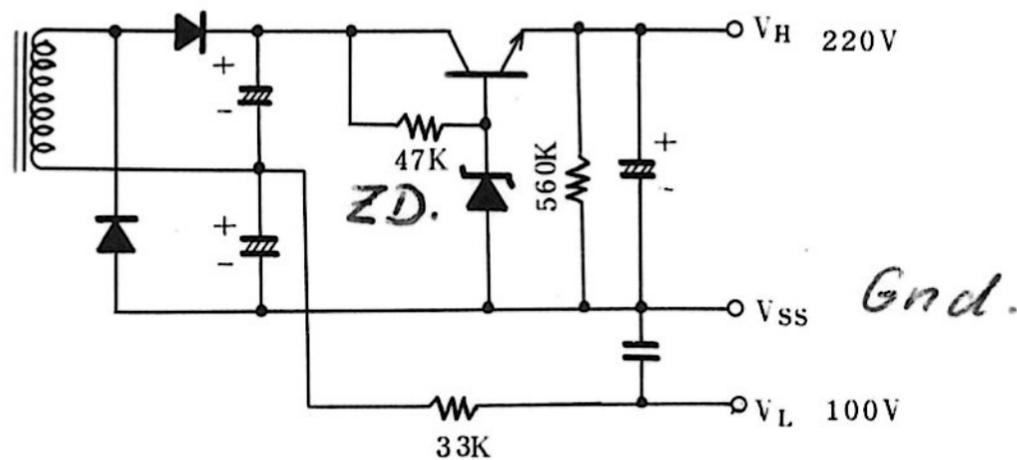


Fig. 6-2 Power Supply Circuit

6.2-5 Tastatur

(1) Tastenmatrix

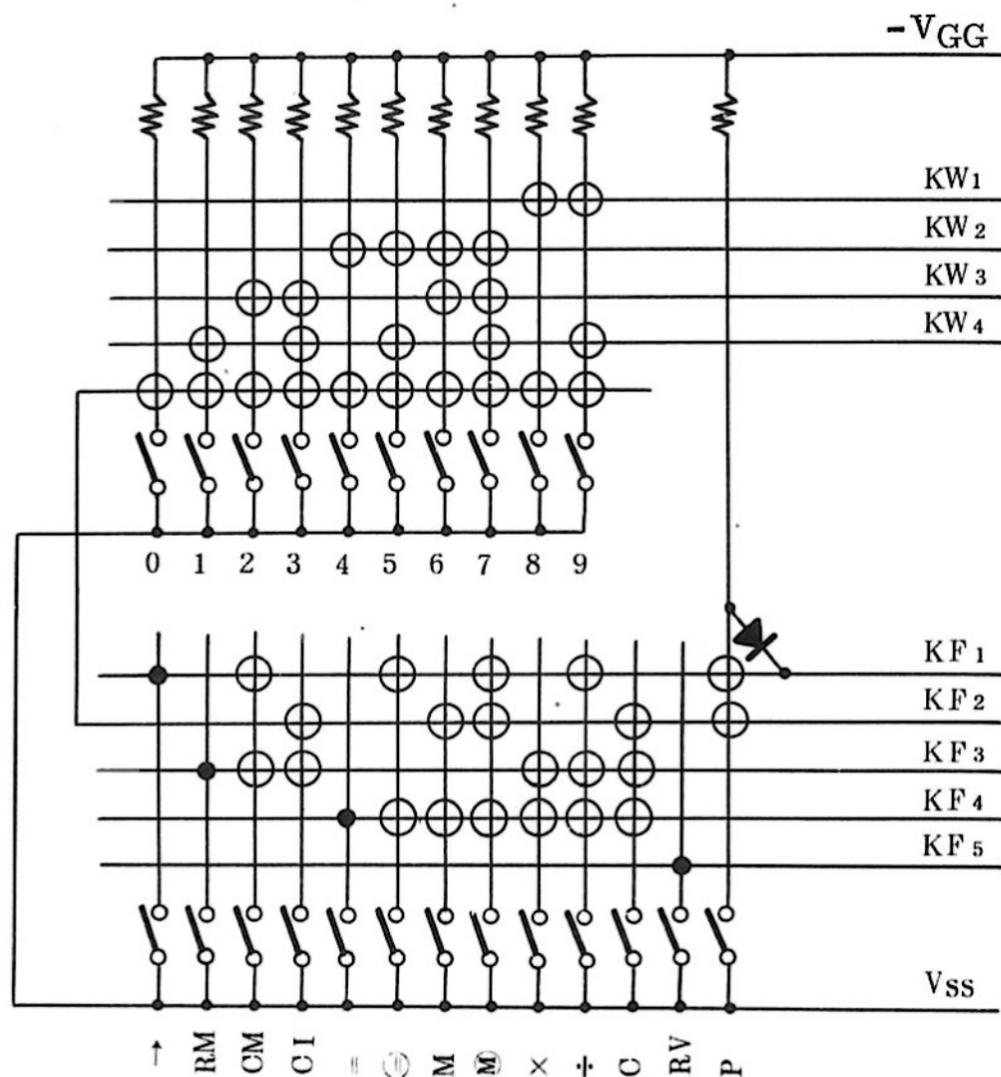


Fig. 6-3 Key Matrix

Der Reed-Kontakt an der Druckplatine sollte immer auf die Mitte der Magnete ausgerichtet sein, wie Abb. 6-4 zeigt. Der Reed-Kontakt wird durch die Magnete am Schaft der Taste bewegt. Daher sollten die richtigen Abstände entsprechend Abb. 6-5 eingehalten werden, um ein einwandfreies Funktionieren zu gewährleisten.

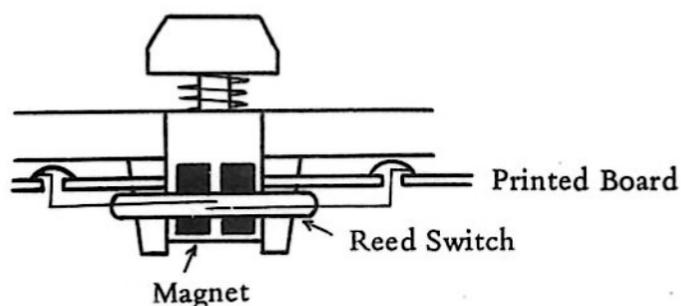


Fig. 6-4 Key Structure

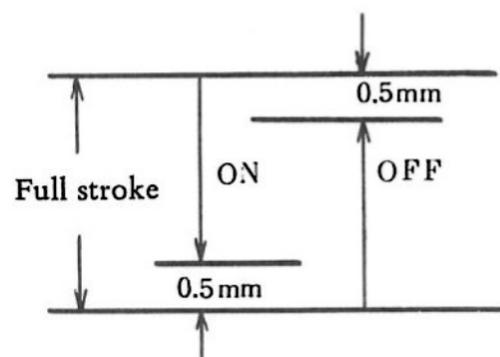


Fig. 6-5 Key Stroke

(2) Mode Schalter (Constant und Round-off)

Wenn der "Konstant"-Schalter auf ON steht, liegt das KK-Signal auf "1", bei OFF auf "0". Steht der "Round-off"-Schalter auf $5/4$, wird das RND-Signal TP₀₂ und liegt auf "0", wenn der Schalter auf $\text{---}\downarrow$ steht.

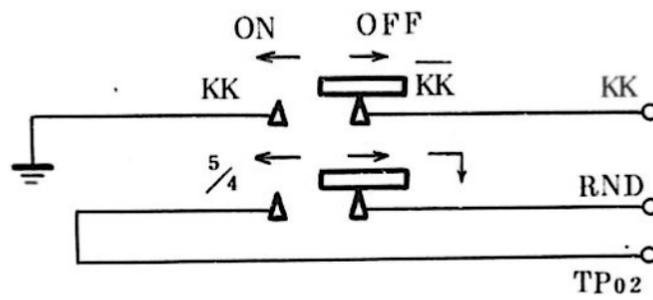


Fig. 6-6 Mode Switch

(3) Kommastellenwähler

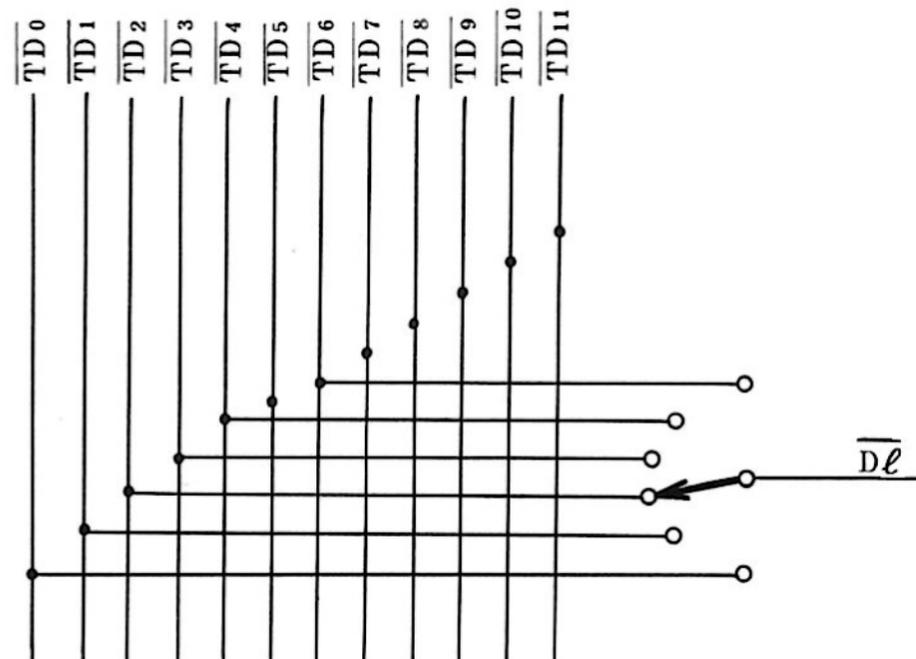


Fig. 6-7 Dial Circuit

Für die Wahl der Kommastelle gibt es jeweils sechs verschiedene Stellungen. Beim Standard-Modell L 121 sind die Signale TD_0 , TD_1 , TD_2 , TD_3 , TD_4 und TD_6 mit den Schalterstellungen 0_1 bis 6_2 verbunden. Es kann jedoch eine beliebige Gruppe von sechs Signalen an die jeweiligen Schalterstellungen angeschlossen werden.

6.3 Fehlersuche

Wenn ein Fehler auftritt, ist es sehr wichtig, seine Symptome jeweils genau zu untersuchen, um die richtigen Ströme und passenden Maßnahmen zu finden.

6.3-1 Die ersten Prüfpunkte

Bei einer Reparatur sollte man zuerst folgende Punkte prüfen:

- (1) Stimmen die Eingangs(wechsel)spannungen und Ausgangs-(gleich)spannungen (V_H , V_L , V_{DD} und V_{GG})?
- (2) Erscheinen \emptyset_1 und \emptyset_2 an den Anschlüssen der LSI's?
- (3) Arbeiten die Taktgeneratoren richtig?
- (4) Sind die Signale STEADY, START und U in Ordnung?
Nach dieser Anfangsprüfung sollte man auf folgende Weise vorgehen, um den genauen Fehlerort zu finden.

6.3-2 Anzeige

Wenn die Anzeige nicht richtig arbeitet, sollte man in den folgenden Schritten untersuchen, ob der Fehler in den LSI's, in einem anderen Kreis oder bei den Röhren liegt.

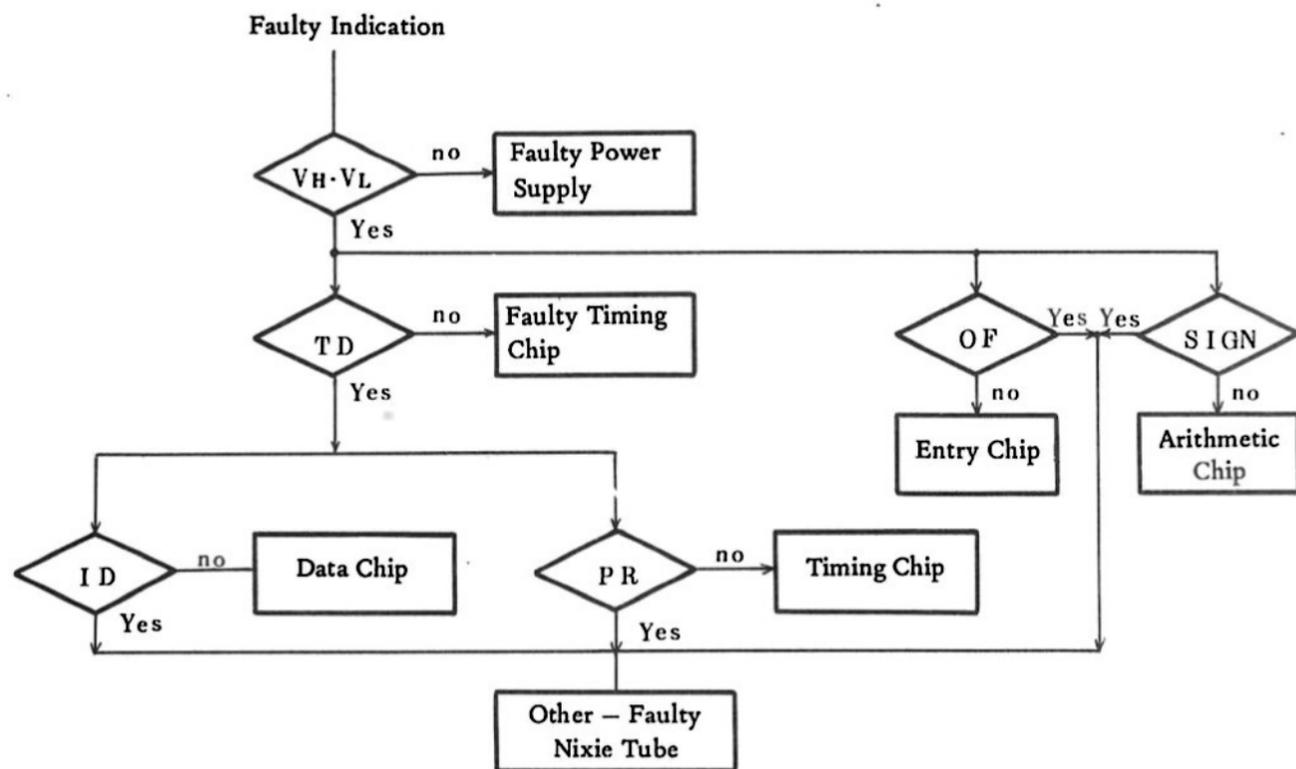
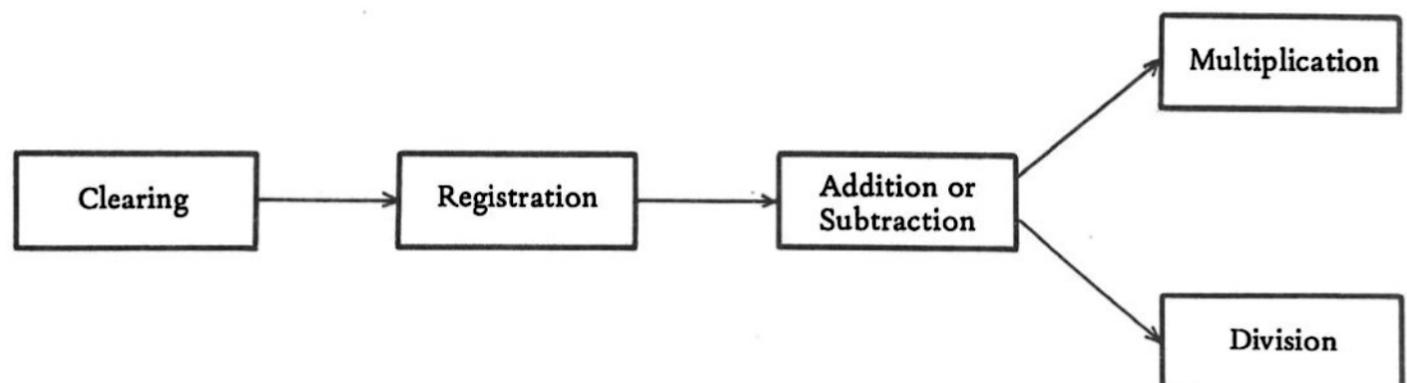


Fig. 6-8 Trouble-shooting Flow Chart for the Indication

- (a) In der Anzeige leuchtet überhaupt keine Ziffer.
- Bekommt die Anode jeder Stelle einen hohen Spannungsimpuls?
- (b) Bei jeder Röhre leuchten bestimmte Ziffern nicht auf oder in einer Röhre leuchten bestimmte Ziffern nicht auf.
- Bekommt die Kathode ein Ziffernsignal?
- (c) Es leuchten falsche Zahlen auf.
- Stimmt der Dekoder?
- (d) Das Komma leuchtet nicht auf.
- Bekommt die Kathode ein PR-Signal?
- (e) Overflow oder Minus leuchtet nicht auf.
- Bekommt die Lampe einen hohen Spannungsimpuls?
- Stimmt das Overflow- oder Vorzeichensignal?

6.3-3 Daten

Wenn Sie Daten überprüfen, muß feststehen, daß der vorausgegangene Ablauf richtig ausgeführt wurde; wenn Sie Fehler bei der Multiplikation und Division suchen, dann prüfen Sie deshalb zuerst, ob der Ablauf der Anzeigelöschung, Eingabe, Addition oder Subtraktion richtig war oder nicht.



(1) Keine Löschung

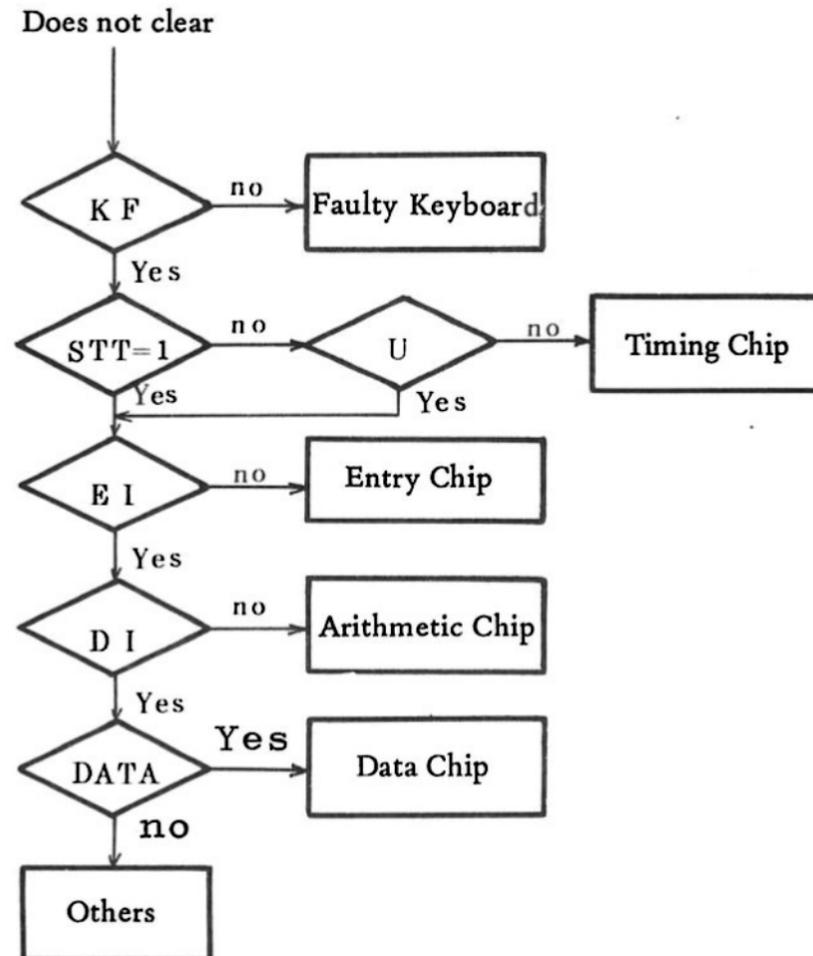


Fig. 6-9 Does not Clear Flow Chart

- (a) Keine Löschung, wenn C oder CI gedrückt werden.
- Stimmt das KF-Signal?
 - Stimmen die Signale EI und DI?
 - Löscht C die Daten aus ACC und BR?
 - Löscht CI den Inhalt von BR?
- (b) Keine Speicherlöschung durch CM
- Löscht CM den Inhalt von MR?
 - Stimmen die Signale KF, EI und DI?

Den Inhalt von ACC, BR und MR prüft man mit dem Oszillografen an folgenden Anschlüssen:

Für AR - T·C	38	(ARO)	oder D·C	14	(ARI)
Für BR - D·C	2	(BDo)	oder D·C	3	(BR+MR mit MR gelöscht)
Für MR - D·C	3	(BR+ MR mit BR gelöscht)			

(2) Keine Eingabe

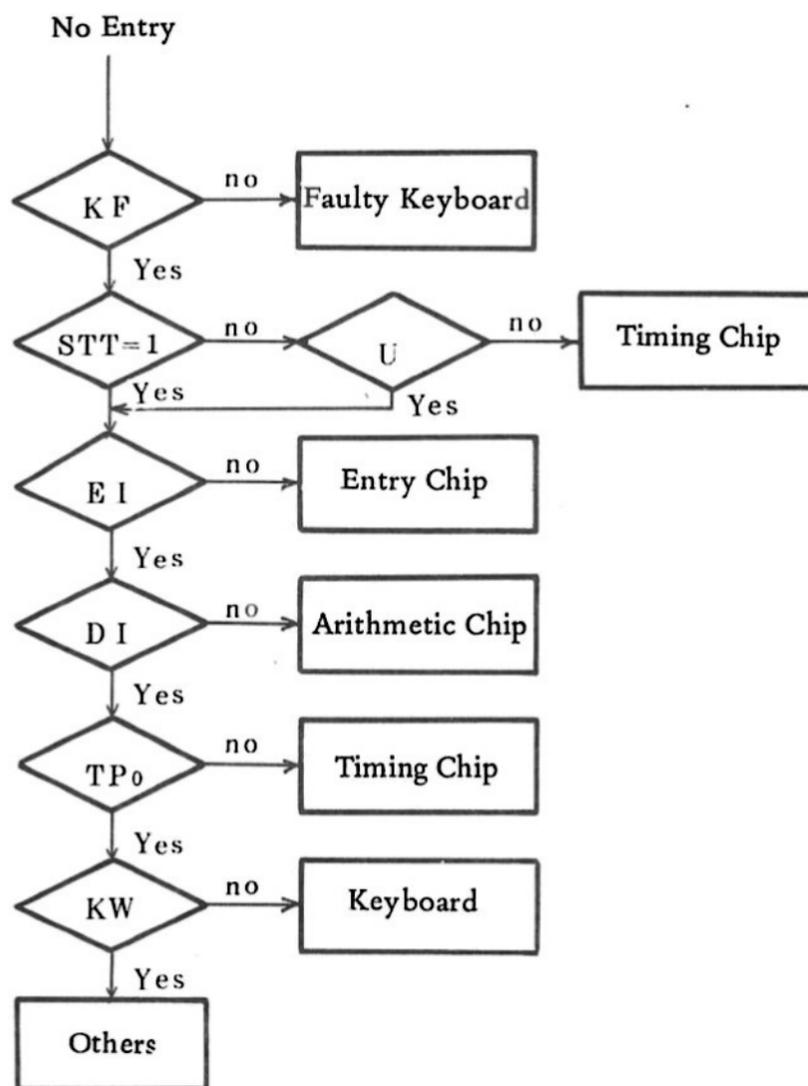


Fig. 6-10 Faulty Entry Flow Chart

- (a) Keine Eingabe
- Stimmen die START- und U-Signale?
 - Erscheint das TP0-Signal?
 - Stimmen die Signale EI und DI?
 - Ist FOF zurückgesetzt?

- (b) Nur die erste Ziffer wird registriert.
- genau wie (a)
- (c) Es werden flache Ziffern registriert.
- Stimmen KW_1 , KW_2 , KW_3 , und KW_4 , wenn eine Zifferntaste gedrückt wird?
- (d) Die erste eingegebene Ziffer erscheint auf allen Stellen der Anzeige.
- Stimmen TPO und SCT_1 ?

(3) Falsche Addition und Subtraktion

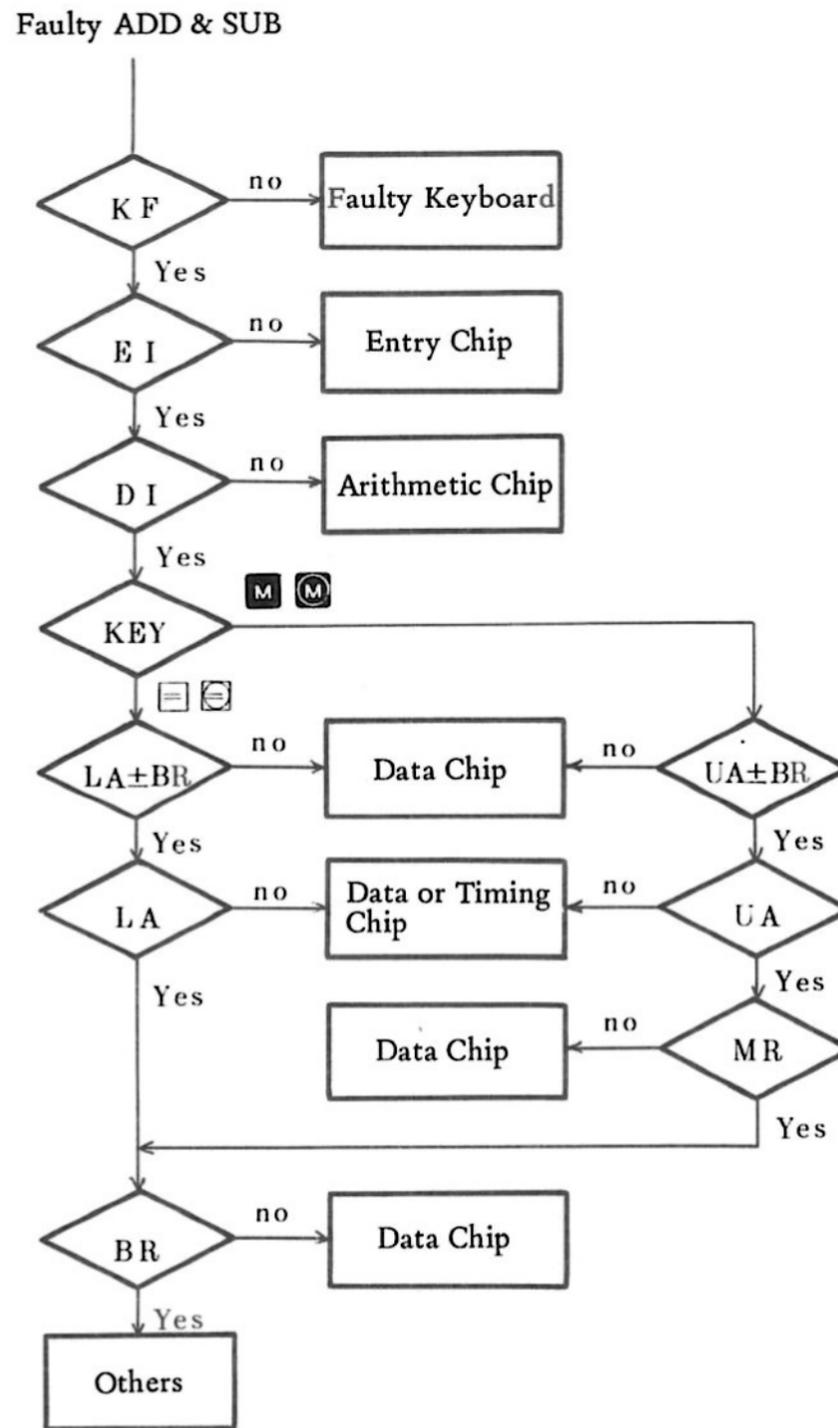


Fig. 6-11 Faulty ADD & SUB Flow Chart

- (a) Resultat ist immer 0.
- Sind die EI- und DI-Signale während der Rechnung in Ordnung?
 - Werden $LA+BR$ in DI-10100 und $LA-BR$ in DI-11100 ausgeführt?
 - Wird das Ergebnis von $LA+BR$ und LA abgespeichert?
 - Werden die Daten von LA nach BR umgespeichert?
- (b) Falsche Addition oder Subtraktion
- Ist der Volladdierer in Ordnung?
 - Decodiert er den 8421-Code richtig?
- (c) Es werden keine Zahlen vom Speicher addiert oder subtrahiert.
- Wenn M oder \textcircled{M} gedrückt wurde.
 - Werden die Addition $MR+BR$ in DI-00101 und die Subtraktion $MR-BR$ in DI-00111 ausgeführt?
 - Wird das Resultat von $MR+BR$ in UA gespeichert?
 - Erscheint ein Übertrag?

(4) Falsche Multiplikation

(a) Fehlerhafte Multiplikation

- Ist der Multiplikationskreis in Ordnung?
- Erscheint TP60?
- Wird LA+BR in DI-10100 ausgeführt?
- Wird der Inhalt vom PR nach links verschoben (PR+1)?

(b) Falsche Konstanten-Multiplikation

- Stimmt das Signal der K-Taste?
- Wird der Inhalt vom BR, das Ergebnis der vorherigen Rechnung, ins LA umgespeichert, wenn eine neue Zahl eingegeben wird?

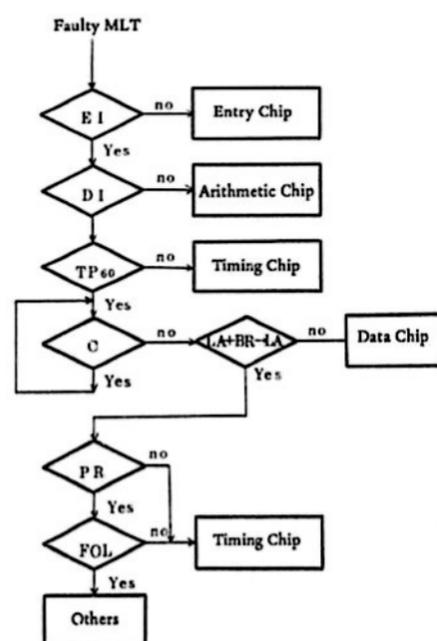


Fig. 6-12 Faulty MLT

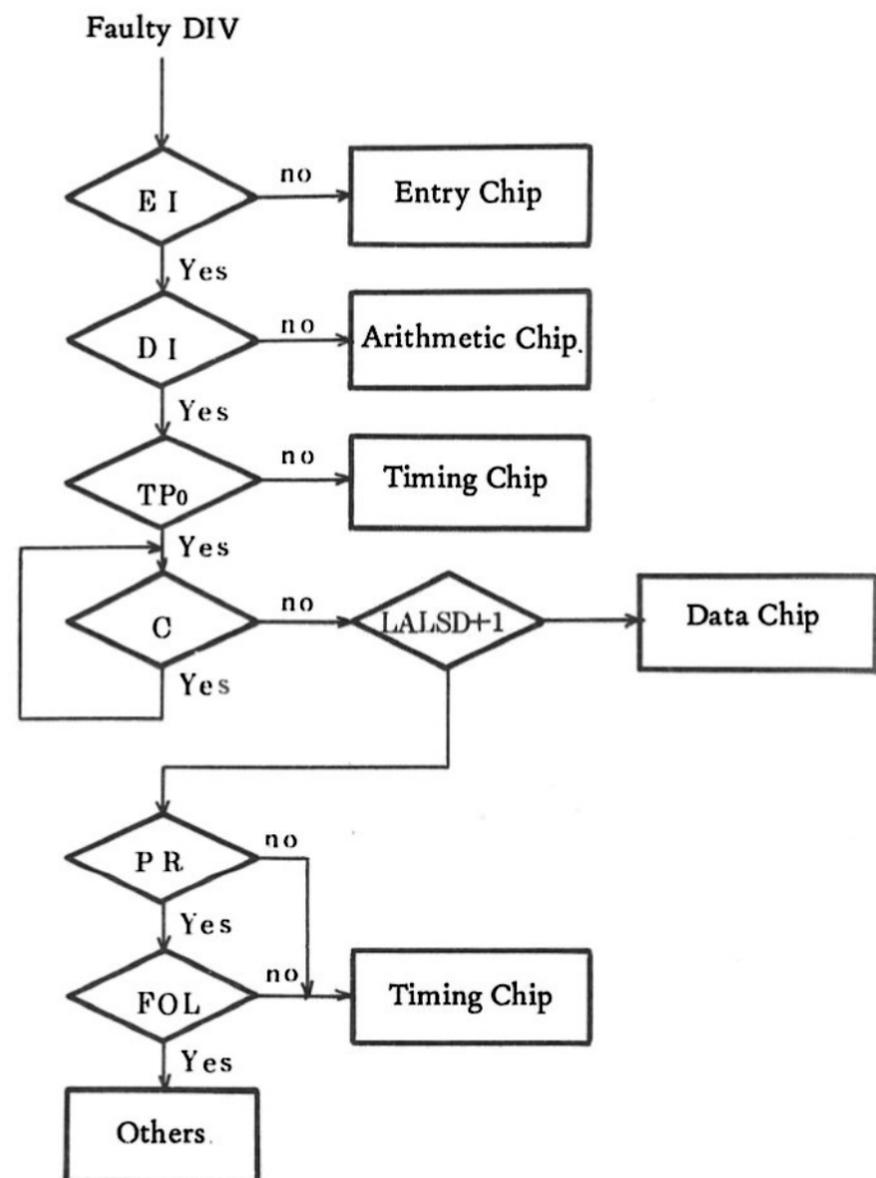


Fig. 6-13 Faulty DIV Flow Chart

(5) Falsche Division

(a) Falsche Division

- Ist der Divisionskreis in Ordnung?
- Wird LA.LSD+1 in DI-00011 ausgeführt?
- Wird der Inhalt von PR nach rechts verschoben (PR-1)?

(b) Falsche Konstantendivision

- Ist das Signal der K-Taste in Ordnung?
- Stimmt das EI-Signal? (EI-10111)

(6) Falsches Abrunden

(a) Kein Abrunden

- Ist das Signal des Mode-Schalters in Ordnung?
- Erscheint TP₀₂?
- Stimmt das DI-Signal?

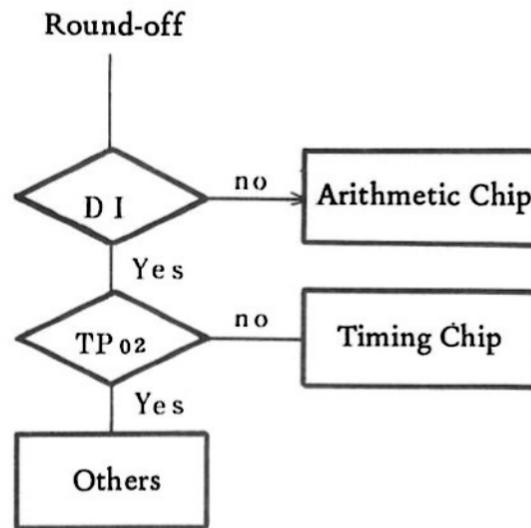


Fig. 6-14 Faulty Round-off Flow Chart

(7) Falsches Komma

- Sind DI₅ - DI₇ in Ordnung?
- Stimmt das PR-Signal?
- Stimmt das Signal (\overline{TD})?
- Ist PD in Ordnung?

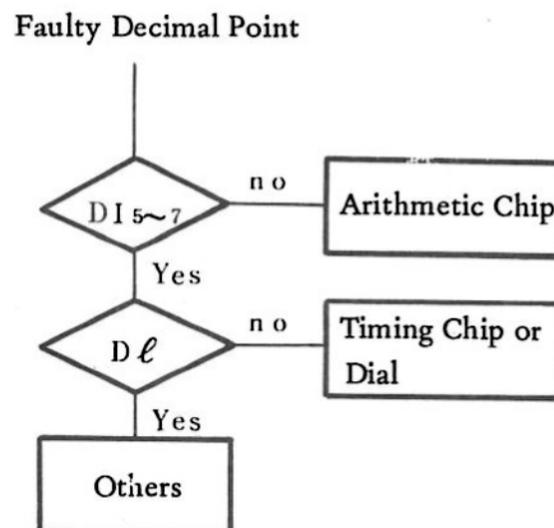


Fig. 6-15 Faulty Decimal Point Flow Chart

(8) Falsche Vorzeichen

- Ist das DI-Signal in Ordnung?
- Erscheint ein Übertrag?

6.3-4 Fehler in der Verdrahtung

Wenn die Verdrahtung von der Tastatur zu der Leiterplatte defekt ist, erscheinen die folgenden Symptome je nach Sperren der KF-Signale.

Press	Symptoms	KF _i
(1) KF ₁		
	0 registers in indicator	1000
	No right shift	10000
	Addition	10010
	Memory Addition	1010
	Multiplication	10110
	Recalls memory	10100
(2) KF ₂		KF ₂
 ~ 	No entry of any numeral	01000
(3) KF ₃		KF ₃
	0 registers in indicator	01100
	Shifts to the right	10100
	Addition	00110
	Subtraction	10110
	Memory Addition	01110
	Memory subtraction	11110
(4) KF ₄		KF ₄
	No addition	00010
	Shifts to the right	10010
	0 registers in indicator	01010
	Decimal point registers	11010
	Recalls memory	00110
	Clears memory	10110
	Clears indicator	01110
(5) KF ₅		KF ₅
	No inversion	00001

- (6) Wenn falsche Ziffern registriert werden, obwohl die KF-Signale stimmen, sollten die KW-Signale geprüft werden.
- (7) Wenn kein DS-Signal erscheint, wird die Doppelt-Eingabe-Erkennung, Abrundung und Konstantenmultiplikation nicht ausgeführt.
- (8) Wenn kein TP_{O_2} Signal erscheint, wird immer aufgerundet.