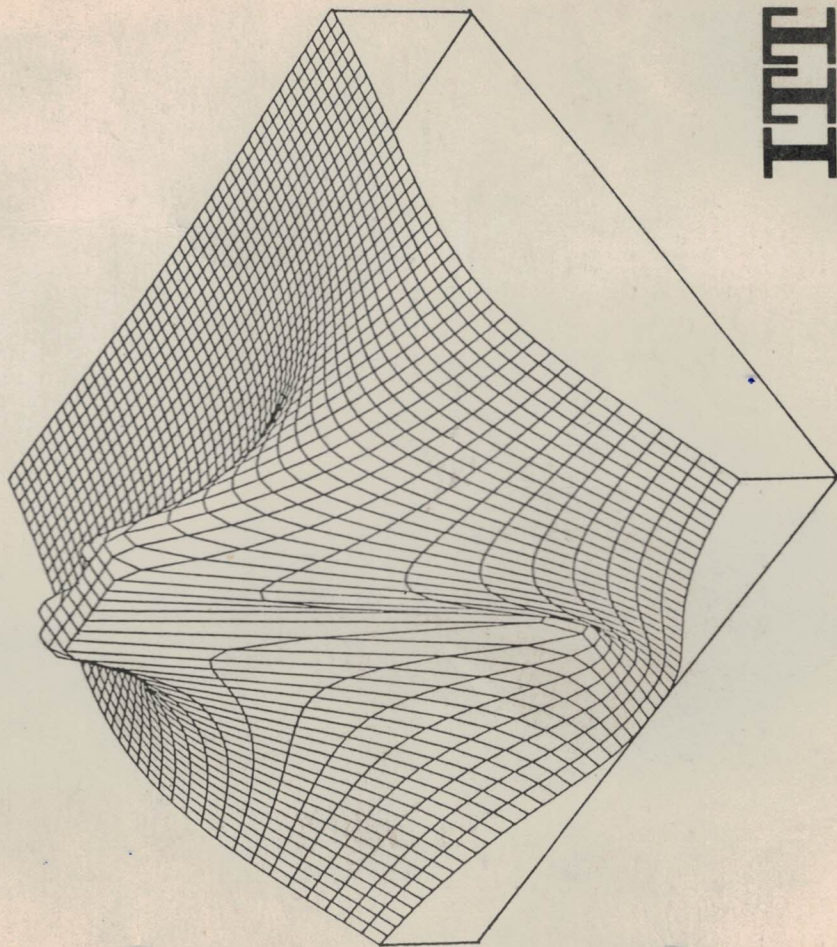


Handbuch Hochauflösende Farbgraphik



ITT

INHALTSVERZEICHNIS

1. Kurzbeschreibung.....	3
1.1 Installation der Farbgraphik-Karte in den ITT 3030..	4
1.1.1. Einbauhinweise.....	4
1.1.2. Inbetriebnahme.....	6
1.1.3. ITT 3030 Systembus.....	6
1.1.4. Signalbeschreibung.....	6
1.1.5. Busadapter.....	7
1.1.6. Einstellen der Basis I/O-Adresse.....	7
2. Technische Daten.....	8
3. Funktionsbeschreibung.....	10
3.1. Graphikprozessor und graphische Kommandos.....	10
3.2. Zeichengeschwindigkeit.....	11
3.3. Bildspeicher.....	12
3.4. Video Look-Up Table.....	12
3.5. Blinkfunktion.....	13
3.6. Video Interface.....	13
3.7. Lichtgriffel Interface.....	13
3.8. Systembus Interface.....	14
3.9. DMA Interface.....	14
4. Inbetriebnahme.....	14
4.1. Auswahl des Monitors.....	15
4.2. Bildschirmformat.....	15
4.3. Belegung der Steckbrücken.....	17
4.3.1. Allgemeines.....	17
4.3.2. Basis I/O-Adresse.....	18
4.3.3. Bildspeicherebenen.....	19
4.3.4. Bildspeicherkapazität.....	20
4.3.5. Video Interface.....	21
4.3.6. Polarität der Synchronsignale.....	21
4.3.7. Blinkfrequenz.....	22
4.4. Systembus Interface.....	22
4.5. Video Interface.....	22
4.5.1. Analoge Farbmonitore.....	23
4.5.2. TTL-kompatible Farbmonitore.....	24
4.5.3. Schwarz/Weiß-Monitore.....	24
4.7. Lichtgriffel Interface.....	25
4.8. DMA Interface.....	25
5. Programmierung.....	25
5.1. I/O-Ports.....	25
5.2. Adressierung.....	26
5.3. Plane Control Register.....	26
5.4. Blink Control Register.....	28
5.5. Video Look-Up Table RAM.....	29
5.6. Besonderheiten.....	31
5.7. GDC Status Register.....	32

CP/M, GSX are registered trademarks of Digital Research

(c) 1984 by

miro - Datensysteme GmbH, Madamenweg 162, D-3300 Braunschweig
and Standard Elektrik Lorenz AG, Stuttgart, Germany

Subject to change without notice

Production: Standard Elektrik Lorenz AG, D-7000 Stuttgart
This book must not be in whole or in a part,
be copied, printed or reproduced in any material form
without the permission of

Standard Elektrik Lorenz AG, Stuttgart

The publication of information in this document does not
imply freedom from patent and other protective rights of
Standard Elektrik Lorenz AG, Stuttgart, or others

6/84

5.8. GDC Video Control Kommandos.....	33
5.8.1. RESET.....	33
5.8.2. SYNC.....	33
5.8.3. VSYNC.....	34
5.8.4. CCHAR.....	34
5.9. GDC Display Control Kommandos.....	35
5.9.1. START.....	35
5.9.2. BCTRL.....	35
5.9.3. ZOOM.....	35
5.9.4. CURS.....	35
5.9.5. PRAM.....	35
5.9.6. PITCH.....	37
5.10. GDC Drawing Control Kommandos.....	37
5.10.1. WDAT.....	37
5.10.2. MASK.....	37
5.10.3. FIGS.....	37
5.10.4. FIGD.....	37
5.10.5. GCHRD.....	37
5.11. GDC Data Read Kommandos.....	38
5.11.1. RDAT.....	38
5.11.2. CURD.....	38
5.11.3. LPRD.....	38
5.11.4. DVAR.....	38
5.11.5. DVAR.....	38
6. Graphik Betriebssystem GSX für CP/M.....	39
6.1. GSX80-GIOS für die ITT 3030 Farbgrafik.....	39
6.2. INSTGSX.....	44
7. Installation.....	44
7.1. Anpassung der Hardware.....	44
7.2. Auswahl des Monitors.....	45
7.3. Anpassung eines Monitor.....	45
A. Bestückung.....	49
A.1. Bestückungsplan.....	49
A.2. Lageplan der Steckbrücken.....	49
A.3. Stückliste.....	50
A.3.1. Standardversion.....	50
B. Literaturverzeichnis.....	52

1. Kurzbeschreibung

Die Graphik-Controller Baugruppe "miroGDC" im Einfach-Europakartenformat ist eine leistungsfähige und universell einsetzbare I/O-Karte für graphische Anwendungen mit Farb- oder Schwarz/Weiß-Darstellung. Der Einsatzbereich erstreckt sich von einfachen alphanumerischen/semigraphischen Schwarz/Weiß-Anwendungen bis zur hochauflösenden und vollgraphischen Farbgraphik. In Verbindung mit verschiedenen Mikrocomputer-Systemen lassen sich leistungsfähige Graphik-Displays, CAD/CAM und Bildverarbeitungssysteme aufbauen. Durch die freie Wahl der Bildschirmauflösung und der Farbvielfalt können Graphikanforderungen aus den unterschiedlichsten Bereichen erfüllt werden. Bei Kombination mit einer CPU-Baugruppe kann z.B. ein preisgünstiges graphisches Terminal realisiert werden, das bei OEM-Anwendungen spezielle graphische Funktionen erfüllt. Die Trennung zwischen separater Graphik und alphanumerischem Video-Controller ist nicht mehr notwendig.

Basierend auf dem NEC Graphikprozessor 7220 GDC bietet die Baugruppe extrem leistungsfähige und schnelle graphische Funktionen bei einem in diesem Bereich bisher nicht möglichen geringen Kostenaufwand. Das Videoformat ist im Rahmen der zulässigen Punktfrequenzen (bei entsprechenden Versionen bis zu 70 MHz) frei programmierbar, wodurch eine Anpassung an fast alle handelsüblichen Farb- und Schwarz/Weiß-Monitore möglich ist.

Die Baugruppe ist für die Erstellung komplexer Graphiken mit Auflösungen im Bereich 512 x 512 x 4 (bei gleichzeitiger Darstellung von bis zu 16 Farben oder Graustufen mit vier Bildspeicherebenen) bis zu 1024 x 1024 x 1 (bei monochromatischer Darstellung mit einer Bildspeicherebene) programmierbar. Darüber hinaus lassen sich viele andere gebräuchliche Videoformate wie z.B. 512 x 384, 544 x 400, 640 x 480, 1024 x 768 mit oder ohne Zeilensprungverfahren (interlaced) realisieren. Dazu gehört auch die Ansteuerung von Ganzseiten-Bildschirmen (DIN A4 senkrecht). Bei Kaskadierung mehrerer Graphik-Baugruppen im Master/Slave-Betrieb wird auch die Farbdarstellung mit Auflösungen bis zu 1024 x 1024 ermöglicht.

Eine auf der Baugruppe integrierte Farb-Mischtable (Video Look-up Table) erlaubt die freie Wahl von 16 beliebigen Farben bzw. Graustufen, die aus 4096 möglichen Farben selektiert werden können. Damit ergeben sich zusätzliche Darstellungsmöglichkeiten durch logische und arithmetische Verknüpfungen verschiedener Bildspeicherebenen, wodurch u.a. variable Vorder/Hintergrund-Priorisierung, Zeichnen im unsichtbaren Hintergrund und bewegte Graphik ermöglicht wird. Ein auf verschiedenen Frequenzen einstellbarer Blinkgenerator ermöglicht das Blincken beliebiger Bildbereiche zwischen beliebig wählbaren Farben.

Leistungsfähige Kommandos erlauben dem Anwender die Erstellung von graphischen Darstellungen bei minimaler Belastung des Systemprozessors durch Reduzierung des Overhead bei der Berechnung und Interaktion zur Bildgeneration. Dazu gehören die freie Wahl des Videoformats (Zeilenfrequenz: HSync, Bildfrequenz: VSync, Austastsignal: Blank, non-interlaced/interlaced), variables Bildspeicherformat und das Zeichnen von Linien, Rechtecken, Punkten, Kreisen, Kreissegmenten und beliebigen graphischen Symbolen (z.B. alphanumerische Zeichen), wobei verschiedene Attribute wie z.B. Linienarten und Schriftgrößen zur Verfügung stehen.

Pixeloperationen werden wahlweise in den Betriebsarten Setzen, Zurücksetzen und Invertieren durchgeführt. Ferner werden Zooming, Panning (Wahl des Bildausschnitts im Bildspeicherbereich), Scrolling (smooth scroll) und Flächenfüllen unterstützt.

Interface-Steckerleisten stellen die Video-Signale (Analog-RGB, TTL-RGB und BAS sowie die Synchronsignale mit einstellbarer Polarität) zur Verfügung und erlauben den Anschluß eines Lichtgriffels (light pen). Ein DMA-Interface stellt die Signale zur Anknüpfung eines externen DMA-Bausteins zur Verfügung und ermöglicht damit schnellen Datentransfer. Die Baugruppe benötigt eine einzige +5V Versorgungsspannung.

Das Produkt wird durch umfangreiche Softwarepakete unterstützt werden. Dazu gehören BIOS-Treiber für CP/M-Graphics (GSX-80), Tektronix 4010/4014-Emulator und Graphiktreiber mit Sprachanpassungen für die Compiler FORTRAN-80, BASIC-80 (Microsoft), PASCAL/MT+ (Digital-Research) und Aztec C (Manx Software Systems). Das bekannte Textverarbeitungsprogramm WordStar (MicroPro) kann in Bezug auf übersichtliche Textdarstellung "wie auf dem Papier" an das Graphik-System angepaßt werden (z.B. echtes Hoch- und Tiefstellen, verschiedene Schrifttypen, farbige Textmarkierungen, Ganzseitenbildschirm usw.). Spezielle Applikationen und kundenspezifische Platinen sind auf Anfrage lieferbar.

1.1. Installation miroGDC für ITT-3030

Der ITT-3030 ist ein weitgehend auf Standard-Europakarten basierendes modular aufgebautes Mikrocomputersystem und läßt sich deshalb durch Einschub oder Austausch von Modulen erweitern. Die Karten sind durch den Systembus (Verdrahtungsfeld, motherboard) miteinander verbunden. Das Netzteil stellt ausreichende Reserven für Erweiterungen zur Verfügung, wobei ein eingebauter Lüfter die Kühlung der gesamten Elektronik sicherstellt.

Die Installation der miroGDC Farbgraphik-Europakarte ist ohne besondere Fachkenntnisse durchführbar.

1.1.1. Einbauhinweise

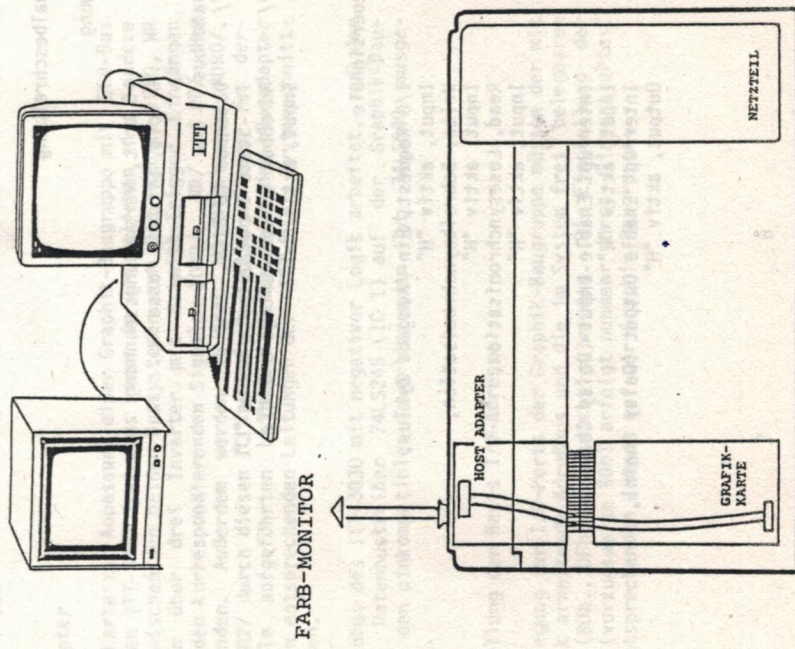
Nach der Beschreibung im "Bedienungshandbuch ITT-3030" (Kapitel 4: Installationsanleitung) wird zunächst (bei ausgeschaltetem Gerät) das Gehäuse durch Abziehen der "Oberschale" geöffnet. Beide im "Floppy-Haltebügel" (Position 3 auf Seite 18) eingesteckten Floppy-Laufwerke werden entfernt: Laufwerk aus der vorderen Nut der "Bodenwanne" ausrauben und vorsichtig nach vorne herausziehen; dabei möglichst die Platine mit den Floppy-Steckverbindungen festhalten (Anordnung der Laufwerke merken).

Zum Einbau der Adapterkarte muß der "Floppy-Haltebügel" ausgebaut werden: Massestecker am Netzteil (rechts) abziehen, Flachbandverbindung auf der rechten unteren Seite des "Floppy-Haltebügels" am "motherboard" lösen (seitliche Hebel am unteren Hebelflügel drücken), Verriegelungshebel unter der Metallschiene auf der linken Außenseite des "Floppy-Haltebügels" nach vorne bis zum linken Anschlag bringen, "Floppy-Haltebügel" leicht aus den Metallzapfen ziehen und nach links abziehen.

Die miroGDC Farbgraphik-Europakarte kann nun zusammen mit dem "miroGDC/ITT-3030 Busadapter" eingebaut werden. Dafür werden keinerlei Schraubverbindungen o.ä. benötigt. Als Einheit wird dieses neue Modul in der Ebene oberhalb der "Video/Keyboard-Interface" Karte installiert (Position 5 auf Seite 18).

Zunächst wird die Adapterkarte (mit der Beschriftung nach oben und der 64-poligen Busverbindung nach vorne) mit dem 10-poligen Monitorstecker in die vorher geöffnete Aussparung des "Erweiterungs-Slots" an der Gehäuserückwand eingeführt. Nach vorsichtiger Positionierung wird der nach unten zeigende 96-polige Busstecker unter entsprechendem Druck in das Gegenstück des "motherboards" eingedrückt, so daß die Platine auf den dazu vorgesehenen Führungen zum Liegen kommt. Nun kann die miroGDC Europakarte von vorne in die 64-polige Busverbindung eingesteckt werden; dabei ist darauf zu achten, daß die Karte richtig in den Führungen der Modulhalterung zum Liegen kommt.

Das beiliegende 10-polige Flachbandkabel wird nun mit dem einen Ende auf die 15-polige Stiftleiste J11 (äußere Position, ganz vorne) der miroGDC Europakarte und mit dem anderen Ende auf die 10-polige Stiftleiste der Adapterkarte gesteckt. Das Flachbandkabel muß dabei "gerade durch" verlaufen (ohne Drehung o.ä.). Damit ist die Installation der Farbgraphik auf dem ITT-3030 beendet. Alle vorher ausgebauten Teile werden in umgekehrter Reihenfolge wieder eingesetzt.



1.1.2. Inbetriebnahme

Es bleibt die Verbindung des mitgelieferten Interface-Kabels zwischen Farbmonitor und dem neu installierten Stecker im "Erweiterungs-Slot". Auch der Anschluß des Farbsichtgerätes an das 220V Netz sollte nicht vergessen werden.

Nach der Beschreibung im "Bedienungshandbuch ITT-3030" (Kapitel 3.3: Inbetriebnahme) wird das Gesamtsystem normal in Betrieb genommen und einige graphische Demonstrationsprogramme zum Testen aufgerufen; die Programme befinden sich auf der mitgelieferten Diskette. Dabei sollte das Einschalten des Farbmonitors nicht vergessen werden.

1.1.3. ITT-3030 Systembus

Die in diesem Kapitel zur Systembusanpassung gemachten Ausführungen sind im wesentlichen zu Servicezwecken gedacht. Die Busanpassung wird vollständig vom "microGDC/ITT-3030 Adapter" übernommen.

Die Farbgraphik-Baugruppe microGDC benötigt von der Systembusschnittstelle des ITT-3030 die Signale DAT0/...DAT7/ (Datenbus, aktiv "L"), ADRO/...ADR7/ (Adreßbus für I/O-Zugriffe, aktiv "L"), IORQ, WR und RD (Steuersignale, aktiv "H"). Für die "daisy chain interrupt logic" werden die Signale IEI und IEO lediglich auf der Baugruppe durchgeschleift.

1.1.5. Signalbeschreibung

Stromversorgung

+5V +5 Volt, Versorgungsspannung
0V 0 Volt, Ground, Masse

Adreß- und Datenbus

DAT0/...DAT7/ Datenbus (8 Bit),
Tri-State Input/Output, aktiv "L"
ADRO/...ADR7/ Adreßbus (niederwertige 8 Bit),
Input, aktiv "L"

Zugriffs-Steuersignale

IORQ I/O Request, Ein-/Ausgabe Zyklus,
Input, aktiv "H"
WR Write, Schreibsynchronisation,
Input, aktiv "H"
RD Read, Lesesynchronisation,
Input, aktiv "H"

Interrupt

IEI Interrupt Enable Input (Daisy Chain),
Input, aktiv "H"
IEO Interrupt Enable Output (Daisy Chain),
Output, aktiv "H"

Steckerbelegung

Bezeichnung	Pin
+5V	a1 & b1 & c1
0V	a2 & b2 & c2
DAT0/	a25
DAT1/	a26
DAT2/	a27
DAT3/	a28
DAT4/	a29
DAT5/	a30
DAT6/	a31
DAT7/	a32
ADRO/	a9
ADR1/	a10
ADR2/	a11
ADR3/	a12
ADR4/	a13
ADR5/	a14
ADR6/	a15
ADR7/	a16
IORQ	b22
WR	b20
RD	b17
IEI	b25
IEO	b26

1.1.3. Busadapter

Die Adapterkarte zur Anpassung einer Graphik-Baugruppe mit ECB-Bus Belegung an den ITT-3030 Systembus nimmt im wesentlichen eine andere Pinzuordnung zwischen den beiden Bussystemen vor. Die Signale IORQ, WR und RD werden über drei Inverter mit Schmitt-Trigger Eingängen (74LS14) mit den korrespondierenden Signalen IOR0/, WR/ und RD/ des ECB-Bus verbunden. Außerdem werden die drei Adreßleitungen in der-ADR1/ und ADR2/ durch diesen IC invertiert. Alle weiteren in der-Belegungstabelle aufgeführten Leitungen werden durch den Busadapter direkt mit den entsprechenden Leitungen der ITT-3030 Systemschnittstelle verbunden.

Da der Datenbus des ITT-3030 mit negativer Logik arbeitet, muß der bidirektionale Datenbustreiber 74LS245 (IC 1) auf der Graphik-Baugruppe durch den pinkompatiblen invertierenden Typ 74LS640 ausgetauscht werden.

1.1.6. Einstellung der Basis I/O-Adresse

Bei der Belegung der I/O-Ports der Graphik-Baugruppe müssen der mit negativer Logik arbeitende Adreßbus und die im System frei belegbaren I/O-Adressen (B0h...DFh) berücksichtigt werden. Die Einstellung der Basisadresse (vorzugsweise B0h) erfolgt nunmehr durch "invertiertes" Stecken der entsprechenden Jumper auf der Graphik-Baugruppe:

Basis I/O-Adresse (invertierter Adreßbus, Jumperfeld J3):

J3:1-2 = g/o für Adreßbit A7 = "1"/"0"
J3:3-4 = g/o für Adreßbit A6 = "1"/"0"
J3:5-6 = g/o für Adreßbit A5 = "1"/"0"
J3:7-8 = g/o für Adreßbit A4 = "1"/"0"
J3:9-10 = g/o für Adreßbit A3 = "1"/"0"

Steckbrücken für ITT-3030 Anpassung:

J3: 1-2=g, 5-6=g, 7-8=g; 3-4=0, 9-10=0
(Basisadresse = 80h; A6, A3 = "0"; A7, A5, A4 = "1")

Damit belegt die Graphik-Baugruppe microGDC im I/O-Adreßbereich des ITT-3030 die Portadressen 80h...87h. Die mitgelieferte Software bezieht sich auf diesen Adreßbereich.

Die Farbgrafik-Karte wird voreingestellt auf 80h geliefert.

2. Technische Daten

Leiterplatte:

Einfach-EuropafORMAT 100 x 160 mm nach DIN 41494, Teil 2,
Multilayer, galvanisch verzinkt, Lötstopplack

Bus-Stecker:

64-polige Steckerleiste nach DIN 41612, Teil 2,
Bauform "C" (Reihe a & c)

Busbelegung:

ECB-Bus (Standard-Version)

Interface-Stecker:

Video-Interface: 15-polige Stiftleiste
Kaskadierungs-Interface: 14-polige Stiftleiste
Lichtgriffel-Interface: 6-polige Stiftleiste
DMA-Interface: 2-polige Stiftleiste

Stromversorgung:

+5V, 5%; 1.9A typ.

Bus-Eingänge (Schmitt-Trigger Puffer, Datenbus):

V_{ih}(min) = 2.0V, V_{il}(max) = 0.8V
I_{ih}(max) = 0.02mA, I_{il}(max) = 0.2mA

Bus-Ausgänge (Tri-State Puffer, Datenbus):

V_{oh}(min) = 2.4V, V_{ol}(max) = 0.4V
I_{oh}(max) = 15mA, I_{ol}(max) = 24mA

Basisadresse (I/O):

A7, A6, A5, A4, A3 einstellbar durch Jumper, standard 80h

Adreßbereich (I/O):

Basisadresse + 0 ... Basisadresse + 7, standard: 80h...87h

Graphics Display Controller:

NEC uPD 7220 (= INTEL 82720);

Befehlssatz zum Zeichnen von Linien, Rechtecken, Punkten, Kreisen, Kreisbögen, Symbolen und gefüllten Flächen;
Pixeloperationen: invertieren, setzen, zurücksetzen und ersetzen;

Zooming variable; Scrolling horizontal und vertikal;

Videoformat frei programmierbar;

Pipeline-Architektur: 16 Byte Kommando/Parameter FIFO.

Zeichengeschwindigkeit (bei 20 MHz Pixelfrequenz):

ca. 800 ns je Pixel (Flashless Mode: ca. 3- bis 5-fach),
Geschwindigkeit unabhängig von der gewählten Farbe.

Bildspeicher:

128 kByte DRAM (16 x 64 kBit DRAMs), standard

512 kByte DRAM (16 x 256 kBit DRAMs), optional

Auflösung (bei 128 kByte DRAM, standard):

P4: max. 262144 Bildpunkte bei 4 Bit/Pixel (z.B. 512 x 512)

P2: max. 524288 Bildpunkte bei 2 Bit/Pixel (z.B. 1024 x 512)

P1: max. 1048576 Bildpunkte bei 1 Bit/Pixel (z.B. 1024 x 1024)

Auflösung (bei 512 kByte DRAM, optional):

P4: max. 1048576 Bildpunkte bei 4 Bit/Pixel (z.B. 1024 x 1024)

P2: max. 2097152 Bildpunkte bei 2 Bit/Pixel (z.B. 2048 x 1024)

P1: max. 4194304 Bildpunkte bei 1 Bit/Pixel (z.B. 2048 x 2048)

Pixelfrequenz:

P4: max. 20 MHz bei 4 Bit/Pixel (16 Farben)

P2: max. 40 MHz bei 2 Bit/Pixel (4 Farben)

P1: max. 70 MHz bei 1 Bit/Pixel (1 Farbe)

Video Look-Up Table (bei 4 Bit/Pixel):

16 x 12 Bit RAM,

16 aus 4096 möglichen Farben selektierbar,

16 Intensitäten je RGB-Ausgang programmierbar.

Blinkfunktion:

Blinkfrequenzen 0.8 Hz oder 1.6 Hz (typ.) selektierbar,

Blinken zwischen beliebigen Farben.

Video-Interface (15-polige Stiftleiste):

RGB analog: 1 V_{ss} an 75 Ohm, CSync einschleifbar in G

RGB TTL: TTL Signalpegel, aktiv "H"

BAS: 1 V_{ss} an 75 Ohm, CSync einschleifbar

HSync: TTL Signalpegel, Polarität selektierbar

VSyn: TTL Signalpegel, Polarität selektierbar

CSync: TTL Signalpegel, aktiv "H"

BLANK: TTL Signalpegel, aktiv "H"

Lichtgriffel-Interface (6-polige Stiftleiste):
 LPTrig: Trigger, TTL-Eingang (PP/OC), aktiv "H"
 GND, +5V: Stromversorgung für Signalaufbereitung

DMA-Interface (2-polige Stiftleiste):
 dmaDRQ/: Data Request, TTL-Eingang (PP/OC), aktiv "L"
 dmaRDY/: Ready, TTL-Ausgang, aktiv "L"

Kaskadierungs-Interface (14-polige Stiftleiste):
 Signale für die Kaskadierung mehrerer Graphik-Baugruppen
 Für den ITT 3030 wird standardmäßig die Version P4 geliefert.

3. Funktionsbeschreibung

3.1. Graphikprozessor und graphische Kommandos

Der "Graphic Display Controller" uPD 7220 GDC ist das zentrale Element der Graphik-Baugruppe. Er verwaltet den Bildschirmspeicher, generiert die erforderlichen Steuersignale (horizontale und vertikale Synchronisation, Austastsignal) und stellt eine intelligente Schnittstelle für den Systemprozessor zur Verfügung, die die Programmierung der komplexen graphischen Funktionen erlaubt.

Ein integrierter Zeichenprozessor übernimmt die Berechnung und Darstellung der einzelnen Bildpunkte beim Zeichnen von Linien, Rechtecken, Kreisbögen und beliebigen graphischen Symbolen. Nach dem Setzen der Parameter und dem darauffolgenden Startkommando ist kein weiteres Eingreifen des Systemprozessors notwendig. Graphische Figuren werden im Bildspeicher Punkt für Punkt aufgebaut. Dabei werden 16-Bit "read-modify-write" (RMW) Zyklen durchgeführt, die diese Bildpunkte wahlweise setzen (set), zurücksetzen (reset) oder invertieren (complement). Beliebige Linientypen (gepunktet, gestrichelt, durchgezogen usw.) sind ebenfalls frei programmierbar.

Hoher Datendurchsatz wird durch eine integrierte "Pipeline"-Architektur erreicht: Ein im Graphikprozessor integrierter 16 Byte breiter FIFO (first in - first out) nimmt Kommandos und Parameter vom Systemprozessor auf, die dann asynchron verarbeitet werden können.

Dem Anwender steht ein Befehlssatz von 20 Kommandos zur Verfügung, der in fünf Gruppen aufgeteilt werden kann:

Video Control (Initialisierung):

- RESET (Reset): Zurücksetzen des GDCs in den inaktiven Zustand.
- SYNC (Sync Format Specify): Festlegen des Bildschirmformats und der Synchronisationssignale.
- VSYNC (Vertical Sync Mode): Festlegen der Synchronisation für Master- oder Slave-Betriebsart.
- CCHAR (Cursor & Character Characteristics): Festlegen der Cursordarstellung und der Zeichenhöhe.

Display Control (Bildschirmsteuerung):

- START (Start Display & End Idle Mode): Beenden des inaktiven Zustands und der Dunkelastung des Bildes.

- BCTRL (Display Blanking Control): Steuern der Dunkelastung des Bildes.
- ZOOM (Zoom Factors Specify): Festlegen des Vergrößerungsfaktors für das Zeichnen graphischer Symbole.

- CURS (Cursor Position Specify): Positionieren des Cursors im Bildspeicher.
- PRAM (Parameter RAM Load): Definieren der Startadressen und Längen der Bildspeicherbereiche und/oder Festlegen des Bitmusters für graphische Symbole.
- PITCH (Pitch Specification): Festlegen der Bildspeicherbreite in horizontaler Richtung.

Drawing Control (Bildgeneration):

- WDAT (Write Data into Display Memory): Schreiben von Daten in den Bildspeicher.
- MASK (Mask Register Load): Setzen des Maskenregisters.
- FIGS (Figure Drawing Parameters Specify): Festlegen der Parameter für den Zeichenprozessor.
- FIGD (Figure Draw Start): Zeichnen der durch FIGS spezifizierten Graphik-Primitiven.
- GCHRD (Graphics Character Draw and Area Filling Start): Zeichnen des graphischen Symbols in den Bildspeicher.

Data Read (Datentransfer):

- RDAT (Read Data from Display Memory): Lesen von Daten aus dem Bildspeicher.
- CURD (Cursor Address Read): Lesen der Cursorposition.
- LPRD (Light Pen Address Read): Lesen der Lichtgriffelposition.

BDMA Control (DMA Kommandos):

- DMAR (DMA Read Request): Anfordern einer DMA Leseoperation aus dem Bildspeicher.
- DMAW (DMA Write Request): Anfordern einer DMA Schreiboperation in den Bildspeicher.

Eine detaillierte Beschreibung des Befehlssatzes kann dem Kapitel "Programmierung" bzw. den im Literaturverzeichnis angegebenen Schriften entnommen werden.

3.2. Zeichengeschwindigkeit

Beim Zeichnen von Linien, Kreisen, Kreisbögen, Rechtecken und beliebigen graphischen Symbolen wird eine Zeichengeschwindigkeit von ca. 800 ns je Pixel (Flash Mode) erreicht. Soll die aktuelle Bildarstellung nicht durch Flackereffekte beim Beschreiben des Bildspeichers gestört werden (was i.A. zu empfehlen ist), kann nur während der Auslastungen auf dem Bildspeicher zugegriffen werden (Flashless Mode). Dies verringert die Zeichengeschwindigkeit um den Faktor 3 bis 5. Die Angaben gelten für eine Pixelfrequenz von 20 MHz (Quarztakt der mikroGDC-P4). Bei anderen Frequenzen verändert sich die Zeichengeschwindigkeit im entsprechenden Verhältnis.

Aufgrund des gewählten Designs der microGDC-Baugruppe ist die Zeichengeschwindigkeit unabhängig von der gewählten Farbe, d.h. das Geschwindigkeit wird nicht durch die Anzahl der zu beschreibenden Bildspeicherebenen (z.B. bei der Mischfarbe weiß) beeinflusst, da alle Bildebenen (planes) durch zusätzliche Hardware gleichzeitig (parallel) und nicht nacheinander (sequentiell) modifiziert werden können.

3.3. Bildspeicher

Der Bildspeicher besteht aus 16 64K Bit DRAM Speicherbausteinen, entsprechend einem Schreib-/Lesespeicherbereich von 128K Bytes oder 1048576 Bits. Je nach Anforderung kann der Speicherbereich in ein, zwei oder vier Bildspeicherebenen aufgeteilt werden, was der gleichzeitigen Darstellung von 1, 4 oder 16 Farben oder Graustufen entspricht. Dies erlaubt z.B. bei 4 Bits/Bildpunkt die gleichzeitige Darstellung von bis zu 16 verschiedenen Farben oder Graustufen bei einer Auflösung bis zu 512 x 512 Bildpunkten (horizontal x vertikal). Durch Jumper kann die Auflösung auf 512 x 1024 (bei 2 Bits/Bildpunkt) oder 1024 x 1024 (bei 1 Bit/Bildpunkt) erweitert werden. Wegen des frei programmierbaren Videoformats (horizontale Pixel und vertikale Zeilen) ist das Verhältnis horizontal zu vertikal nur durch die zur Verfügung stehende Bildspeichergröße begrenzt.

Die Karte ist für den Einsatz von 256K Bit DRAMs vorbereitet. Durch Ersetzen der 64K Bit DRAMs durch 256K Bit DRAMs ergibt sich ein nutzbarer Speicherbereich von 512K Bytes, womit eine Auflösung von 1024 x 1024 Bildpunkten bei 4 Bits/Bildpunkt (entsprechend 16-gleichzeitig darstellbaren Farben) erreicht werden kann.

3.4. Video Look-Up Table

Auf der Baugruppe befindet sich eine Farb-Mischtable (Video Look-Up Table), die die Auswahl von 16 beliebigen Farben bzw. Graustufen aus 4096 möglichen Farben bzw. Graustufen bei Verwendung eines geeigneten Monitors (Analog-RGB bzw. BAS) erlaubt. Sie ist über den Systemprozessor als 16 x 12 Bit RAM ansprechbar und kann jederzeit neu programmiert werden. Eine Farbinformation wird durch 12 Bit (4096 Kombinationen) programmiert, wobei jeweils 4 Bit (16 Intensitäten) den Primärfarben rot, grün und blau zugeordnet sind.

Damit ergeben sich umfangreiche und effektvolle zusätzliche Darstellungsmöglichkeiten wie die isolierte Darstellung der einzelnen Bildspeicherebenen in verschiedenen Farben (plane isolation), bewegte Graphik (animation), variable Vorder-/Hintergrund Priorität (prioritization), logische und arithmetische Verknüpfungsfunktionen verschiedener Bildspeicherebenen sowie zusätzliche Unterstützung der Blinkfunktion.

Alle 16 gleichzeitig darstellbaren Farben - einschließlich der aktuellen Hintergrundfarbe - sind ohne Veränderung des Bildspeicherinhalts beliebig umdefinierbar. Ebenso ist der Aufbau von Graphiken im unsichtbaren Hintergrund mit anschließender Einblendung in das bestehende Bild möglich, wobei der dazugehörige Farbindex zunächst auf schwarz und dann auf die gewünschte Farbe gesetzt wird.

3.5. Blinkfunktion

Ein auf der Karte implementierter Blinkgenerator gestattet es, beliebige Bereiche auf dem Graphikbildschirm zwischen beliebigen Farben blinken zu lassen, wobei schwarz ebenfalls als Farbe definiert werden kann. Die Farben werden durch das Laden der "Video Look-Up Table" festgelegt.

Die Blinkfrequenz wird auf der Baugruppe durch Teilung der aktuellen Bildwechselfrequenz (meist 50 Hz oder 60 Hz) gewonnen. Durch einen Jumper sind zwei verschiedene Blinkfrequenzen selektierbar (wahlweise 0.8 Hz oder 1.6 Hz bei 50 Hz Bildwechselfrequenz), sie kann jedoch auch extern erzeugt werden (z.B. durch entsprechende Programmierung eines Zeitgeberbausteins, wobei auch eine Variation der Pulsbreite möglich ist).

3.6. Video Interface

Alle Video- und Synchronisationssignale stehen auf einer 15-poligen Steckerleiste zur Verfügung. Durch die Organisation der Steckerleiste (3-reihig mit je 5 Pins) ist nur eine 10-polige Buchsenleiste (2-reihig) als Verbindungselement erforderlich, die entweder rechts- oder linksbündig gesteckt wird, je nachdem, ob es sich um einen analogen oder TTL-kompatiblen Monitor handelt. Beim Anschluß von Flachbandkabel sind die hochfrequenten Signalleitungen durch Massebahnen entkoppelt.

Als Videosignale können wahlweise Analog-RGB, TTL-RGB oder BAS-Signale generiert werden. Für analoge RGB-Farbmotoren stehen die Signale rot, grün und blau mit einem Signalhub von 1 Vss an 75 Ohm zur Verfügung, wobei das CSync-Signal durch eine Steckbrücke in grün einschleifbar ist. Analoges Schwarz/Weiß-Motoren steht das BAS-Signal mit dem gleichen Signalhub zur Verfügung. Auch hier ist das CSync-Signal einschleifbar. Für digitale RGB-Farbmotoren mit TTL-kompatiblen Eingängen werden die Signale rot, grün und blau (aktiv "H") erzeugt. Weisen diese Motoren zusätzlich einen Eingang für halbe Intensität (half intensity) auf, kann auch dieser verschaltet werden, womit statt 8 (= 3 Bit) nunmehr 16 (= 4 Bit) verschiedene Farben ausgewählt werden können.

Alle Steuersignale stehen als TTL-kompatible Signale zur Verfügung. Die Signale für horizontale und vertikale Synchronisation (HSync und VSync) sind getrennt verfügbar, wobei die Polarität (aktiv "H" oder aktiv "L") getrennt durch Steckbrücken selektierbar ist. Das verknüpfte Synchronisationssignal (CSync, aktiv "H") sowie das Bildaußersignal (Blank, aktiv "H") sind ebenfalls auf der Steckerleiste herausgeführt.

3.7. Lichtgriffel Interface

Die Graphik-Baugruppe ist für den Anschluß eines Lichtgriffels (light pen) vorbereitet. Der auf der Pfostensteckverbindung herausgeführte Anschluß erfordert ein TTL-kompatibles Eingangssignal. Die 6-polige Steckerleiste stellt ferner die Stromversorgung (+5V, GND) für die externe Lichtgriffel-Elektronik zur Verfügung.

Die Position des Lichtgriffels auf dem Bildschirm (LAD, Light pen address) kann über das GDC-Kommando LPRD ausgelesen werden, wenn eine steigende Flanke an der gleichen Position bei zwei aufeinanderfolgenden Bilddurchläufen erkannt wird. Das "Light Pen Detect" Flag des "GDC Status Registers" zeigt dabei an, ob eine gültige Positionsadresse bereitsteht und ausgelesen werden kann. Das Flag wird nach dem Auslesen automatisch zurückgesetzt. Die erreichbare Auflösung beträgt ein Wort (Bereich von 16 Bildpunkten) horizontal und eine Zeile vertikal.

Bei speziellen Applikationen mag es sinnvoll sein, das Lichtgriffel-Trigger-Signal zur Auslösung eines Interrupts heranzuziehen. In diesem Fall muß das Signal zusätzlich an einen im System vorhandenen interruptfähigen Peripheriebaustein (z.B. Z80-P10, Z80-CTC, Z80-STI) geführt werden, dessen Interrupt-Service-Routine zur Auswertung der aktuellen Lichtgriffel-Position führt.

3.8. Systembus Interface

Die Graphik-Baugruppe arbeitet zum Systembus als I/O-Karte. Sie belegt insgesamt 8 Adressen innerhalb des I/O-Adressbereiches, wobei die Basisadresse durch Jumper frei wählbar ist.

Die Karte verwendet in der Standardversion von den Anschlüssen der 64-poligen ECB-Bus-Steckverbindung den Datenbus D0...D7, den Adreßbus A0...A7 (niederwertige 8-Bit) sowie die Steuersignale IORQ/, RD/ und WR/. Die einzig erforderliche Stromversorgung von +5V wird ebenfalls der Bus-Steckverbindung entnommen.

3.9. DMA Interface

Eine in unmittelbarer Nähe des Bussteckers angeordnete 2-polige Stiftleiste stellt die für DMA-transfers (direct memory access) benötigten beiden DMA-Quittungssignale (dmaDRQ/ und dmaRDY/), beide aktiv "L" zur Verfügung. Beide Signale sind voll gepuffert; zusätzliche Hardware erleichtert die Anpassung an die Zeitanforderungen des GDCs. Das DMA-Interface erlaubt auch die Bedienung des GDCs durch einen Z80-DMA zum schnellen Auslesen oder Einschreiben von Daten aus oder in den Bildspeicher.

4. Inbetriebnahme

Im Normalfall beschränken sich die Maßnahmen zur Inbetriebnahme bei mitgelieferter Software (z.B. CP/M Graphics) und mitgeliefertem Monitor auf folgende Schritte:

- Überprüfung des I/O-Adressbereichs des verwendeten Rechners auf ECB-Bus Basis hinsichtlich des freien Bereichs B0h...B7h,
- Sicherstellung der Stromversorgung durch das Netzteil,
- Überprüfung der korrekten Steckbrückenbelegung für die Polarität der Synchronsignale,
- Anschluß des Video-Kabels an den Monitor und das Video-Interface der Graphik-Karte,
- Einstecken der Graphik-Karte in einen Bussteckplatz,
- Einschalten der Stromversorgung und des Monitors,
- Starten eines mitgelieferten Demonstrationsprogramms.

4.1. Auswahl des Monitors

Bei der Auswahl eines Monitors spielen die Eigenschaften Wiederholfrequenz, Kontrast-Verhältnis, Flimmerfreiheit, Auflösung und Bandbreite eine wichtige Rolle. Bei Farbmonitoren sind zusätzlich Konvergenz und Farbwiedergabe zu berücksichtigen. Das Kontrastverhältnis, d.h. das Verhältnis zwischen einem hellerleuchteten Symbol und dem Hintergrund, ist stark von den Umgebungsverhältnissen wie direkte oder indirekte Lichteinstrahlung abhängig. Der Flimmereffekt ist im wesentlichen von der Bildwiederholfrequenz abhängig; ab etwa 60 Hz ist er nicht mehr wahrnehmbar. Flimmerfreiheit kann außerdem durch lang nachleuchtende Phosphore und niedrige Leuchtdichten beeinflusst werden. Eine gute Farbwiedergabe sollte den Einsatz des Monitors über den ganzen Kontrast- und Helligkeitsbereich ohne wahrnehmbare Farbverfälschung erlauben (Weißwert Stabilität).

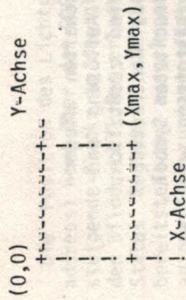
Die auf dem Markt erhältlichen Monitore können in Bezug auf die Zeilenfrequenz grob in drei Gruppen eingeteilt werden: 13...18 kHz, 19...23 kHz und 24...35 kHz. Die zulässigen Vertikalfrequenzen liegen dabei meist im breiten Bereich von 40...80 Hz oder im engeren Bereich von 50...60 Hz. Geht man von einer festen Zeilenfrequenz aus, muß bei erhöhter Bildfrequenz (Flimmerfreiheit) die Zeilenzahl erniedrigt werden und umgekehrt. Erweiterte Anforderungen hinsichtlich Auflösung und Flimmerfreiheit erzwingen Bild- und Zeilenwiederholfrequenzen, die nicht mehr den von der Fernsehnorm (625 Zeilen bei 50 Hz) vorgegebenen Frequenzen entsprechen.

Die Impulslängen für die Austast- (blanking) und Synchronimpulse (horizontal und vertikal) sind von den Daten des verwendeten Monitors abhängig. Die horizontale Austastzeit liegt meist im Bereich 12...6us, die vertikale im Bereich 1300...6000us. Die Zeit für die Rückführung des Strahls (retrace time) liegt i.A. im Bereich 8...4us und ist immer kleiner als die horizontale Austastzeit.

4.2. Bildschirmformat

Bei der Arbeit mit der Farbgraphik-Baugruppe kann man sich den Bildschirm als ein Fenster vorstellen, durch das man den aktuellen Inhalt des vom GDC verwalteten Bildspeichers sieht. Den Bildspeicher selbst denkt man sich dabei als ein "bemaltes" Blatt Papier, das beliebig hinter diesem Fenster verschoben werden kann (Ausschnittsdarstellung). Mit Hilfe der microGDC-Karte hat der Anwender die Möglichkeit, die Größe und Lage sowohl des Fensters als auch des Papierblattes zu bestimmen. Die Möglichkeiten und Einschränkungen bei der Festlegung des Videoformats sollen im folgenden beschrieben werden.

Auf dem Bildschirm wird der vierte Quadrant eines kartesischen Koordinatensystems dargestellt, d.h. die linke obere Ecke des Bildschirms entspricht der Koordinate 0,0. Das Bildschirmformat wird definiert durch die Längen der X- und Y-Achsen, die in Bildpunkten (pixel) gemessen werden und die Auflösung bestimmen.



Das gewünschte Videoformat (Xmax und Ymax) ist unter Berücksichtigung der weiter unten gegebenen Einschränkungen frei programmierbar:

- AW: Zahl der aktiven Worte innerhalb einer Bildzeile (active display words per line),
- AL: Zahl der aktiven Zeilen pro Bild (active display lines per video field).

Die Anpassung an das Zeitverhalten verschiedener Monitore wird durch die Programmierbarkeit der folgenden Parameter ermöglicht:

- HS: horizontale Synchronimpulsbreite (horizontal sync width),
- HFP: horizontale vorderen Schwarzscher (horizontal front porch width),
- HBP: horizontale hinteren Schwarzscher (horizontal back porch width),
- VS: vertikale Synchronimpulsbreite (vertical sync width),
- VFP: vertikale vorderen Schwarzscher (vertical front porch width),
- VBP: vertikale hinteren Schwarzscher (vertical back porch width),
- I: Zeilensprung oder kein Zeilensprung (interlaced or non-interlaced).

Die freie Programmierbarkeit des Videoformats wird durch drei Punkte eingeschränkt:

- Maximale Pixelfrequenz der miroGDC Graphik-Karte: In Abhängigkeit von der Frequenz des eingesetzten Quarzoszillators, die maximal
 - 20 MHz für miroGDC-P4,
 - 40 MHz für miroGDC-P2,
 - 70 MHz für miroGDC-P1
- beträgt, ergeben sich minimale Pixelbreiten von
 - 50 ns für miroGDC-P4,
 - 25 ns für miroGDC-P2,
 - 14,3 ns für miroGDC-P1.

Diese Zeiten sind durch die Zugriffszeiten zum Bildspeicher und die Video-Schieberegister begrenzt. Die horizontale Auflösung wird nur dann durch die Hardware der Graphik-Karte begrenzt, wenn der gewünschte Monitor kleinere Pixelbreiten als die oben angegeben auflösen kann. Die Bandbreite der z.Zt. auf dem Markt verfügbaren Monitore schränken die Verwendbarkeit der miroGDC-Karte jedoch i.A. nicht ein.

- Größe des Bildspeichers:

Die Anzahl der insgesamt darstellbaren Bildpunkte (pixel) ist begrenzt durch die Größe des Bildspeichers und die Anzahl der Bildschichtebenen (planes). Angaben hierzu sind in den technischen Daten zu finden. Als Beispiel kann das Format 608 x 430 mit der Version miroGDC-P4 bei 4 Bildschichtebenen (entsprechend 4 Bit/pixel und 16 gleichzeitig darstellbaren Farben) dargestellt werden, da 261440 Bildpunkte der in dieser Version maximal verfügbaren 262144 genutzt werden. Diese Auflösung empfiehlt sich für den SANYO-Farbmonitor CDM-1480 RX.

- Daten des einzusetzenden Monitors:

In den meisten Fällen wird das darstellbare Bildschirmformat durch die Spezifikationen des Monitors eingeschränkt, wenn dessen Preis in einem annehmbaren Rahmen liegen soll. Die wichtigsten Merkmale sind die Bandbreite, die horizontale Zeilenfrequenz und die vertikale Bildfrequenz.

4.3. Belegung der Steckbrücken

4.3.1. Allgemeines

Durch Programmierung der auf der Baugruppe befindlichen Jumperfelder lassen sich die Eigenschaften speziellen Anforderungen anpassen. Dazu werden entweder Steckbrücken entfernt, neu gesetzt oder Wire-Wrap-Verbindungen gezogen. Die folgende Übersicht zeigt die Lage der im folgenden besprochenen Jumperfelder auf der Baugruppe. Bei Unklarheiten sollte der ausführliche Bestückungsplan im Anhang herangezogen werden. Die Belegung der Interface-Stiftleisten "zur Außenwelt" ist in gesonderten Kapiteln beschrieben.

Bezogen auf die hier gegebenen Lage der Baugruppe befindet sich pin 1 jedes Jumperfeldes in der oberen linken Ecke desselben. Die weiter unten dargestellten Jumperfelder sind also als Vergrößerungen der im Lageplan nur angedeuteten Positionen zu verstehen.

J5	J9	J10
J7	J13	
J6		
J8		
J3		
J4		
J1		
J2		
J11		
J12		

Im folgenden wird durch "g" eine geschlossene bzw. gebückte-Steckbrücke, durch "o" eine offene Steckbrücke und durch beliebig gesteckte Steckbrücke bezeichnet. So bedeutet z.B. die Angabe "J3:1-2=g", daß die Pins 1 und 2 des Jumperfeldes J3 gebrückt werden müssen.

4.3.2. Basis I/O-Adresse

Jede microGDC Graphik-Karte belegt im I/O-Adressbereich des Systemprozessors 8 Adressen, wobei die Basisadresse durch Steckbrücken in 8-er Schritten frei einstellbar ist. Mögliche Basisadressen sind damit 00h, 08h, 10h, ..., F8h. Die Standardeinstellung ist 80h, womit sich ein belegter I/O-Adressbereich von 80h...B7h ergibt.

Verdrahtung des Jumperfeldes J3:

J3:1-2 = g/o für Adreßbit A7 = "0"/"1"
 J3:3-4 = g/o für Adreßbit A6 = "0"/"1"
 J3:5-6 = g/o für Adreßbit A5 = "0"/"1"
 J3:7-8 = g/o für Adreßbit A4 = "0"/"1"
 J3:9-10 = g/o für Adreßbit A3 = "0"/"1"

Standardeinstellung:

J3:1-2=g, 3-4=o, 7-8=g, 9-10=o; 5-6=g
 (Basisadresse = 80h; A6, A3 = "0"; A7, A5, A4 = "1")

J3=X	1	0	2	0	=	A7
	!	!	!	!		
	3	0	4	0	=	A6
	!	!	!	!		
	5	0	6	0	=	A5
	!	!	!	!		
	7	0	8	0	=	A4
	!	!	!	!		
	9	0	10	0	=	A3
	+	+	+	+		

4.3.3. Bildspeicherebenen

Die Anzahl der Bildspeicherebenen bestimmt die Zahl der gleichzeitig darstellbaren Farben bzw. Graustufen und damit auch die Anzahl der pro Bildpunkt gleichzeitig aus dem Bildspeicher auszulsenden Bits. Die Karte ist konfigurierbar für die Bittiefen 4 Bit/Pixel (microGDC-P4), 2 Bit/Pixel (microGDC-P2) oder 1 Bit/Pixel (microGDC-P1), was der gleichzeitigen Darstellung von 16 Farben, 4 Farben oder 1 Farbe entspricht. Diese Einstellung bestimmt ebenfalls das maximale Bildschirmformat sowie die maximale Pixelfrequenz (vgl. technische Daten).

Die Jumperfelder J5 und J7 dienen zur Auswahl diverser Signale zur Zeitblaufsteuerung. Wegen z.T. überkreuzender Verbindungen sollte die Verdrahtung in Wire-Wrap Technik ausgeführt werden. Die Bezeichnung "J7:2-J5:1" erfordert z.B. eine Verbindung von Pin 2 des Jumpers J7 nach Pin 1 des Jumpers J5.

Verdrahtung der Wrapfelder J5/J7 und des Jumperfeldes J8 für die Version microGDC-P4 (4 Bit/Pixel):

J5:1-3=g, 5-6=g, 7-8=g
 J7:2-5=g, 3-6=g; J7:2-J5:1=g
 J8:1-2=g, 5-6=g, 8-9=g, 10-11=g

Verdrahtung der Wrapfelder J5/J7 und des Jumperfeldes J8 für die Version microGDC-P2 (2 Bit/Pixel):

J5:3-8=g, 4-5=g, 6-7=g
 J7:2-6=g, 4-5=g; J7:4-J5:1=g
 (mit VLT bei 36...40 MHz: J7:3-6=g statt J7:2-6=g)
 J8:2-3=g, 5-6=g, 8-9=g, 10-11=g

Verdrahtung der Wrapfelder J5/J7 und des Jumperfeldes J8 für die Version microGDC-P1 (1 Bit/Pixel):

J5:2-5=g, 3-6=g, 4-7=g
 J7:2-6=g, 4-5=g; J7:1-J5:1=g
 J8:2-3=g, 4-5=g, 7-8=g, 11-12=g

J5=X	1	0	2	0	J7=X	1	0	2	0	3	0
	!	!	!	!		!	!	!	!	!	!
	3	0	4	0		4	0	5	0	6	0
	!	!	!	!		!	!	!	!	!	!
	5	0	6	0		7	0	8	0	9	0
	!	!	!	!		!	!	!	!	!	!
	7	0	8	0		10	0	11	0	12	0
	+	+	+	+		+	+	+	+	+	+

Die Jumperfelder J9 und J10 dienen der Selektion der Bildspeicherebenen, die im weiteren durch die Video Look-Up Table verarbeitet werden. Ferner bieten sie die Möglichkeiten zur Kaskadierung mehrerer Baugruppen.

Zusätzlich müssen die vier 20-poligen Schieberegister 74x299 (IC18, IC19, IC20, IC21) in Abhängigkeit von der gewünschten Version in bestimmte Positionen gesteckt werden (versetzte Steckplätze a oder b).

Verdrahtung der Jumperfelder J9 und J10 und Position der, Schieberegister für die Version microGDC-P4 (4 Bit/Pixel):

Schieberegister 74x299 in Position a (außen)

Verdrahtung der Jumperfelder J9 und J10 und Position der Schieberegister für die Version microGDC-P2 (2 Bit/Pixel, ohne Kaskadierung):

J9:2-4=g, 6-8=g, J10:1-2=g, 5-6=g

Schieberegister 74x299 in Position b (innen)

Verdrahtung der Jumperfelder J9 und J10 und Position der Schieberegister für die Version microGDC-P1 (1 Bit/Pixel, ohne Kaskadierung):

J9=0; J10=0

Schieberegister 74x299 in Position b (innen)

J9=X-----+	J10=X-----+
1 0 2 0	1 0 2 0
! ! ! !	! ! ! !
3 0 4 0	3 0 4 0
! ! ! !	! ! ! !
5 0 6 0	5 0 6 0
! ! ! !	! ! ! !
7 0 8 0	7 0 8 0
! ! ! !	! ! ! !
9 0 10 0	9 0 10 0
! ! ! !	! ! ! !
11 0 12 0	11 0 12 0
! ! ! !	! ! ! !
13 0 14 0	13 0 14 0
! ! ! !	! ! ! !

4.3.4. Bildspeicherkapazität

Die Standardversion ist mit 16 Stück 64 kBit DRAMs bestückt, was einer Bildspeicherkapazität von 128 kByte entspricht. Zur Vergrößerung des Bildspeichers um den Faktor vier (512 kByte) kann die Karte optional mit Spezifikations-kompatiblen 256 kBit DRAMs bestückt werden. Dazu müssen die Pinreihen 1-2-3 und 4-5-6 des Jumperfeldes J4 entsprechend belegt werden.

Verdrahtung des Jumperfeldes J4:

J4:1-2=g, 4-5=g für 64 kBit DRAMs (standard)
J4:2-3=g, 5-6=g für 256 kBit DRAMs (optional)

J4=X-----+	
1 0 2 0 3 0	=
! ! ! ! ! !	DRAM Pin 1
4 0 5 0 6 0	=
! ! ! ! ! !	DRAM A9/A16
7 0 8 0 9 0	=
! ! ! ! ! !	nicht verändern !

4.3.5. Video Interface

Am Video-Interface stehen sowohl TTL-kompatible auch analoge Signale (z.B. analog-RGB) zur Verfügung. Das Jumperfeld J13 muß entsprechend den gewünschten Signalen verdrahtet werden.

Verdrahtung des Jumperfeldes J13:

J13:1-2=g, 3-4=g, 5-6=g, 7-8=g für analog-Video (standard)

J13:1-2=0, 3-4=0, 5-6=0, 7-8=0 für TTL-Video

J13=X-----+
1 0 2 0 3 0 4 0 5 0 6 0 7 0 8 0
! ! ! ! ! ! ! ! ! ! ! ! ! ! ! !

4.3.6. Polarität der Synchronsignale

Die Signale für horizontale und vertikale Synchronisation (HSync und VSync) sind als TTL-kompatible Signale getrennt verfügbar, wobei die Polarität (aktiv "H" oder aktiv "L") getrennt durch Steckbrücken selektierbar ist.

Verdrahtung des Jumperfeldes J6:

J6:1-2=g/o für HSync aktiv "H"/"L" (standard "H")

J6:3-4=g/o für VSync aktiv "H"/"L" (standard "H")

Das verknüpfte Synchronisationssignal (CSync) ist durch eine Steckbrücke in grün einschleifbar. Dazu müssen sowohl HSync als auch VSync aktiv "L" selektiert sein.

Verdrahtung der Jumperfelder J6 und J9:

J9:11-12=g; J6:1-2=0, 3-4=0 für CSync in analog-grün

J9:11-12=0 für CSync nicht in analog-grün (standard)

Soll das verknüpfte Synchronisationssignal (CSync) als TTL-kompatible Ausgangssignal verwendet werden (grundsätzlich aktiv "H"), müssen sowohl HSync als auch VSync aktiv "H" selektiert sein.

Verdrahtung des Jumperfeldes J6:

J6:1-2=g, 3-4=g für TTL-kompatibles CSync-Signal

J6=X-----+	J9=X-----+
1 0 2 0	1 0 2 0
! ! ! !	! ! ! !
3 0 4 0	3 0 4 0
! ! ! !	! ! ! !
5 0 6 0	5 0 6 0
! ! ! !	! ! ! !
7 0 8 0	7 0 8 0
! ! ! !	! ! ! !
9 0 10 0	9 0 10 0
! ! ! !	! ! ! !
11 0 12 0	11 0 12 0
! ! ! !	! ! ! !

CSync in grün

4.3.7. Blinkfrequenz

Unabhängig von der durch Software steuerbaren Freigabe oder Sperrung der Blinkfunktion können zwei verschiedene Blinkfrequenzen durch Steckbrücken selektiert werden. Die angegebenen Werte gelten für 50 Hz Bildfrequenz.

Verdrahtung des Jumperfeldes J4:
J4:7-8=g für Blinkfrequenz 1.6 Hz (standard)
J4:8-9=g für Blinkfrequenz 0.8 Hz

```
J4=X-----+
1 0 2 0 3 0 == nicht verändern !
! ! !
4 0 5 0 6 0 == nicht verändern !
! ! !
7 0 8 0 9 0 == Blinkfrequenz
+-----+
```

4.4. Systembus Interface

Die Graphik-Baugruppe arbeitet zum Systembus als I/O-Karte. Sie belegt insgesamt 8 Adressen innerhalb des I/O-Adressbereiches, wobei die Basisadresse durch Jumper frei wählbar ist. Die Adreßleitungen A0...A2 dienen also zur Selektierung der karteninternen I/O-Ports; die Leitungen A3...A7 bestimmen die Basis I/O-Adresse der gesamten Graphik-Karte.

Die Karte verwendet von den Anschlüssen der 64-poligen ECB-Bus-Steckverbindung den Datenbus D0...D7, den Adreßbus A0...A7 (niedrigwertige 8-Bit), die Steuersignale IORQ/, RD/ und WR/ sowie die Stromversorgungsleitungen +5V und GND. Die Signale IEI und IEO der "Interrupt Daisy-Chain" werden lediglich auf der Karte durchgeschleift. Da sich auf dem ECB-Bus keine einheitliche Beschaltung der "Busrequest Daisy-Chain" durchgesetzt hat, werden diese Leitungen nicht berücksichtigt: Die Leitungen BA1/ und BA0/ müssen bei Bedarf manuell verbunden werden.

4.5. Video Interface

Zum Anschluß eines beliebigen Monitors mit standardisierten Signaleingängen stehen die benötigten Signale auf einer 15-poligen Stiftleiste zur Verfügung. Der Anschluß erfolgt üblicherweise über ein 10-poliges Flachbandkabel mit entsprechender Buchsenleiste (Typ: z.B. TB 609-1000M).

Die Stiftleiste des Video-Interface J11 ist 3-reihig mit je 5 Pins organisiert und bietet alle Video- und Synchronsignale sowie Massebahnen zur Entkopplung. Je nachdem, ob es sich um Monitore mit analogen oder TTL-kompatiblen Video-Eingängen handelt, wird die 10-polige Buchsenleiste entweder rechts- (zur Platinaußenseite) oder linksbündig (zur Platineneinnenseite) gesteckt.

```
J11=X-----+
1 0 2 0 3 0
! ! !
4 0 5 0 6 0
! ! !
7 0 8 0 9 0
! ! !
10 0 11 0 12 0
! ! !
13 0 14 0 15 0
+-----+
```

Beim Anschluß eines Monitors ist darauf zu achten, daß die Polarität der Synchronsignale und die Steckbrücken zum Video-Interface korrekt gewählt sind. Dies ist bereits an anderer Stelle beschrieben.

4.5.1. Analoge Farbmonitore

Die Buchsenleiste für Farbmonitore mit analogen RGB-Eingängen (analog-R = rot, analog-G = grün, analog-B = blau) bietet ferner die Signale HSync, VSync, CSync und Blank (TTL-kompatible Signale). Die Analogsignale haben einen Signallub von 1 Vss an 75 Ohm. Bei Bedarf läßt sich das verknüpfte Synchronisationssignal auch in grün einschleifen. Mit Hilfe der Video Look-Up Table lassen sich damit gleichzeitig 16 verschiedene Farben aus einer Palette von 4096 möglichen Farben darstellen.

Die 10-polige Buchsenleiste muß rechtsbündig (zur Platinaußenseite) auf die 15-polige Stiftleiste des Video-Interface gesteckt werden. Damit ergibt sich folgende Verdrahtung für die Buchsenleiste:

```
J11=X -- +-----+
1 0 2 0 1 = GND 2 = analog-R
! !
3 0 4 0 3 = GND 4 = analog-G
! !
5 0 6 0 5 = GND 6 = analog-B
! !
7 0 8 0 7 = CSync 8 = Blank
9 0 10 0 9 = VSync 10 = HSync
+ -- +-----+
```

Diese Buchsenleiste entspricht dem Ausgangsstecker auf der Adapter-Platine.

4.5.2. TTL-kompatible Farbmonitore

Die Buchsenleiste für Farbmonitore mit TTL-kompatiblen RGB-Eingängen (TTL-R = rot, TTL-G = grün, TTL-B = blau) bietet ferner die Signale HSync, VSync und CSync (ebenfalls TTL-Signale). Bei Monitoren mit zusätzlichem Eingang für halbe Intensität kann auch der Ausgang TTL-E (extra) verschaltet werden, wodurch sich die Anzahl der gleichzeitig und insgesamt darstellbaren Farben von 8 auf 16 erhöht.

Die 10-polige Buchsenleiste muß linksbündig (zur Platineninnenseite) auf die 15-polige Stiftleiste des Video-Interface gesteckt werden. Damit ergibt sich folgende Verdrahtung für die Buchsenleiste:

J11=X	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
!	!	!	!	!	!	!	!	!	!	!	!	!	!	!	!
3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
!	!	!	!	!	!	!	!	!	!	!	!	!	!	!	!
5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20
!	!	!	!	!	!	!	!	!	!	!	!	!	!	!	!
7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22
!	!	!	!	!	!	!	!	!	!	!	!	!	!	!	!
9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24
!	!	!	!	!	!	!	!	!	!	!	!	!	!	!	!
+	+	+	+	+	+	+	+	+	+	+	+	+	+	+	+

4.5.3. Schwarz/Weiß-Monitore

Die Buchsenleiste für Schwarz/Weiß-Monitore mit analogem BAS-Eingang (Signalhub 1 Vss an 75 Ohm) bietet ferner die Signale HSync, VSync, CSync und Blank (TTL-kompatible Signale). Das Einschleifen des verknüpften Synchronisationssignals kann durch eine Steckbrücke freigegeben werden. Insgesamt lassen sich gleichzeitig 16 verschiedene Graustufen darstellen. Prinzipiell ist die Grafik-Karte auch für die gleichzeitige Darstellung von 16 Graustufen aus einer palette von 4096 möglichen Graustufen umrüstbar.

Die 10-polige Buchsenleiste muß rechtsbündig (zur Platinenaußenseite) auf die 15-polige Stiftleiste des Video-Interface gesteckt werden. Damit ergibt sich folgende Verdrahtung für die Buchsenleiste:

J11=X	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
!	!	!	!	!	!	!	!	!	!	!	!	!	!	!	!
3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
!	!	!	!	!	!	!	!	!	!	!	!	!	!	!	!
5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20
!	!	!	!	!	!	!	!	!	!	!	!	!	!	!	!
7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22
!	!	!	!	!	!	!	!	!	!	!	!	!	!	!	!
9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24
!	!	!	!	!	!	!	!	!	!	!	!	!	!	!	!
+	+	+	+	+	+	+	+	+	+	+	+	+	+	+	+

4.7. Lichtgriffel Interface

Der Anschluß eines Lichtgriffels (light pen) wird durch die 6-polige Stiftleiste J12 ermöglicht. Der Triggereingang (LPtrig) erfordert ein TTL-kompatibles Eingangssignal (aktiv "H"), das entweder über Push-Pull oder Open-Collector Treiber erzeugt werden kann (Pull-Up auf der Graphik-Karte). Die Leiste stellt ferner die Stromversorgung (+5V, GND) für die externe Signalaufbereitung zur Verfügung.

J12=X	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
!	!	!	!	!	!	!	!	!	!	!	!	!	!	!	!
3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
!	!	!	!	!	!	!	!	!	!	!	!	!	!	!	!
5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20
!	!	!	!	!	!	!	!	!	!	!	!	!	!	!	!
+	+	+	+	+	+	+	+	+	+	+	+	+	+	+	+

4.8. DMA Interface

Die in unmittelbarer Nähe des Bussteckers angeordnete 2-polige Stiftleiste J2 stellt die für DMA-Transfers benötigten beiden DMA-Quittungssignale (dmaDRQ/ und dmaRDY/), beide aktiv "L" zur Verfügung.

Der Eingang DACK/ (DMA acknowledge Input) des GDCs wird aktiviert, wenn der GDC über den I/O-Adreßbus selektiert wird und der dmaDRQ/ Eingang (aktiv "L", Push-Pull oder Open-Collector Treiber) auf der Stiftleiste vom DMA aktiviert wird. Der Ausgang DRQ/ (DMA request output) des GDCs stellt über ein zusätzliches Flipflop das Ausgangssignal dmaRDY/ (aktiv "L") auf der Stiftleiste für den DMA zur Verfügung.

J2=X	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
!	!	!	!	!	!	!	!	!	!	!	!	!	!	!	!
3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
!	!	!	!	!	!	!	!	!	!	!	!	!	!	!	!
5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20
!	!	!	!	!	!	!	!	!	!	!	!	!	!	!	!
+	+	+	+	+	+	+	+	+	+	+	+	+	+	+	+

5. Programmierung

5.1. I/O-Ports

Die Kommunikation zwischen dem Systemprozessor und der GDC Graphik-Baugruppe erfolgt über mehrere I/O-Ports, deren Basisadresse durch Jumper einstellbar ist.

Der Graphikprozessor 7220 GDC belegt zwei I/O-Port Adressen auf dem Systembus, über die das "Status Register" und der "FIFO" des GDCs angesprochen werden können. Kommandos oder Parameter werden in den GDC-internen FIFO (first in - first out) geschrieben, selektiert durch das niederwertigste Adreßbit. Ebenfalls können entweder das "Status Register" oder der "FIFO" ausgelesen werden.

5.2. Adressierung

Basisadresse:

A7, A6, A5, A4, A3 einstellbar durch Jumper, standard B0h.

Adreßbereich:

Basisadresse + 0 ... Basisadresse + 7, standard: B0h...B7h.

Adreßbelegung (standard):

Adresse	Symbol	Bedeutung	Zugriff
B0h	G\$gdcP	GDC Parameter into FIFO	write
B1h	G\$gdcC	GDC Command into FIFO	write
B0h	G\$gdcS	GDC Status Register	read
B1h	G\$gdcF	GDC FIFO Read	read
B2h	G\$plan	Plane Control Register	write
B3h	G\$ctrl	Blink Control Register	write
B4h		reserved	write
B5h	G\$vltr	Video Look-Up Table RAM, Red	write
B6h	G\$vlTG	Video Look-Up Table RAM, Green	write
B7h	G\$vlTB	Video Look-Up Table RAM, Blue	write

5.3. Plane Control Register

Das Register dient zur Steuerung der vier möglichen Bildspeicherebenen (planes) bzw. zur Auswahl der aktuellen Farbe oder Graustufe bei der Generation von graphischen Bildelementen durch den GDC. Die logische Farbwahl, d.h. die Zuordnung zwischen physikalischen (Bildspeicherinhalt) und logischen (Bildschirmdarstellung) Farben/Graustufen/Blinkfunktionen, erfolgt davon unabhängig durch Programmierung der Farbmischtafel (Video Look-Up Table) und kann jederzeit neu definiert werden.

Im Gegensatz zu handelsüblichen GDC Graphik-Baugruppen ist die Zeichengeschwindigkeit unabhängig von der Anzahl der zu beschreibenden Bildspeicherebenen bzw. der aktuellen Farbe, da die einzelnen Bildspeicherebenen parallel und gleichzeitig durch Freigabe im "Plane Control Register" beschrieben werden können. Herkömmliche Lösungen erfordern dagegen das zeitlich nacheinander getrennte Beschreiben der Bildspeicherebenen. Dies ergibt einen erheblichen Geschwindigkeitsgewinn um den Faktor vier beim Beschreiben von vier Bildspeicherebenen (z.B. Standardfarbe weiß).

1	7	6	5	4	3	2	1	0	
1	1	1	1	1	1	1	1	1	Plane Control Register
1	1	1	1	1	1	1	1	1	FLAGS, aktiv "0"
1	1	1	1	1	1	1	1	1	Write Enable Plane 0
1	1	1	1	1	1	1	1	1	Write Enable Plane 1
1	1	1	1	1	1	1	1	1	Write Enable Plane 2
1	1	1	1	1	1	1	1	1	Write Enable Plane 3
1	1	1	1	1	1	1	1	1	reserved
1	1	1	1	1	1	1	1	1	reserved
1	1	1	1	1	1	1	1	1	reserved

Die Version miroGDC-P4 stellt dem Anwender vier Bildspeicherebenen (Plane 0...3) zur Verfügung, deren Bitkombinationen die Erzeugung und gleichzeitige Darstellung von 16 verschiedenen Farben erlauben, die im folgenden durch den Farbindex (im Bereich 0...15) bezeichnet werden sollen. Geht man von einem TTL-kompatiblen RGB-Monitor mit zusätzlichem Eingang für halbe Intensität aus, ergeben sich folgende Kombinationen:

Farbindex	Plane Control Register	Farbe
0	xxxx0000 = E + B + G + R	schwarz (Hintergrund)
1	xxxx1110 = R	rot, halb
2	xxxx1101 = G	grün, halb
3	xxxx1100 = G + R	gelb, halb
4	xxxx1011 = B	blau, halb
5	xxxx1010 = B + R	magenta, halb
6	xxxx1001 = B + G	cyan, halb
7	xxxx1000 = B + G + R	weiß, halb
8	xxxx0111 = E	schwarz, voll
9	xxxx0110 = E + R	rot, voll
10	xxxx0101 = E + G	grün, voll
11	xxxx0100 = E + R + G	gelb, voll
12	xxxx0011 = E + B	blau, voll
13	xxxx0010 = E + B + R	magenta, voll
14	xxxx0001 = E + B + G	cyan, voll
15	xxxx0000 = E + B + G + R	weiß, voll

Der für einen bestimmten Farbindex in das Plane Control Register zu ladende Wert entspricht also der invertierten binären Darstellung der Farbindex-Nummer. Bei jedem RMW-Zyklus des GDCs werden Pixelmodifikationen nur in den durch eine "0" freigegebenen Bildspeicherebenen (planes) durchgeführt. Wird z.B. im Set-Mode des GDCs ein Pixel im Farbindex 5 geschrieben, erzeugt dies die Bitkombination 0101 im Bildspeicher für den zugehörigen Bildpunkt. Das Erzeugen der Bitkombination 0000 (= Index 0) für die Hintergrundfarbe erfolgt im Reset-Mode des GDCs, weshalb in diesem Fall alle Planes freigegeben werden müssen. Die oben dargestellten Zuordnungen zwischen Farbindex und tatsächlich erzeugter Farbe gelten für eine Version ohne Video Look-Up Table bzw. für eine 1:1 Programmierung. Mit Hilfe der VLT kann jedem Farbindex (einschließlich der Hintergrundfarbe) eine beliebige und jederzeit änderbare Farbe zugeordnet werden.

Im Gegensatz zur eben beschriebenen Version `miroGDCp4` stellt die Version `miroGDCp2` dem Anwender zwei Bildebenen (erste und zweite Ebene) zur Verfügung, deren Bitkombinationen die Erzeugung und gleichzeitige Darstellung von 4 verschiedenen Farben erlauben, entsprechend einem Farbindex im Bereich 0...3. In diesem Fall müssen die Bits 0/1 und die Bits 2/3 des Plane Control Registers als zusammengehörig betrachtet werden. Damit ergeben sich folgende mögliche Werte für das Plane Control Register:

Farbindex	Plane Control Register	Farbe
0	xxxx0000 = beide Planes	Hintergrund=Farbe
1	xxxx1100 = erste Plane	erste Farbe
2	xxxx0011 = zweite Plane	zweite Farbe
3	xxxx0000 = beide Planes	dritte Farbe

Da die Version miroDC-p1 mit nur einer Bildspeicherebene arbeitet, muß das Plane Control Register in dem Fall einmalig und fest auf den Wert xxxx0000 geladen werden.

Vor dem Umsetzen des Plane Control Registers (d.h. bei Anwahl einer neuen Farbe) ist darauf zu achten, daß der GDC eine in Auftrag-gegebene Zeichnung beendet hat. Dies kann durch Abfrage des "Drawing in Progress" Bits des GDC Status Registers erfolgen. Da das Plane Control Register nicht vom GDC verwaltet wird, würde ansonsten bedingt durch die Pipeline-Struktur zwischen GDC und Systemprozessor eine gerade in Arbeit befindliche Zeichnung nicht in der gewünschten Farbe fertiggestellt. Da in der Version microGDC-PI nur mit einer Bildspeicherebene (pro GDC) gearbeitet wird und alle Bits des Plane Control Registers grundsätzlich freigegeben sind, ist die oben beschriebene Maßnahme hier nicht erforderlich.

5.4. Blink Control Register

Durch das Blink Control Register kann ein auf der Karte implementierter Blinkgenerator freigegeben werden. Damit können beliebige Bereiche auf dem Graphikbildschirm zwischen beliebigen Farben zum Blinken gebracht werden.

Durch Aktivierung des "Blink Enable" Bits des "Blink Control" Registers werden die Bits der vierten Bitzeilenebene im Blinktakt invertiert und dienen damit zur Umschaltung zwischen den Blinkfarben:

Der als Adresse an die Video Look-Up Table gelangende Farbindex wird im Blinktakt zwischen den korrespondierenden Bereichen 0...7 und 8...15 umgeschaltet. Die Farben werden durch das Laden der Video Look-Up Table festgelegt. Werden die Farbindexbereiche 0...7 und 8...15 mit den gleichen Farben programmiert, ist das Blinken trotz freigegebener Blinkfunktion unterdrückt, da zwischen den gleichen Farben hin- und hergeblinkt wird. Wird z.B. Farbindex 0 auf rot und Farbindex 8 auf blau gesetzt, blinkt die Hintergrundfarbe zwischen rot und blau.

17161514131211101

Beim Einschalten des Systems bzw. beim Systemreset wird das "Blink Enable"-Flag nicht zurückgesetzt, um den Status eines aktuellen Bildes zu erhalten.

5.5. Video LookUp Table RAM

Das 16 x 12 Bit RAM der Video Look-Up Table ist über den Systemprozessor über drei I/O-Port Adressen ansprechbar. Das Laden der RAMs wird durch eine 8-Bit Ausgabe auf eines der drei I/O-Ports (Rot, Grün, Blau) durchgeführt, wobei die niederwertigen 4-Bits der Adresse des RAMs und die höherwertigen 4-Bits den einzuschreibenden Daten des RAMs entsprechen. Die Adresse des RAMs entspricht bei der Bilddarstellung der aktuellen Bitkombination der Bildspeicherebenen (Farbindex, color index) und die Daten des RAMs der zugeordneten Farbtintensität (intensity), jedoch in inverser Darstellung.

Die Adresse des RAMs kann durch einfaches Inkrementieren des aktuellen 9-Bit Bytes erhöht werden, da die Adresse die unteren 4 Bits belegt. Bei unterschiedlichen Daten können diese einfach in die oberen 4 Bits des auszugebenden Bytes einmaskiert werden. Es ist darauf zu achten, daß das RAM beim Einschalten des Systems mit zufälligen Daten gefüllt wird, also eine entsprechende Initialisierung vor Freigabe des GDCs vorgesehen werden muß. Das Beschreiben der RAMs muß während der vertikalen Synchronisation erfolgen, die durch das Bit "Vertical Sync active" des "GDC Status Registers" abgefragt werden kann. Beim Systemreset wird der aktuelle Inhalt des RAMs nicht verändert.

[illegible]

In der Farbversion mit analogen RGB-Ausgängen sind den Primärfarben Rot, grün und blau jeweils vier Bit (Ausgangsdaten des RAMs) zur Kennzeichnung der Intensität (16 Stufen je Grundfarbe) zugeordnet. Jeder der 16 möglichen Bitkombinationen (Farbindex = Adresse des RAMs) einer vier Bitspeicherebene kann somit eine durch 12 Bit definierte Farbe (entsprechend 4096 Farben) frei zugeordnet werden. Eine beliebige Hintergrundfarbe (bei gelöschten Bitspeicherebenen) ist damit ebenso universell definierbar.

Standardinitialisierung für analog-RGB:

Color Index	Addr/Planes	Red-Data VLT-RAM	Green-Data VLT-RAM	Blue-Data VLT-RAM	Result RGB-Out
0	0000	1111	1111	1111	schwarz
1	0001	0000	1111	1111	rot
2	0010	1111	0000	1111	grün
3	0011	1111	1111	0000	blau
4	0100	1111	0000	0000	cyan
5	0101	0000	0000	1111	gelb
6	0110	0000	1111	0000	magenta
7	0111	0000	0000	0000	weiß
8	1000	1111	1111	1111	schwarz
9	1001	0000	1111	1111	rot
10	1010	1111	0000	1111	grün
11	1011	1111	1111	0000	blau
12	1100	1111	0000	0000	cyan
13	1101	0000	0000	1111	gelb
14	1110	0000	1111	0000	magenta
15	1111	0000	0000	0000	weiß

In der Farbversion mit TTL-kompatiblen RGB-Ausgängen entspricht das I/O-Port für die Primärfarbe grün dem durch 4 Bit definierbaren Ausgangssignal. Jeder der 16 möglichen Bitkombination der vier Bitspeicherebenen kann somit eine durch 4 Bit definierte Farbkombination (entsprechend 16 Farben bei zusätzlichem Eingang für halbe Helligkeit) frei zugeordnet werden.

Standardinitialisierung für TTL-RGB:

Color Index	Addr/Planes	Green-Data VLT-RAM	Result RGB-Out
0	0000	1111	schwarz
1	0001	1110	rot
2	0010	1101	grün
3	0011	1011	blau
4	0100	1001	cyan
5	0101	1100	gelb
6	0110	1010	magenta
7	0111	1000	weiß
8	1000	0111	schwarz
9	1001	0110	rot
10	1010	0101	grün
11	1011	0011	blau
12	1100	0001	cyan
13	1101	0100	gelb
14	1110	0010	magenta
15	1111	0000	weiß

In der Schwarz/Weiß-Version mit BAS-Ausgang entspricht das I/O-Port für die Primärfarbe grün der durch 4 Bit definierbaren Graustufe. Jeder der 16 möglichen Bitkombination der vier Bitspeicherebenen kann somit eine durch 4 Bit definierte Graustufe (entsprechend 16 Graustufen) frei zugeordnet werden.

Standardinitialisierung für analog-BAS:

Color Index	Addr/Planes	Green-Data VLT-RAM	Result RGB-Out
0	0000	1111	schwarz
1	0001	1110	1/15
2	0010	1101	2/15
3	0011	1100	3/15
4	0100	1011	4/15
5	0101	1010	5/15
6	0110	1001	6/15
7	0111	1000	7/15
8	1000	0111	8/15
9	1001	0110	9/15
10	1010	0101	10/15
11	1011	0100	11/15
12	1100	0011	12/15
13	1101	0010	13/15
14	1110	0001	14/15
15	1111	0000	weiß

Die Programmierung der Video Look-Up Table für die Version miroGDC-P2 verhält sich analog zu den oben gemachten Betrachtungen. Da nur zwei Bitspeicherebenen und damit vier gleichzeitig darstellbare Farben/Graustufen zur Verfügung stehen, reduzieren sich die von der Video Look-Up Table angesprochenen Adressen von 16 auf 4. In diesem Fall werden von der Hardware die vier möglichen Adressen 0 (=0000b), 2 (=0010b), 8 (=1000b) und 10 (=1010b) generiert. Für den Fall der Kadrierung zweier Karten vom Typ miroGDC-P2 stehen dem Anwender wieder 16 ansprechbare Adressen der VLT zur Verfügung (wie miroGDC-P4).

5.6. Besonderheiten

Die von der miroGDC Graphik-Karte unterstützten hohen Bildpunktfrequenzen erfordern die Betriebsart "Wide Display Cycle" des GDCs, in der je Speicherzyklus auf 32 Bit statt auf 16 Bit zugegriffen wird (Doppelwort statt Einfachwort). Dies muß bei der Programmierung des PRAM-Kommandos berücksichtigt werden: Das Bit "WD" muß in den Parameter-Bytes RA3 und RA7 grundsätzlich gesetzt sein.

Alle im folgenden beschriebenen Besonderheiten betreffen nur die Versionen miroGDC-P4 und miroGDC-P2, also nicht der Version miroGDC-P1 mit einer Bitspeicherebene.

Bei der Programmierung des Parameters für das PITCH-Kommando muß die Anzahl der Bitspeicherebenen berücksichtigt werden. Da bei der Version miroGDC-P4 (4 Bit je Pixel) 4 Bit parallel in einem 16-Bit Speicherwort enthalten sind und entsprechend die vierfache Anzahl von Speicherworten belegt werden, muß dessen Parameter gegenüber dem

Normalfall mit dem Faktor 4 multipliziert werden. Bei der Version miroGDC-P2 (2 Bit je Pixel) sind 2 Bit parallel in einem 16-Bit-Speicherwort enthalten; dementsprechend wird die doppelte Anzahl von Speicherworten belegt. Der Parameter des PITCH-Kommandos muß deshalb in diesem Fall gegenüber dem Normalfall mit dem Faktor 2 multipliziert werden.

Beim CURS-Kommando (Cursor Position Specify) wird als letzter Parameter P3 die Adresse des Bildpunktes (dAD, Dot Address) innerhalb des 16-Bit Speicherwortes (EAD, Execute Word Address) übergeben. Dies führt zum automatischen Setzen des "Mask Registers" mit einem 1-aus-16 Bitmuster. Bei der Version miroGDC-P4 ist ein 16-Bit Speicherwort zu 4 x 4 Bit organisiert, bei der Version miroGDC-P2 zu 2 x 8 Bit. Aus diesem Grund muß nach dem CURS-Kommando grundsätzlich das MASK-Kommando ausgeführt werden, um dem GDC entweder ein 4-fach 1-aus-4 Bitmuster oder ein 2-fach 1-aus-8 Bitmuster zu übermitteln. Damit ist die korrekte EAD-Weiterschaltung gewährleistet. Im einzelnen ergeben sich folgende Parameter-Werte für das MASK-Kommando:

dAD	miroGDC-P2 (2 Bit/Word)	miroGDC-P4 (4 Bit/Word)
0	00000001 00000001b	0001 0001 0001 0001b
1	00000010 00000010b	0010 0010 0010 0010b
2	00000100 00000100b	0100 0100 0100 0100b
3	00001000 00001000b	1000 1000 1000 1000b
4	00010000 00010000b	
5	00100000 00100000b	
6	01000000 01000000b	
7	10000000 10000000b	

Bei der Berechnung der Wortadresse EAD ist die Organisation des Wortes zu berücksichtigen. Es gilt:

$$EAD = PITVal \times V + int(X/B)$$

$$dAD = residue(X/B)$$

wobei B = 16 für miroGDC-P1, B = 8 für miroGDC-P2, B = 4 für miroGDC-P4 und PITVal für die Anzahl der 16-Bit Speicherworte je Zeile (Parameter des PITCH-Kommandos) steht.

5.7. GDC Status Register

Auf die Flags des GDC Status Registers kann jederzeit zugegriffen werden. Die einzelnen Bits haben folgende Bedeutung:

7	6	5	4	3	2	1	0	GDC Status Register FLAGS, aktiv "1"
1	1	1	1	1	1	1	1	0: Data Ready
1	1	1	1	1	1	1	1	1: FIFO Full
1	1	1	1	1	1	1	1	2: FIFO Empty
1	1	1	1	1	1	1	1	3: Drawing in Progress
1	1	1	1	1	1	1	1	4: DMA Execute
1	1	1	1	1	1	1	1	5: Vertical Sync Active
1	1	1	1	1	1	1	1	6: Horizontal Blank Active
1	1	1	1	1	1	1	1	7: Light Pen Detect

Masken für die GDC Status Register Bits:

DATARDY equ	00000001b	;Data Byte available to be read
FFULL equ	00000010b	;Fifo Full (do not write to GDC)
EMPTY equ	00000100b	;Fifo Empty (all commands done)
DRAWING equ	00001000b	;GDC is drawing a graphics Figure
DMAEXEC equ	00010000b	;DMA Transfer active
VERSYNC equ	00100000b	;Vertical Sync Signal active
HBLANK equ	01000000b	;Horizontal Blanking active
LTPEN equ	10000000b	;Light Pen Address available

5.8. GDC Video Control Kommandos

Die Video Control Kommandos dienen der Initialisierung. Zu dieser Gruppe gehören die Kommandos RESET, SYNC, VSYNC und CCHAR.

5.8.1. RESET

RESET (Reset):
Zurücksetzen des GDCs in den inaktiven Zustand.

Command Byte:
RESETC equ 00000000b ;Reset, Blank Display, Idle Mode

5.8.2. SYNC

SYNC (Sync Format Specify):
Festlegen des Bildschirmformats und der Synchronisationssignale.

Command Byte:
SYNCC equ 00001110b ;Set video Sync Parameter
; xxxxxxx0 0=DE: Display blanked/enabled (0/1)

Load Parameter into the Sync Generator:

- P1: Operating Mode Bit values
- P2: Active Words per line
- P3: Horizontal Sync Width & Vertical Sync Width (low part)
- P4: Vertical Sync Width (high part) & Horizontal Front Porch
- P5: Horizontal Back Porch
- P6: Vertical Front Porch
- P7: Active Lines per field (low part)
- P8: Active Lines per field (high part) & Vertical Back Porch

Parameter Table for SYNC Command (Beispiel 18MHz/24kHz/50Hz):
SYNCS: db 9 ;No of Bytes to transfer
db 16h ;SYNC Command, Disable Display
db 4Ah ;P1
db A3h ;P2
db 1Ch ;P3
db 07h ;P4
db 09h ;P5
db AFh ;P6
db 8Dh ;P7
db ;P8

5.8.3. VSYNC

VSYNC (Vertical Sync Mode):
Festlegen der Synchronisation für Master- oder Slave-Betriebsart.

Command Byte:
VSYNCC equ 01101110b ;Set vertical Sync Mode
; xxxxxxx0 0=M: Mode Slave/Master (0/1)

5.8.4. CCHAR

CCHAR (Cursor & Character Characteristics):
Festlegen der Cursordarstellung und der Zeichenhöhe.

Command Byte:
CCHARC equ 01001011b ;Set Characteristics

Set Lines/Rows and Cursor Characteristics:

- P1: Lines per Row, Display Cursor Bit
- P2: Cursor Top Row, Steady Cursor Bit, Blink Rate low
- P3: Blink Rate high, Cursor bottom Row

Definitions:

- LR equ 1 ;Lines per Row
- DC equ 0 ;Display Cursor Bit
- CTOP equ 0 ;Cursor Top Row
- SC equ 0 ;Steady Cursor bit
- BR equ 3 ;Blink Rate (Set in case interlace)
- CBOT equ 0 ;Cursor Bottom Row
- CCHARp1 equ ((LR-1) and 00011111b) + (DC and 00000001b) SHL 7
- XCTOP equ (CTOP and 00011111b) ;Bits 4-0
- XSC equ (SC and 00000001b) SHL 5 ;Bit 5
- XBR equ (BR and 00000111b) SHL 6 ;Bit 6
- CCHARp2 equ (XCTOP + XSC + XBR)
- XBRH equ (BR and 00011100b) SHR 2
- XCBOT equ (CBOT and 00011111b) SHL 3
- CCHARp3 equ (XBRH + XCBOT)

Parameter Table for CCHAR Command:

CCHARp1	db	4	No of Bytes to transfer
CCHARp2	db		CCHAR Command
CCHARp3	db		

5.9. GDC Display Control Kommandos

Die Display Control Kommandos dienen der Bildschirmsteuerung. Dazu gehören die Kommandos START, BCTRL, ZOOM, CURS, PRAM und PITCH.

5.9.1. START

START (Start Display & End Idle Mode):
Beenden des inaktiven Zustands und der Dunkeltestung des Bildes.

Command Byte:
STARTC equ 01101011b ;Start Display, End Idle Mode

5.9.2. BCTRL

BCTRL (Display Blanking Control):
Steuern der Dunkeltestung des Bildes.

Command Byte:
BCTRLC equ 00001100b ;Blank Control
; xxxxxxx0 0=DE: Display blanked/enabled (0/1)

5.9.3. ZOOM

ZOOM (Zoom Factors Specify):
Festlegen des Vergrößerungsfaktors für das Zeichnen graphischer Symbole.

Command Byte:
ZOOMC equ 01000110b ;Set Zoom Factors

5.9.4. CURS

CURS (Cursor Position Specify):
Positionieren des Cursors im Bildspeicher.

Command Byte:
CURSC equ 01001001b ;Set Cursor Position

5.9.5. PRAM

PRAM (Parameter RAM Load):
Definieren, der Startadressen und Längen der Bildspeicherbereiche und/oder Festlegen des Bitmusters für graphische Symbole.

Command Byte:
PRAMC equ 01110000b ;Load Parameter RAM
; xxxxx3210 3-0=SA: Startaddr in Parameter RAM

Set Start and Length of Display Area 0:

- RA0: Low Part of Display Area Start Addr
- RA1: Middle Part of Display Area Start Addr
- RA2: High Part of Display Area Start Addr & Low Part of Length
- RA3: High Part of Length & Wide Display Mode Flag

Set Start and Length of Display Area 1:
RA4: Low Part of Display Area Start Addr
RA5: Middle Part of Display Area Start Addr
RA6: High Part of Display Area Start Addr & Low Part of Length
RA7: High Part of Length & Wide Display Mode Flag

Graphics Character Bytes:
RAB-RA15: 8 x 8-Bit Graphics Character Drawing (GCHR8....GCHR1)

Pattern for Figure Drawing:
RAB-RA9: 16-Bit Pattern for Figure Drawing (PTN)

Definitions:

```

SADLO equ ;StartAddr of Display, Area 0 (low word)
SADHO equ ;StartAddr of Display, Area 0 (high word)
Dlen0 equ ;Length of Area 0 (= active lines)
SADL1 equ ;StartAddr of Display, Area 1 (low word)
SADH1 equ ;StartAddr of Display, Area 1 (high word)
Dlen1 equ ;Length of Area 1 (= max length)
WIDE equ TRUE ;Wide Display Mode WD
if WIDE
XWD equ 10000000b ;32-Bit Access
else
XWD equ 00000000b ;16-Bit Access
endif
PRAMra0 equ (SADLO AND 11111111b)
PRAMra1 equ (SADLO AND 1111111100000000b) SHR 8
PRAMra2 equ (Dlen0 AND 00001111b) SHL 4 + (SADHO AND 00000011b)
PRAMra3 equ XWD + (Dlen0 AND 0000001111110000b) SHR 4
PRAMra4 equ (SADL1 AND 11111111b)
PRAMra5 equ (SADL1 AND 1111111100000000b) SHR 8
PRAMra6 equ (Dlen1 AND 00001111b) SHL 4 + (SADH1 AND 00000011b)
PRAMra7 equ XWD + (Dlen1 AND 0000001111110000b) SHR 4

```

Parameter Table for PRAM Command ("Display Areas"):

```

PRAMt$: db 9 ;No of Bytes to transfer
          db PRAMC ;PRAM Command
          db PRAMra0
          db PRAMra1
          db PRAMra2
          db PRAMra3
          db PRAMra4
          db PRAMra5
          db PRAMra6
          db PRAMra7

```

Parameter Table for PRAM Command ("Graphics Character"):

```

PRAMgT$: db 9 ;No of Bytes to transfer
          db PRAMC + 8 ;PRAM Command, SA 8
          db 11111111b ;GCHR8
          db 11111111b ;GCHR7
          db 11111111b ;GCHR6
          db 11111111b ;GCHR5
          db 11111111b ;GCHR4
          db 11111111b ;GCHR3
          db 11111111b ;GCHR2
          db 11111111b ;GCHR1

```

5.9.6. PITCH

PITCH (Pitch Specification):
Festlegen der Bildspeicherbreite in horizontaler Richtung.

Command Byte:
PITCHC equ 01000111b ;Set Pitch Parameter for Drawing

5.10. GDC Drawing Control Kommandos

Die Drawing Control Kommandos dienen der Bildgeneration. Zu dieser Gruppe gehören die Kommandos WDAT, MASK, FIGS, FIGD und GCHRD.

5.10.1. WDAT

WDAT (Write Data into Display Memory):
Schreiben von Daten in den Bildspeicher.

Command Byte:
WDATC equ 00100000b ;Write Data into Display Memory
; xxx43xxx 4-3=TYPE: Data Transfer Type
; xxxxxx10 1-0=MOD: RMW logical Operation

5.10.2. MASK

MASK (Mask Register Load):
Setzen des Maskenregisters.

Command Byte:
MASKC equ 01001010b ;Load the Mask Register

5.10.3. FIGS

FIGS (Figure Drawing Parameters Specify):
Festlegen der Parameter für den Zeichenprozessor.

Command Byte:
FIGSC equ 01001100b ;Specify Figure drawing Parameters

5.10.4. FIGD

FIGD (Figure Draw Start):
Zeichnen der durch FIGS spezifizierten Graphik-Primitiven.

Command Byte:
FIGDC equ 01101100b ;Figure drawing Start

5.10.5. GCHRD

GCHRD (Graphics Character Draw and Area Filling Start):
Zeichnen des graphischen Symbols in den Bildspeicher.

Command Byte: 01101000b ;Graphic character drawing Start
GCHRC equ

5.11. GDC Data Read Kommandos

Die Data Read Kommandos dienen zum Datentransfer aus dem Bildspeicher bzw. aus dem GDC. Zu dieser Gruppe gehören die Kommandos RDAT, CURD und LPRD. Zur Unterstützung von DMA-Transfers dienen die DMA Kommandos DMAR und DMAW.

5.11.1. RDAT

RDAT (Read Data from Display Memory):
Lesen von Daten aus dem Bildspeicher.

Command Byte: 10100000b ;Read Data from Display Memory
RDATC equ xxx43xxx 4=3=TYPE: Data Transfer Type
; XXXXXX10 1=0=MOD: RMW logical Operation

5.11.2. CURD

CURD (Cursor Address Read):
Lesen der Cursorposition.

Command Byte: 11100000b ;Cursor Address Read
CURDC equ

5.11.3. LPRD

LPRD (Light Pen Address Read):
Lesen der Lichtgriffposition.

Command Byte: 11000000b ;Light Pen Address Read
LPRDC equ

5.11.4. DMAR

DMAR (DMA Read Request):
Anfordern einer DMA Leseoperation aus dem Bildspeicher.

Command Byte: 10100100b ;DMA Read Request
DMARC equ xxx43xxx 4=3=TYPE: Data Transfer Type
; XXXXXX10 1=0=MOD: RMW logical Operation

5.11.5. DMAW

DMAW (DMA Write Request):
Anfordern einer DMA Schreiboperation in den Bildspeicher.

Command Byte: 00100100b ;DMA Write Request
DMAWC equ xxx43xxx 4=3=TYPE: Data Transfer Type
; XXXXXX10 1=0=MOD: RMW logical Operation

6. Graphik Betriebssystem GSX für CP/M

GSX ist eine Erweiterung des Betriebssystems CP/M um eine definierte Graphikschnittstelle. Sie ermöglicht die Ausgabe von Graphiken über standardisierte Betriebssystemaufrufe (erweiterte BDOS-Calls). GSX wird nur dann in den RAM-Speicher geladen (unterhalb von BDOS), wenn Graphikprogramme ablaufen.

GSX lädt jeweils nur eine einzige, benötigte Graphik-Steuerroutine (z.B. den Bildschirmtreiber) resident in den Speicher. Beim Zugriff auf unterschiedliche externe Graphikeinheiten (z.B. Plotter, grafikfähige Drucker) sorgt GSX automatisch für den entsprechenden Austausch der jeweils zuständigen Grafik-Steuerroutine. Laufen keine Graphikprogramme, steht weiterhin die gesamte TPA zur Verfügung.

GSX besteht aus drei Komponenten:

GDOS, Graphic Device Operating System, enthält analog zum CP/M-BDOS den Hardware-unabhängigen Teil von GSX.

GIOS, Graphical Input Output System, enthält analog zum CP/M-BIOS die Peripherie-spezifischen Treiber-routinen z.B. den Bildschirmtreiber.

GENGRAF ist ein Hilfsprogramm, das Anwendergraphikprogramme mit einem GSX-Lader versteht. Dieser Lader lädt erst zur Laufzeit des Programms das GSX in den Speicher und startet dann das Programm. Die jeweils benötigten Peripheriegeräte-Treiber werden dynamisch nachgeladen.

6.1. GSX80-GIOS für die ITT 3030 Farbgraphik

FILE NAME DDGDC.PRL

GERÄTE INDEX

Der aktuelle Index für dieses Gerät hängt vom Eintrag im File ASSIGN.SYS ab, das einen Index für jeden GIOS Geräte Treiber bereitstellt. Für CRTs muß der Index im Bereich 1 .. 10 liegen. Der Treiber DDGDC.PRL belegt ca. 16K Byte.

SCHNITTSTELLE

Der Treiber DDGDC.PRL enthält das GIOS für die Baugruppe microGDC-P4. Es setzt die geräteunabhängigen Steuerungsinformationen des CP/M-GDOS um in hardware abhängige leistungsfähige Graphik Funktionen.

MONITORE

An die microGDC Baugruppe können farb- oder schwarz/weiß Monitore mit analog oder digital (ITL) Signal-eingang angeschlossen werden. Ein Installerprogramm ermöglicht die Anpassung des DDGDC.PRL an unterschiedliche Monitortypen (siehe Install-Programm).

GRAFIK EINGABE (GIN-MODE)

Sobald das GSX-System eine Eingabe von Graphik-Koordinaten verlangt (GIN-Mode), erscheint ein Fadenkreuz auf dem Bildschirm. Es kann über die Tastatur mit den vom "Wordstar" bekannten Cursor-Tasten bewegt werden. Wenn die gewünschte Position erreicht ist, erfolgt mit dem Drücken der RETURN-Taste die Übergabe der Koordinaten an das Anwenderprogramm. Zusätzlich kann die Verbindungslinie (Rubberband) zwischen Startkoordinate und aktueller Koordinate dargestellt werden. Die Auswahl erfolgt über die Angabe der LOCATOR Geräte Nummer.

LOC-Nummer: dargestellte Funktion:

- 1 : kleines Fadenkreuz
- 9 : kl. Fadenkreuz mit Rubberband

Tasten : Fadenkreuz Bewegung:

- ^E,e,E : 1 Pixel hoch
- ^X,x,X : 1 Pixel runter
- ^S,s,S : 1 Pixel links
- ^D,d,D : 1 Pixel rechts
- ^R,r,R : 10 Pixel hoch
- ^C,c,C : 10 Pixel runter
- ^A,a,A : 10 Pixel links
- ^F,f,F : 10 Pixel rechts
- RETURN : positionierte Koordinaten übergeben

TEXT

Es sind zwei Schrifttypen (normal und kursiv) verfügbar. Die Schrift kann in 45 Grad Schritten rotiert werden. Die Schriftgröße ist in 16 Stufen einstellbar. Der Zeichensatz enthält standard ASCII Zeichen.

- Index : Schrift
- 0 : normal
- 1 : kursiv (slanted)

LINIENTYPEN : miroGDC erlaubt die Darstellung von fünf Linientypen (Linestyle):

- Index : Linie
- 1 : (dotted)
- 2 : - - - - - (dashed)
- 3 : (dotted)
- 4 : - - - - - (dashed)
- 5 : (dotted)

FARBE : Die Baugruppe miroGDC-P4 ermöglicht die gleichzeitige Darstellung von 16 verschiedenen Farben oder Graustufen. Über eine Farbmischtablette (Look up Table) kann jede der 16 Farben (Farbindizes) aus einer Palette von 4096 Farben frei gewählt werden.

Änderungen der Tabelleneinträge ermöglichen in einfacher Weise eine schnelle Änderung großflächiger Bildteile. Die volle Farbpalette kann über Monitore mit Analogsignal-Eingängen genutzt werden. Digitale Monitore erlauben nur eine Palette von 8 oder 16 Farben. Die Look up Table wird im OPEN-Befehl wie folgt vorbesetzt:

- Index : Farbe
- 0 : Schwarz, Hintergrund bei löschen
- 1 : Rot
- 2 : Grün
- 3 : Blau
- 4 : Cyan
- 5 : Gelb
- 6 : Magenta
- 7 : Weiß
- 8 : Schwarz
- 9 : Rot
- 10 : Grün
- 11 : Blau
- 12 : Cyan
- 13 : Gelb
- 14 : Magenta
- 15 : Weiß

MARKER

- Index : Markerzeichen
- 1 : .
- 2 : +
- 3 : *
- 4 : 0
- 5 : X

GRUNDELEMENTE

Als grafische Grundelemente (GDPs) sind vorhanden:

- Index : Element
- 1 : Balken (BARS) mit Flächen füllen
- 4 : Kreis (Circles), nur hollow und solid Fill

Folgende ESCAPE Funktionen sind verfügbar:

- Index : Funktion
- 1 : adressierbare Zeichen-Zellen erfragen
- 2 : Enter graphics mode
- 3 : Exit graphics mode
- 4 : Cursor hoch
- 5 : Cursor runter
- 6 : Cursor rechts
- 7 : Cursor links
- 8 : Home Cursor (oben links)
- 9 : Erase to end of screen
- 10 : Erase to end of line
- 11 : Direct cursor
- 12 : Output cursor addressable text
- 15 : Inquire cursor address

- 16 : Inquire tablet status: not available
- 18 : Place graphic cursor at location
- 19 : Remove last graphic cursor

ZELLEN MATRIX

Ein Rechteck (Cell Array) beliebiger Größe kann mit einem frei definierten Farbmuster gefüllt werden. Das Muster kann eine Farbmatrix aus maximal 8*8 Punkten sein. Es wird durch duplizieren auf die ganze Rechteckfläche ausgedehnt. Farbmatrizen mit weniger als 8*8 Punkten werden auf eine 8*8 Matrix expandiert. Es sollten daher nur Matrix Kantenlängen von 1, 2, 4 oder 8 verwendet werden. Der Farbindex 0 ist im Replace Mode die Hintergrundfarbe, sonst keine Farbe (transparent).

FLÄCHEN FÜLLEN

Balkendiagramme (GDP BARs) können mit verschiedenen Flächen- und Schraffur- Mustern ausgefüllt werden. Die Muster-Arten sind durch Indizes bestimmt (Fill style index). Gefüllte Flächen (FILLED AREAS) werden durch einen Polygonzug in der Fill-Farbe dargestellt. Kreise können gefüllt (solid) oder leer (hollow) dargestellt werden. Die Auswahl erfolgt mit dem Fill Interior Style Index. Pattern und Hatch Styles werden hollow gezeichnet.

Der Fill Style Index gilt für Schraffur- und Muster-Fülloperationen:

Bei Muster (Pattern):

- Index : Füllart
- 1 : Punkte (4 Pixel groß)
- 2 : Punkte (1 Pixel groß)
- 3 : Punktemuster mit 2 Punktgrößen
- 4 : Ringe
- 5 : kariert
- 6 : routiert

Bei Schraffur (Hatch):

- Index : Füllart
- 1 : vertikale Linien
- 2 : horizontale Linien
- 3 : +45 Grad Linien
- 4 : -45 Grad Linien
- 5 : gekreuzte Linien hor./vert.
- 6 : 45 Grad Linien gekreuzt

BEFEHLS ÜBERSICHT Im GIOS für die microGDC-P4 Baugruppe sind folgende GSX Funktionen implementiert:

Opcode :	Definition :
1 :	Open workstation
2 :	Close workstation
3 :	Clear workstation
4 :	Update workstation (NOP)
5 :	Escape
6 :	Polyline
7 :	Polymarker
8 :	Text
9 :	Filled area
10 :	Cell array
11 :	Generalized drawing primitive (GDPs)
12 :	Set character height
13 :	Set character up vector
14 :	Set color representation (look up table)
15 :	Set polyline linetype
16 :	Set polyline linewidth
17 :	Set polyline color index
18 :	Set polymarker type
19 :	Set polymarker scale
20 :	Set polymarker color index
21 :	Set text font
22 :	Set text color index
23 :	Set fill interior style
24 :	Set fill style index
25 :	Set fill color index
26 :	Inquire color representation
27 :	Inquire cell array (Inquired: No Array)
28 :	Input locator
29 :	Input valuator
30 :	Input choice
31 :	Input string
32 :	Set writing mode
33 :	Set input mode (Inquired: request mode)

6.2. INSTGSX.COM

FUNKTION

Das Programm dient der Anpassung des GSX80-GIOS DDGDC.PRL an unterschiedliche Monitorarten. Das Programm ist selbsterklärend. Über ein Dialog-Menü ist eine Auswahl von standard Monitoren möglich oder es können die Monitorparameter explizit eingegeben werden.

AUFRUF

Die angemeldete Diskette muß die Files INSTGSX.COM sowie DDGDC.PRL enthalten. Das Programm wird mit "INSTGSX" gestartet. Es ändert automatisch das File DDGDC.PRL auf die aktualisierten Parameter. Es wird keine Kopie von DDGDC.PRL erzeugt. Das File DDGDC.PRL kann mehrfach mit INSTGSX bearbeitet werden.

7. Installation der Software

Alle von miro Datensysteme angebotenen Softwarepakete für die microGDC-Kartenfamilie enthalten eine "Hardware Configuration Patch Area", die eine einfache Anpassung der Graphik-Software an beliebige Monitore und beliebige Hardware-Voraussetzungen erlauben. Dazu werden entsprechend den gewünschten Bedingungen einige Bytes geändert ("gepatched"). Eine genaue Beschreibung ist den Beschreibungen der Softwarepakete zu entnehmen.

Als Beispiel sei das GIOS-Treiberpaket für GSX-80 (CP/M Graphics) genannt, das unter dem Dateinamen DDGDC.PRL auf der Lieferdiskette vorhanden ist. Ab Adresse 0210h dieser Datei ist der Patch-Bereich zur Anpassung an die gewünschten Voraussetzungen enthalten. Die Modifikation erfolgt entweder mit Hilfe eines Standard-Debuggers (z.B. DDT.COM oder ZSID.COM) oder durch das spezielle Installationsprogramm

7.1. Anpassung der Hardware

Die im folgenden gelistete "Hardware Patch Area" erlaubt die Anpassung an beliebige Hardware-Konfigurationen. Der Wert unter "libVER" gibt die aktuelle Version des Programms an und sollte nicht verändert werden.

Die Basis I/O-Adresse der von der Graphik-Karte belegten I/O-Adressen (insgesamt 8) steht unter dem Label "gdcIO" und kann in 8-er Schritten (00h, 08h, 10h, 18h usw.) vorgegeben werden. Alle Port-I/Os beziehen sich auf die hier eingetragene Basis-Adresse. Bei der Kaskadierung mehrerer Graphik-Karten belegt die Master-Karte diese Basisadresse und alle zusätzlichen Slave-Karten die sich direkt daran anschließenden Adressbereiche. Handelt es sich beim Adreßbus um einen invertierten Adreßbus (z.B. ITT-3030), muß dies durch das Flag "adrINV" (Wert FFh) angegeben werden.

Werden mehrere Karten kaskadiert, gibt die Zahl unter "gdcNO" die Anzahl der im System installierten microGDC-Karten an. Die Software

stellt sich dann automatisch auf die Bedienung aller Karten ein. Wichtig für die automatische Berechnung der SYNC- und PITCH-Parameter ist die unter "bitNO"-angegebene Anzahl der Bits pro Pixel und Graphik-Karte (Anzahl Bildspeicherebenen je Karte). Dieser Wert ist unabhängig von der Anzahl der kaskadierten Karten: Werden z.B. zwei Karten vom Typ miroGDC-P2 kaskadiert, muß "bitNO" ebenso wie "gdcNO" auf 2 stehen.

Hardware Patch Area:
libVER: db 13h ;Version 1.3 of GDC Library
gdcIO: db 20h ;Base Address of I/O-Ports
gdcNO: db 1 ;No of GDC Boards
bitNO: db 4 ;No of Bits per Pixel and Board
adrINV: db 0 ;00/FF for true/inverted Address-Bus
db 0,0,0,0 ;reserved
db 0,0,0,0 ;reserved
db 0,0,0 ;reserved

7.2. Auswahl des Monitors

Im direkten Anschluß an die "Hardware Patch Area" befindet sich die "Monitor Selection Patch Area", die die automatische Anpassung der Software an die gebräuchlichsten Monitore ermöglicht.

Im Normalfall reicht das Patchen einer Monitor-Index-Zahl aus, die die Initialwerte für ca. 10 verschiedene vorbereitete Monitor-Typen auswählt. Befindet sich unten den angegebenen Typen der gewünschte, wird lediglich die unter "MONidx" anzugebende Selektionsnummer entsprechend geändert. Die unter "MONdef" zu findenden Pointer zeigen auf die zugehörige "Monitor Definition Patch Area", in der alle Daten vorgegeben sind. Sie werden von der Software automatisch ausgewertet.

Monitor Selection Patch Area:

MONidx:	db 1	; Index into MONdef Table
MONdef:	dw auxMON	; (0) ptr to patched auxiliary Monitor
	dw no1MON	; (1) ptr to Monitor Definition No 1
	dw no2MON	; (2) ptr to Monitor Definition No 2
	dw no3MON	; (3) ptr to Monitor Definition No 3
	dw no4MON	; (4) ptr to Monitor Definition No 4
	dw no5MON	; (5) ptr to Monitor Definition No 5
	dw no6MON	; (6) ptr to Monitor Definition No 6
	dw no7MON	; (7) ptr to Monitor Definition No 7
	dw no8MON	; (8) ptr to Monitor Definition No 8
	dw no9MON	; (9) ptr to Monitor Definition No 9

7.3. Anpassung eines Monitors

Die "Monitor Definition Patch Area" liegt im Anschluß an die eben beschriebene "Monitor Selection Patch Area"; sie wird durch die oben genannten Pointer adressiert, wobei zu jedem der dort aufgeführten Monitor-Typen ein vergleichbarer Definitionsbereich gehört. Das Modifizieren dieses Bereichs ist nur dann notwendig, wenn keiner der zur Wahl gestellten Monitor-Typen die gewünschten Daten erfüllt.

Der Definitionsbereich teilt sich in mehrere Untergruppen auf. Fünf Flags erlauben eine gewisse Grundauswahl des Monitors und einiger Betriebsarten. Für alle Flags gilt:

- FALSE = nein: 00h
- TRUE = ja: FFh.

Flag ANALOG:

Analoger oder digitaler (TTL-kompatibler) Monitor; wird für die korrekte Initialisierung und Bearbeitung der Video Look-Up Table benötigt.

Flag COLOR:

Farbmonitor oder Schwarz-Weiß-Monitor; wird für die korrekte Initialisierung und Bearbeitung der Video Look-Up Table benötigt.

Flag HALF:

Eingang für halbe Intensität (half intensity) vorhanden; nur bei digitalen Monitoren; wird für die korrekte Initialisierung und Bearbeitung der Video Look-Up Table benötigt.

Flag INTERL:

Interlaced oder non-interlaced Betriebsart; wird für die Initialisierung des Synchron-Generators ausgewertet.

Flag FLASH:

Flash-Mode oder Flashless-Mode; löst ständig RMW-Zyklen des GDCs zu, erhöht die Zeichengeschwindigkeit, stört beim Bildaufbau durch Flackereffekte.

```
noXMON: db true ;ANALOG
          db true ;COLOR
          db false ;HALF
          db false ;INTERLACE
          db false ;FLASH
```

Die physikalischen Abmessungen einzelner Pixel auf dem Bildschirm werden durch dessen Breite (X-Achse) und Höhe (Y-Achse) angegeben (in um). Dies ermöglicht maßstabgetreue und verzerrungsfreie Darstellungen auf dem Bildschirm bei beliebigem Verhältnis von horizontaler und vertikaler Auflösung.

```
dw 20300/61 ;WIDE in X
dw 15200/43 ;HIGH in Y
```

Das Bildschirmformat, die horizontale Zeilenfrequenz, die vertikale Bildfrequenz, die Synchronimpulse und die Austastlücken sind in weiten Grenzen einstellbar. Die hier beschriebenen Werte werden bei der Initialisierung interpretiert und unter Berücksichtigung aller weiteren Vorgaben berechnet. Dies ergibt insgesamt die korrekte Parameter-Versorgung der SYNC- und PITCH-Kommandos, wobei auch die Anzahl der Bildspeicherebenen mit berücksichtigt wird.

Alle horizontalen Intervalle werden als Anzahl von 16-Bit Worten (display words) angegeben:

- AW: Sichtbarer Bereich je Zeile (Active Words per Display Line, 2...256),

- HFP: Vordere Schwarzschiutter (Horizontal Front Porch, min. 1...6),
- HS: Synchronimpulsbreite (Horizontal Sync Width, min. 1...2),
- HBP: hintere Schwarzschiutter (Horizontal Back Porch, min. 2...4).

Horizontale Zeile:

```
Hw = AW + HFP + HS + HBP
HBP +XXXXXXXXXXXXXXXXXXXXXXXXX+
      +-----+
      +-----+
      +-----+
      +-----+
```

Alle vertikalen Intervalle werden als Anzahl von Zeilen (lines) angegeben:

- AL: Sichtbare Zeilen je Bild (Active Lines for Display),
- VFP: Vordere Schwarzschiutter (Vertical Front Porch),
- VS: Synchronimpulsbreite (Vertical Sync Width),
- VBP: hintere Schwarzschiutter (Vertical Back Porch).

Vertikales Bild:

```
Vl = AL + VFP + VS + VBP
VBP +XXXXXXXXXXXXXXXXXXXXXXXXX+
      +-----+
      +-----+
      +-----+
      +-----+
```

Als Beispiel soll die Anpassung an einen Monitor mit 24 kHz Zeilenfrequenz (= Hf) und 50 Hz Bildfrequenz (= Vf, non-interlaced) aufgezeigt werden. Als weitere Vorgabe soll eine Pixelfrequenz (= Df) von 18.432 MHz (Quartoszillator) angenommen werden. Bei der Berechnung hat sich die folgende Tabelle als sinnvoll herausgestellt:

Df	Hf	Vf	Vl	Hw
MHz	kHz	Hz	Hf/Vf	Hp/16
18.432	24	50	480	48
			Df/Hf	
			768	

Geht man von den drei vorgegebenen Werten für Df, Hf und Vf aus, ergibt sich die Gesamtzahl der Zeilen je Bild (einschließlich des vertikalen Austastintervalls) zu Vl = Hf/Vf = 480. Daraus kann bereits grob die Anzahl der tatsächlich darstellbaren Zeilen und damit die Auflösung abgeschätzt werden (ca. 10% weniger). Ist das Ergebnis nicht zufriedenstellend, können die vorgegebenen Werte soweit sinnvoll und möglich entsprechend variiert werden. Die Gesamtzahl der horizontalen Bildpunkte je Zeile (wiederum einschließlich des horizontalen Austastintervalls) ergibt sich zu Hp = Df/Hf = 768. Wieder kann die Anzahl der tatsächlich darstellbaren Bildpunkte und damit die Auflösung abgeschätzt werden (ca. 20% weniger). Auch hier kann mit anderen Vorgaben experimentiert werden.

Für die endgültige Festlegung der Werte für die horizontalen Intervalle wird die Zahl der 16-bit Worte zu $Hw = Hp/16 = 48$ berechnet. Dieser Wert muß nun entsprechend den Anforderungen des Monitors auf die Intervalle AW, HFP, HS und HBP aufgeteilt werden. Für AW, dessen Wert immer geradzahlig sein muß, ergibt sich im Beispiel der Wert 38, woraus sich direkt die horizontale Auflösung zu $AW \times 16 = 38 \times 16 = 608$ Bildpunkten ergibt. Die Synchronimpulsbreite wurde in diesem Fall zu $HS \times 16 / Df = 1.74$ us gewählt.

Horizontale Intervalle: $Hw = AW + HFP + HS + HBP$!!

db	38	;AW: X = 0...607; 608 = 38x16
db	4	;HFP
db	2	;HS
db	4	;HBP

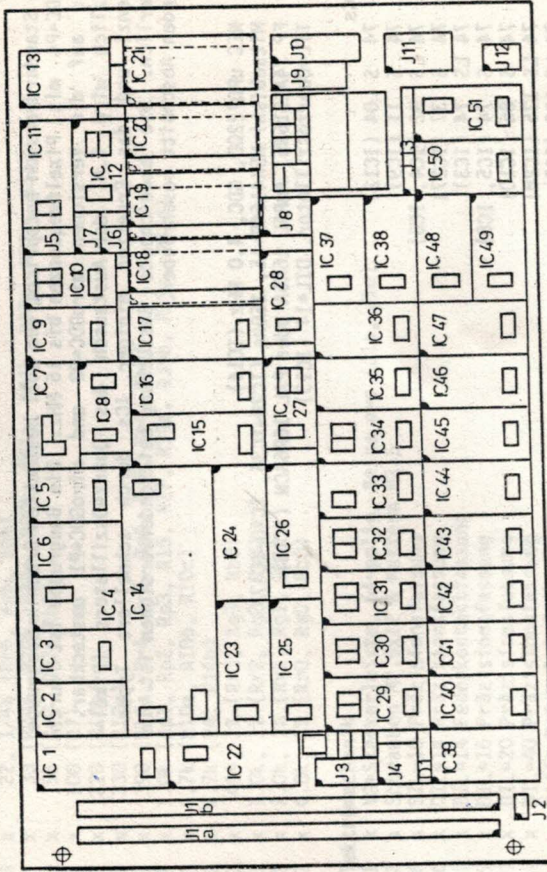
Vergleichbar der eben beschriebenen Vorgehensweise wird der berechnete Wert V1 für die Gesamtzahl der Zeilen je Bild entsprechend den Anforderungen des Monitors auf die Intervalle AL, VFP, VS und VBP aufgeteilt. Für AL ergibt sich hier z.B. der Wert 431, woraus sich direkt die vertikale Auflösung zu $AL = 431$ Zeilen ergibt. Die Synchronimpulsbreite wurde in diesem Fall zu $VS / Hf = 208$ us gewählt.

Vertikale Intervalle: $V1 = AL + VFP + VS + VBP$!!

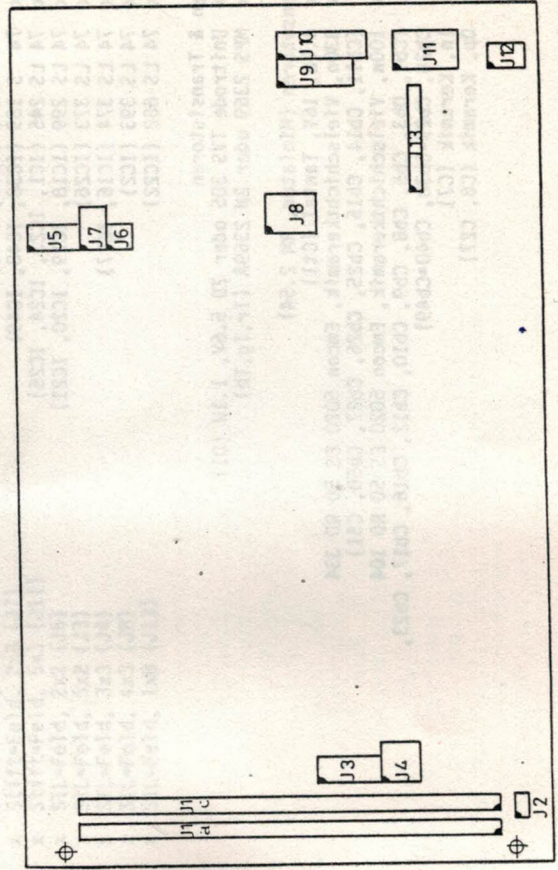
dw	431	;AL: Y = 0...430
db	9	;VFP
db	5	;VS
db	35	;VBP

A. Bestückung

A.1. Bestückungsplan



A.2. Lageplan der Steckbrücken



A.3. Stückliste

A.3.1. Standardversion

Die Standardversion entspricht der voll bestückten Graphik-Baugruppe microGDC-P4 mit Pixelfrequenzen bis 16 Mhz. Die Baugruppe ist durch Jumper auf die Versionen microGDC-P2 und microGDC-P1 umsteckbar. Zusätzlich wird i.A. der Austausch des Quarz-Oszillators (Pixel-frequenz) und das Ersetzen einiger Ics durch schnellere Typen erforderlich. Die abweichende Bestückung bei Sonderversionen ist im folgenden Abschnitt beschrieben.

ICS	1	x	NEC uP07220D, GDC, 4.0 Mhz (IC14)
	16	x	Mitsubishi M5K4164P-15, 150ns (IC29-IC36, IC40-IC47)
	1	x	FP 74ALS16R6, AMPAL 16R6A oder PAL 16R6ACN (IC15)
	1	x	TTL-Quarzoszillator, DIL-14 (IC13)

TTL-ICS

1	x	74 S	04 (IC12)
1	x	74 S	11 (IC9)
2	x	74 LS	32 (IC4, IC6)
1	x	74 S	37 (IC27)
1	x	74 LS	74 (IC3)
2	x	74 S	74 (IC5, IC8)
1	x	74 S	86 (IC10)
1	x	74 LS	125 (IC28)
1	x	74 LS	138 (IC7)
1	x	74 S	157 (IC37)
1	x	74 S	163 (IC11)
1	x	74 LS	173 (IC39)
2	x	74 S	174 (IC50, IC51)
3	x	74 S	189 (IC38, IC48, IC49)
4	x	74 LS	245 (IC1, IC23, IC24, IC25)
4	x	74 LS	299 (IC18, IC19, IC20, IC21)
1	x	74 LS	373 (IC26)
2	x	74 LS	374 (IC16, IC17)
2	x	74 LS	393 (IC2)
1	x	74 LS	682 (IC22)

Dioden & Transistoren

1	x	Unitrode TVS 305 oder ZD 5.6V, 1.1W (D1)
3	x	MPS 2369 oder 2N 2369A (Tr, Ig, Tb)

Kondensatoren (Miniatur, RM 2.54)

1	x	4.7u, 16V, Tantal (Ct1)
8	x	330n, Vielschichtkeramik, Emcon 5020 ES 50 RD 334
31	x	100n, Cb14, Cb15, Cb25, Cb26, Cb27, Cb50, C51
		Vielschichtkeramik, Emcon 5020 ES 50 RD 104
		(Cb1, Cb3, Cb5, Cb8, Cb9, Cb10, Cb12, Cb16, Cb17, Cb23, Cb28, Cb29-Cb38, Cb40-Cb49)
1	x	1n, Keramik (C7)
2	x	Op, Keramik (C8, C27)

Widerstände (Miniatur, RM 7.62, 1/8W)

1	x	10 (R51)
2	x	22 (R34a, R34b)
3	x	22, 1/4W (Rr6, Rg6, Rb6)
9	x	33 (R29a, R29b, R30a, R30b, R31a, R31b, R32a, R32b, R33)
3	x	56 (R7, Rg7, Rb7)
1	x	100 (R7)
1	x	220 (R12b)
1	x	330 (R12a)
7	x	390 (R14a, Rr4, Rr5, Rg4, Rg5, Rb4, Rb5)
9	x	1.0k (Rp1, Rp2, Rp3, R15, R27, R39a, R39b, R39c, R39d)
3	x	2.7k (R10a, R10b, R10c)
2	x	4.7k (R4, R14b)
3	x	499, 1% (Rr3, Rg3, Rb3)
3	x	1.0k, 1% (Rr2, Rg2, Rb2)
3	x	2.0k, 1% (Rr1, Rg1, Rb1)
3	x	4.0k, 1% (Rr0, Rg0, Rb0)

Elektromechanik

1	x	Vg-Steckerleiste, 64-polig, Reihe a-c (J1a, J1c)
2	x	Schrauben M2.5x12 & Muttern M2.5
16	x	SIL-10 Präzisionsfassung
11	x	DIL-14 Präzisionsfassung
1	x	DIL-14 Federkontaktfassung
25	x	DIL-16 Präzisionsfassung
9	x	DIL-20 Präzisionsfassung
1	x	DIL-40 Präzisionsfassung
1	x	Stift-Feld, 1x2 (J2)
1	x	Stift-Feld, 3x2 (J12)
1	x	Stift-Feld, 4x2 (J5)
1	x	Stift-Feld, 6x2 (J9)
1	x	Stift-Feld, 7x2 (J10)
1	x	Stift-Feld, 2x3 (J7)
1	x	Stift-Feld, 5x3 (J11)
1	x	SIL-Feld, 2x2 (J6)
1	x	SIL-Feld, 5x2 (J3)
1	x	SIL-Feld, 3x3 (J4)
1	x	SIL-Feld, 4x3 (J8)
1	x	SIL-Feld, 1x8 (J13)

C. Literaturverzeichnis

Die im folgenden aufgeführten Schriftstücke wurden durch Stichworte ergänzt, um bei Bedarf ein schnelles Auffinden bestimmter Themen-
gruppen zu ermöglichen.

NEC Electronics U.S.A., Inc.:
"uPD7220/GDC, uPD7220-1/uPD7220-2 Graphics Display Controller." Data Sheet, Version 3, Dez(1982), 1-24.
/Description, Features, System Considerations, GDC Components (Microprocessor Bus Interface, Command Processor, DMA Control, Parameter RAM, Video Sync Generator, Memory Timing Generator, Zoom & Pan Controller, Drawing Processor, Display Memory Controller, Light Pen Deglitcher, Figure: GDC block diagram; Programmer's View of GDC- (Figure: GDC Microprocessor Bus Interface Registers); GDC Command Summary (Video Control Commands, Display Control Commands, Drawing Control Commands, Data Read Commands, DMA Control Commands); Status Register Flags (Light Pen Detect, Horizontal Blanking Active, Vertical Sync, DMA Execute, Drawing in Progress, FIFO Empty, FIFO Full, Data Ready); FIFO Operation & Command Protocol; Read-Modify-Write Cycle; Figure Drawing (Figures: Drawing Directions, DAD & EAD Operations, Effect of the initial direction); Drawing Parameter (Table: Summary of Parameters); Graphics Character Drawing; Parameter RAM Contents: RAM Address RA 0 to 15 (Character Mode, Graphics and Mixed Graphics and Character Modes); Command Bytes Summary; Video Control Commands (Reset, SYNC Generator Period Constraints, Modes of Operation Bits, SYNC Format Specify, Vertical Sync Mode, Cursor & Character Characteristics); Display Control Commands (Start Display & End Idle Mode, Display Blanking Control, Zoom Factors Specify, Cursor Position Specify, Parameter RAM Load, Pitch Specification); Drawing Control Commands (Write Data into Display Memory, Mask Register Load, Figure Drawing Parameters Specify, Figure Draw Start, Graphics Character Draw and Area Filling Start); Data Read Commands (Read Data from Display Memory, Cursor Address Read, Light Pen Address Read, DMA Read Request, DMA Write Request, Tables: DC Characteristics, Capacitance, AC Characteristics (Read Cycle, Write Cycle, DMA Read Cycle, DMA Write Cycle, R/W/M Cycle, Display Cycle, Input Cycle, Clock); Timing Waveforms: Display Memory R/W Timing, Microprocessor Interface Writes Timing, Microprocessor Interface Read Timing, Microprocessor Interface DMA Write Timing, Microprocessor Interface DMA Read Timing, Display Memory Display Cycle Timing, Light Pen and External Sync Input Timing, Clock Timing, Video Sync Signals Timing, Interlaced Video Timing, Video Horizontal Sync Generator Parameters, Video Vertical Sync Generator Parameters, Cursor Image Bit Flag, Display and R/W Cycles (1xZoom), Display and R/W Cycles (2xZoom), Zoomed Display Operation with R/W Cycle (3xZoom); Figures: Video Field Timing, Drawing Intervals, DMA Request Intervals, Pin Identification, Character Mode Pin Utilization, Mixed Mode Pin Utilization, Graphics Mode Pin Utilization, Pin Configuration, Block Diagram of a Graphics Terminal, Multiplane Display Memory Diagram, Package Outlines./

NEC Electronics U.S.A., Inc.:
"uPD7220/GDC Design Manual." Version 3, Aug(1982), 1-138.
/(1) Introduction: Features, System Considerations; (2) GDC Graphics Memory Interface: Introduction, Clocking the GDC (2xCLK), Bus Control Signals (Address Latch Enable Signal ALE, Data Bus Input Enable DBIN/), The Multiplexed Address and Data Bus (ADO through AD15, A16 and A17), Additional Signals (Horizontal Sync, Blanking), Memory Cycles in the Video Display Memory (Basic Memory Cycle Timing, Dynamic Memory Timing Signals, Display Cycle Timing), Display Zoom Hardware (Introduction, Zoomed Display Cycle Timing and Implementation), Wide Display Access Mode (Introduction, Structure of Display Memory, Ultra High Speed Video Hardware, 32-Bit Characters), The Image Bit (Introduction, Timing Details, The Image Bit in Graphics Mode), Smooth Horizontal Panning, Read-Modify-Write Display Memory Cycles; (3) Read-Modify-Write Logic: Overview, Logic Unit, Figure Drawing Logic FDL and Mask Register, Pattern Register Logic; (4) Figure Drawing: Introduction, Dot Addressing During Figure Drawing, Display Memory Architecture (Overview, Modes of Operation, Linear Address Space Concept), Display Memory Contents, Specifying a Pixel Address in Display Memory (EAD and DAD Definitions, X-Y to Memory Address Conversion), Drawing Directions, Initial Drawing Direction, The Digital Differential Analyzer, The Figure Drawing Process, Preparing the GDC for Figure Drawing, FIGS Parameters for Figure Drawing, FIGS Command Type Parameters (Introduction, R/W Operation Start Commands, Correlation Between Command and Figure Type), Vector Drawing (Example, Algorithm), Arc and Circle Drawing (Arc Drawing Cursor Positioning, Calculating Arc FIGS Parameters), Rectangle Drawing, Area Filling and Graphics Character Drawing, DMA Transfers (Introduction, Preparing for a DMA Transfer, DMA Examples, Partial Word DMA Writes), Successive Address Accesses, Word Reading and Writing, GDC Command Sequence Examples (Introduction, Minimum FIFO Load Times, Initialization, Display Mode Change, Blank the Screen, Unblank the Screen, Drawing Setup, Cursor Positioning, Mask Register Loading, Vector Drawing, Single Dot Writing, Arc Drawing, Area Filling/Graphics Characters, Rectangle Drawing, Pan and Scroll the Display Window, Zoom Factor Change, Set Background, Multi-Pixel Write, Read Data From the Display Memory, DMA Data Writing, DMA Data Reading), Initializing the GDC (Initializing Command Sequence, Special Considerations for RESET Command); (5) Host Interface: The FIFO Buffer (Introduction, FIFO Status Bits, FIFO Operation Modes, Command and Data Transfer Through the FIFO, Considerations for Testing the Status Bits), DMA Interface Hardware (Introduction, The Basic DMA Cycle, DMA Cycle Minimum Length, Timing Considerations for the DMA Transfer); (6) Video Interface: Video Timing Calculations (Introduction, Calculating the Parameters, Special Considerations for Interlaced Video), Cursor Display (Introduction, Wide Display Mode, Cursor Programming Considerations; (A) Display Memory Architecture Block Diagram; (B) One-Plane GDC System Design./

NEC Electronics (Europe) GmbH:
"GDC-Manual Supplement." 1-54.
/(5) Software: Drawing Procedure (Selection of Display Memory Modification Mode, Calculation of the absolute starting address of the drawing operation, Calculation of drawing direction and drawing parameters)